

# ЦИФРОВАЯ БРАБОТКА СИГНАЛОВ

НАУЧНО - ТЕХНИЧЕСКИЙ ЖУРНАЛ

**ЦОС - информатика  
реального времени**

**Нелинейная фильтрация**

**Обработка изображений**

**Цифровые сигнальные  
процессоры**

 **DSP**  
**320C6201**

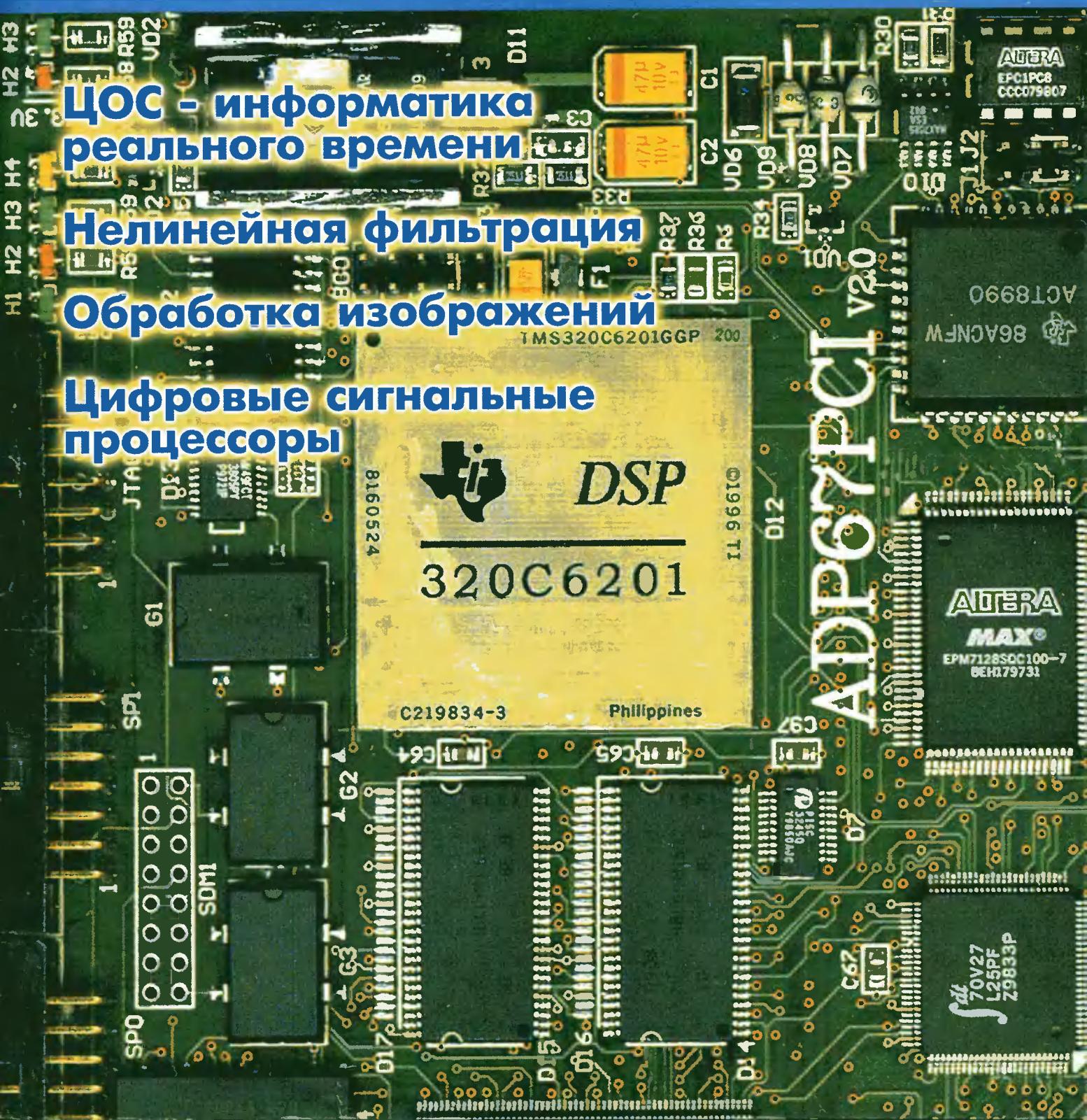
C219834-3

Philippines

**ALTERA**  
**MAX®**  
EPM7128S0C100-7  
SER79731

**ADDP67PC1V20**

70V27  
L25PF  
Z9833P





# Цифровая обработка сигналов

ГЛАВНЫЙ РЕДАКТОР  
Ю.Б. Зубарев

ЗАМЕСТИТЕЛИ ГЛАВНОГО РЕДАКТОРА:  
В.В. Витязев, В.П. Дворкович

ОТВЕТСТВЕННЫЙ СЕКРЕТАРЬ  
В.Н. Вяльцев

РЕДАКЦИОННАЯ КОЛЛЕГИЯ:

П.А. Арутюнов, Б.А. Бабаян, С.А. Грибачев,  
Г.Н. Егоров, Г.В. Зайцев, Е.П. Зелевич,  
Р.В. Зубарев, М.И. Кривошеев, Н.А. Кузнецов,  
М.С. Куприянов, А.А. Ланнэ, И.А. Мизин,  
С.А. Мишенков, А.А. Петровский,  
Ю.Н. Прохоров, Ю.Г. Сосулин,  
Н.Г. Харатишвили, В.В. Шахгильдян,  
Ю.С. Шинаков

Адрес редакции: 103064, Москва, ул. Казакова, 16  
Тел/факс (095) 267-3484, 267-0662  
E-mail: niircm@ccs.ru

Учредители: Отделение информатики,  
вычислительной  
техники и автоматизации РАН. НИИ Радио,  
АО «Инструментальные системы»

Цифровая обработка сигналов № 1/99,  
с. 1—72

Редактор В.Н. Вяльцев  
Дизайн обложки А.П. Иванова  
Принципиальный макет М.Р. Халилов  
Верстка О.К. Крюкова  
Корректор Л.В. Куракина

ЛР № 020916 от 23.09.94  
Подписано в печать 10.08.99. Формат 60x84/8  
Бумага офсетная № 1 Гарнитура Школьная  
Печать офсетная Печ. л. 9,0 Заказ 147

АО «ЭКОС»

## В НОМЕРЕ:

К АВТОРАМ И ЧИТАТЕЛЯМ  
нового российского журнала  
«Цифровая обработка сигналов»

2

В.А. Котельников, Лия Джеймисон  
To the authors and readers of new Russian journal  
“Digital Signal Processing”  
V.A. Kotelnikov, Leah Jamieson

КОЛОНКА РЕДАКТОРА

3

Ю.Б. Зубарев  
Editorial. Y.B. Zoubarev

Ю.Б. Зубарев, В.В. Витязев, В.П. Дворкович

5

Цифровая обработка сигналов —  
ИНФОРМАТИКА РЕАЛЬНОГО ВРЕМЕНИ

Y.B. Zoubarev, V.V. Vitjazev, V.P. Dvorkovitch

Digital Signal Processing — Real-Time Informations

А.А. Ланнэ

18

Нелинейные полиномиальные цифровые  
фильтры

A.A. Lanne

Noulinear polynominal digital filters

А.В. Дворкович, В.П. Дворкович, Г.Н. Мокhin и др.

27

Единые принципы сжатия цветных  
динамических изображений различного  
разрешения

A.V. Dvorkovitch, V.P. Dvorkovitch, G.N. Mokhin and ot.

Universal principles of compression of color  
dynamic images at varions resolutions

С.Б. Шлеев

36

Элементная база и архитектура цифровых  
радиоприемных устройств

S.B. Shleev

Components and architecture of digital Radio  
receiving Systems

Компания «Инструментальные системы» 10 лет  
на рынке ЦОС

48

Instrumental Systems Company 10 years at the  
market of DSP

Н.И. Гутовец

49

Средства ЦОС АО «Инструментальные системы»

N.I. Gutovec

Processor Modules of “Instrumental System Com-  
pany”

И.И. Виноградова

54

Matlab в задачах цифровой обработки сигналов

I.I. Vinogradova

Using Matlab in DSP Problems

С.А. Дорохин

59

Высокопроизводительные процессоры  
цифровой обработки сигналов 2000 года

S.A. Dorokhin

High-performance DSP Processor of 2000 year

С.А. Грибачев

66

Цифровые сигнальные процессоры. Концепция  
трех платформ компании Texas Instruments.

Платформа TMS320C6000

S.A. Gribachev

Digital Signal Processors. Three Platform Approach  
of Texas Instruments. Platform TMS320C6000

**К АВТОРАМ И ЧИТАТЕЛЯМ  
нового российского журнала «Цифровая обработка сигналов»**



**С**ердечно приветствую читателей и авторов нового журнала. Глубоко уверен в том, что издание журнала является очень свое-временным и актуальным, имеющим весьма важное значение для ученых и специалистов в области теории и техники цифровой обработки сигналов.

Проблемы широкого внедрения методов и техники цифровой обработки сигналов приобретают в наши дни жизненно важное значение для дальнего развития общества. Цифровые методы пришли в массовое телевизионное и радиовещание, передачу информации, во все компьютерные технологии и бытовую радиоэлектронику. Они явились фундаментальной основой новейших информационных технологий.

Решение многих глобальных проблем развития современной науки и техники тесно связано с достижениями в области обработки и передачи цифровых сигналов. Особая роль в эволюции технических средств обработки сигналов принадлежит микрэлектронике и дискретной схемотехнике.

Тематика журнала охватывает довольно широкий круг проблем теории и практики и ставит перед исследователями новые задачи.

Я убежден в том, что издание нового журнала явится знаменательным событием в истории становления и развития отечественной школы ученых и специалистов. Желаю читателям журнала и его авторам успехов в их творческой работе, направленной на освоение и широкое практическое использование цифровых методов обработки сигналов.

Академик Российской Академии наук  
**В.А. КОТЕЛЬНИКОВ**



Дорогие друзья!

**М**не очень приятно поздравить российских специалистов с началом издания нового журнала по цифровой обработке сигналов. Сейчас данная область переживает бурный рост, и такие приложения, как связь и мультимедиа, в большой степени способствуют развитию новых перспективных исследований. Одновременно с этим укрепляются теоретические основы обработки сигналов. Новые исследования стимулируются развитием таких направлений, как вейвлеты, а также достижениями в области адаптивной фильтрации, нелинейной обработки сигналов, частотно-временного анализа и анализа с временным масштабированием. Я убеждена, что в дальнейшем читателей журнала ждут впечатляющие работы.

Общество по обработке сигналов Международного Института электротехники и радиоэлектроники (IEEE) испытывает особое удовлетворение от своего участия во всевозрастающей деятельности в этой области в России. IEEE состоит из обществ, занимающихся конкретными техническими направлениями, и из секций, организованных по географическому принципу. Отделения IEEE создаются при участии обеих структурных единиц, и поэтому они играют очень важную роль, представляя технические разработки в различных частях света. Российская секция IEEE недавно организовала отделение Общества по обработке сигналов IEEE в ознаменование растущего интереса к ЦОС в России. Это Общество всегда было одним из наиболее интернациональных в IEEE. Оно включает в себя большое число членов из всех стран мира. Поэтому Общество с большим интересом ожидает участия в своей работе членов Российского отделения и надеется на плодотворное сотрудничество с российскими учеными, занимающимися обработкой сигналов. Совместные усилия являются ключом к созданию глобального сообщества ученых в области обработки сигналов.

В связи с выходом Вашего журнала я от имени Общества по обработке сигналов IEEE с большим удовлетворением передаю свои приветствия и поздравления читателям, авторам и членам редакции журнала.

Президент Общества по обработке сигналов IEEE  
Университет Пэрдью, США  
Профессор **ЛИЯ ДЖЕЙМИСОН**



**Уважаемые коллеги!**

**П**рошедший 1998 год был ознаменован ярким событием — организацией и проведением в России 1-й Международной научно-технической конференции «Цифровая обработка сигналов и ее применение — DSPA'98» (Москва, 30 июня — 2 июля), собравшей специалистов из 15 стран мира.

По итогам конференции принято решение об издании российского научно-технического журнала «Цифровая обработка сигналов» для систематизации и пропаганды современных методов и средств обработки сигналов и обогащения кругозора широкой аудитории отечественных разработчиков, инженеров, преподавателей вузов, аспирантов и студентов.

Идею издания нового журнала поддержали многие известные ученые и специалисты в области информатики, вычислительной техники, электроники, автоматизации и связи. В их числе академики РАН: Ю.В. Гуляев (ИРЭ РАН), Н.А. Кузнецов (ИППИ РАН), И.А. Мизин (ИПИ РАН), А.И. Савин (ЦНПО «Комета»), член-корр. РАН Б.А. Бабаян (НИИ ВТ) и др., а также Министерство науки и технологий РФ и ряд ведущих российских промышленных предприятий и организаций. Выступить учредителями журнала выразили готовность: Отделение информатики, вычислительной техники и автоматизации РАН, НИИ Радио, АО «Инструментальные системы». О своем участии заявило IEEE Signal Processing Society (США).

Повышенный интерес во всем мире к методам и технике цифровой обработки сигналов (ЦОС) привел к появлению тематических выпусков и введению специальных разделов, посвященных цифровому кодированию, обработке и преобразованию сигналов в известных научно-технических журналах «Радиотехника и электроника», «Радиотехника», «Электросвязь» и др. Вместе с тем ни в один из существующих отечественных журналов не входит и не может входить весь спектр математических, программных и технических проблем создания средств ЦОС в единой взаимосвязи, направленной на эффективное решение актуальных задач обработки сигналов. На страницах нашего журнала найдут отражение как передовые научные идеи и направления развития теории ЦОС, так и самые последние достижения в мире электроники и микропроцессорной техники с широкой иллюстрацией новых информационных технологий реального времени.

Публикация материалов будет поддерживаться по пяти основным разделам.

**1. Теоретический раздел (25% объема): теория сигналов и цифровых систем, частотно-временная обработка и спектральный**

*анализ; оптимальная, адаптивная и нелинейная фильтрация; обработка многомерных сигналов и изображений, речевых и акустических сигналов, измерительной информации, сигналов в радиотехнике, связи и управлении; проектирование систем ЦОС.*

**2. Применение цифровой обработки сигналов (50% объема):** проводная, беспроводная и спутниковая связь; сети мультимедиа и компьютерные технологии; радиовещание и телевидение; радиомониторинг, радиолокация и радионавигация; радиолокация и гидроакустика; автоматика и системы управления; информационно-измерительные системы и устройства; автомобильная электроника; бытовая радиоэлектроника; медицинское приборостроение; сейсмология и геофизика; космическое приборостроение; военные технологии.

**3. Элементная база и схемотехника обработки сигналов (10% объема):** сигнальные процессоры; RISC-процессоры и транспьютеры; средства аналогового ввода-вывода; память ЭВМ; ПЛИС-технология и СБИС обработки сигналов.

**4. Инструментальные средства проектирования систем ЦОС (10% объема):** программное обеспечение для моделирования и разработки систем ЦОС; САПР систем обработки сигналов; языки программирования СБИС ЦОС; операционные системы реального времени; процессорные модули обработки сигналов; эмуляторы и аппаратно-программные средства отладки систем ЦОС.

**5. Школа ЦОС и проблемы образования (5% объема):** курсы лекций по теоретическим основам ЦОС, средствам моделирования и автоматизированного проектирования систем ЦОС, современным сигнальным процессорам, проектированию СБИС ЦОС на ПЛИС; методические указания и рекомендации по подготовке учебных дисциплин, связанных с теорией и технологией ЦОС; обзоры новинок научно-технической и учебной литературы по обработке сигналов.

Журнал «Цифровая обработка сигналов» ориентирован на отечественных специалистов, работающих в различных областях применения ЦОС. Объединяющей основой являются методы и техника цифровой обработки сигналов — одной из самых динамичных и быстро развивающихся технологий в мире телекоммуникаций и информатизации общества.

Подборка первого выпуска открывается обзорной статьей об эволюции теории и техники ЦОС, ее предметной области как самостоятельного научно-технического направления, о современном состоянии и перспективах развития на пороге XXI столетия. Цифровая обработка сигналов рассматривается как ИНФОРМАТИКА РЕАЛЬНОГО ВРЕМЕНИ, призванная решать задачи приема, обработки, сокращения избыточности и передачи информации в темпе ее поступления, и в этом смысле являющаяся краеугольным камнем решения проблем информатизации общества. Приводится обширная библиография наиболее известных научных работ по обработке цифровых сигналов. В последующей статье теоретического раздела акцентируется внимание на проблемах синтеза цифровых нелинейных фильтров и путях их реализации с использованием полиномиальной модели.

Раздел прикладных разработок посвящен описанию последних достижений в области построения цифровых радиоприемных устройств и систем сжатия видеоинформации об изображениях различного разрешения. Вопросы, связанные с использованием современных САПР обработки сигналов, сравнительным анализом и выбором цифровых сигнальных процессоров и инструментальных средств ЦОС, нашли отражение в материалах, представленных фирмами: «Инструментальные системы», «СКАН», «СофтЛайн» (Москва).

В последующих номерах мы намерены оперативно освещать все аспекты фундаментальных и прикладных проблем ЦОС. Особые надежды связываем с установлением прямых и постоянных деловых контактов со всеми ведущими Центрами и лабораториями цифровой обработки сигналов в России и странах СНГ, а также с обществом IEEE Signal Processing Society, российское отделение которого было открыто в ноябре 1998 года. Мы рассчитываем на плодотворное сотрудничество с фирмами «Инструментальные системы», «СКАН», «МикроЛАБ», «АРГУССОФТ», «АВТЭКС», «СофтЛайн», «ЭФО» и другими организациями, являющимися официальными дистрибуторами ведущих зарубежных компаний, поставляющих на наш рынок передовые технологии в области ЦОС. К числу ближайших задач редакции относится открытие «Школы цифровой обработки сигналов» с участием в ее работе ведущих отечественных ученых и специалистов.

Редакционная коллегия благодарит Р.В. Зубарева, С.А. Грибачева, Г.С. Ланцберга за помощь в подготовке журнала, а также всех авторов, откликнувшихся на наше предложение и надеется на дальнейшее сотрудничество.

Приглашаем всех заинтересованных читателей, авторов и рекламодателей принять непосредственное участие в становлении и укреплении позиций нового журнала.

С пожеланиями успехов и плодотворного сотрудничества!

Главный редактор, член-корр. РАН  
Ю.Б. ЗУБАРЕВ

# ЦИФРОВАЯ ОБРАБОТКА СИГНАЛОВ — ИНФОРМАТИКА РЕАЛЬНОГО ВРЕМЕНИ

**С**егодня нет более актуальной и созидающей задачи, чем создание и развитие новых информационных технологий, обеспечивающих многократное ускорение процесса ИНФОРМАТИЗАЦИИ общества.

Наиболее важной научно-технической проблемой в этой области является реализация систем приема, обработки и передачи сверхбольших потоков информации в реальном масштабе времени.

Цифровая обработка сигналов — ИНФОРМАТИКА реального времени — это краеугольный камень решения указанных задач на современном этапе.

Состояние и перспективы развития информационных технологий на пороге ХХI века характеризуются становлением и широким практическим использованием техники цифровой обработки сигналов — одной из самых динамичных и быстро развивающихся технологий в мире телекоммуникаций и информатизации общества. Цифровая обработка сигналов (ЦОС) — это ИНФОРМАТИКА реального времени, призванная решать задачи приема, обработки, сокращения избыточности и передачи информации в реальном времени.

Методы и техника ЦОС вызывают повышенный интерес ученых и специалистов, работающих в различных областях, таких как связь и системы управления, радиотехника и электроника, акустика и сейсмология, радиовещание и телевидение, измерительная техника и приборостроение. Ежегодно во всем мире проводятся десятки международных научно-технических конференций и семинаров, посвященных решению актуальных проблем ЦОС. Издаются многочисленные книги и журналы, освещающие последние достижения в области теории и практики обработки цифровых сигналов. Постоянно растет число предприятий, организаций и научных Центров, использующих в своих разработках методы и технологии ЦОС.

В чем причина столь бурного «всепроникающего» развития и внедрения техники ЦОС? Что является предметной областью теории обработки цифровых сигналов как самостоятельного научного направления и какие проблемы она решает? В каком взаимоотношении находятся цифровая обработка сигналов, информатика и компьютерные технологии? Ответы на эти вопросы дает ретроспективный анализ состояния, эволюции и тенденций развития рассматриваемого научно-технического направления.

Эволюция теории и техники ЦОС: начало пути Вся история развития теории и техники ЦОС, как и информатики в целом, напрямую связана с достижениями в области дискретной схемотехники и компьютерных технологий. Дискретизация непрерывной информации во времени и квантование по уровню являются основой ее эффективного кодирования, преобразования, передачи и архивации. Особое значение в замене проблем обработки непрерывной информации более простыми задачами преобразований ее дискретных значений сыграли работы выдающихся ученых в 30—50-х годах ХХ века [1—5]. С появлением в 40-х годах первых ЭВМ стало реальным возникновение нового фундаментального научного направления вычислительной математики, одним из разделов которой можно считать машинные алгоритмы цифровой обработки данных.



Зубарев  
Юрий Борисович,  
директор НИИР,  
заслуженный деятель  
науки РФ,  
член-корр. РАН,  
д.т.н., профессор.  
Тел. (7-095) 261-3694  
Факс (7-095) 261-0090  
E-mail: niircom@ccs.ru

Однако ограниченные вычислительные ресурсы используемых в те годы ЭВМ не позволяли проводить обработку данных в реальном времени [6]. Речь могла идти лишь о моделировании реальных процессов.

Положение начало радикально изменяться с появлением в 60-х годах класса малых ЭВМ, ориентированных преимущественно на решение задач управления и обработки данных в реальном времени. Потенциальная возможность обработки, преобразования и передачи аналоговых по природе сигналов цифровыми методами с помощью малых ЭВМ привлекла внимание специалистов, работающих во многих областях, и прежде всего, в области связи, гидроакустики и обработки речевых сигналов. С этого времени формулируется круг проблем и задач теории ЦОС как самостоятельного научного направления, которому предстоит в дальнейшем свой многоэтапный путь становления и развития.

## Этап 1. Цифровая фильтрация и спектральный анализ

На данном этапе развития (1965—1975 гг.) основной предметной областью теории ЦОС были цифровая фильтрация и спектральный анализ (рис. 1), причем оба направления рассматривались с общей позиции частотных представлений. Общей основой развивающихся направлений был синтез цифровых фильтров частотной селекции. Базовые положения теории ЦОС закладывались и апробировались фактически на теории дискретных систем и теории цепей с использованием известного к тому времени набора машинных алгоритмов и, прежде всего, алгоритма быстрого преобразования Фурье (БПФ).

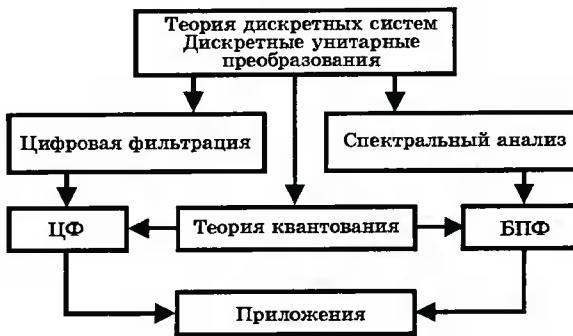


Рис. 1

К числу основных проблем, получивших эффективное решение в эти годы, относятся: машинная аппроксимация функций передачи цифровых фильтров (ЦФ) в классе фильтров с конечной (КИХ-фильтров) и бесконечной (БИХ-фильтров) импульсной характеристикой, разработка алгоритмов высокоскоростной свертки и малошумящих структур БИХ-фильтров, построение цифровых спектроанализаторов на основе использования полосовых фильтров и алгоритма БПФ.

Первый крупный вклад в теорию ЦОС внесли американские ученые Б. Голд и Ч. Рэйдер. Их монография [7] стала первой настольной книгой специалистов по ЦОС. Фундаментальной работой, подводящей итоги первого этапа становления теории ЦОС как нового научного направления, безусловно, является книга Л. Рабинера, Б. Голда [8]. Несколько позже появляется одно из первых учебное пособие по ЦОС авторов: А. Оппенгейма и Р. Шафера [9]. Большая часть других известных работ была, как правило, связана с цифровой фильтрацией [10—12] или с применением методов ЦОС в ряде приложений [13, 14]. Заметный вклад внесли отечественные ученые [15—22].

Возможности технической реализации цифровых фильтров и спектроанализаторов в этот период можно охарактеризовать как этап машинного моделирования в реальном времени с применением малых ЭВМ или специализированных устройств, построенных на ИС средней степени интеграции. Первые цифровые устройства с позиций сегодняшних представлений обладали низкой эффективностью и имели крайне ограниченное применение, связанное, как правило, с военными технологиями. Однако прогнозируемые

успехи в области микроэлектроники и цифровой схемотехники вселяли надежду на скорое радикальное изменение подобного состояния дел.

## Этап 2. Многоскоростная фильтрация и адаптивная обработка сигналов

В начале 70-х годов появляются первые однокристальные микропроцессоры (МП) — «предвестники» новой волны компьютерной революции. Начинается новый этап становления техники ЦОС и компьютерных технологий. Открываются новые возможности и возникают новые проблемы. Теория ЦОС входит в очередной этап своего развития, который условно можно ограничить периодом с 1975 по 1985 г. Именно в этот период формируются четыре основных взаимосвязанных направления современной теории ЦОС (рис.2).

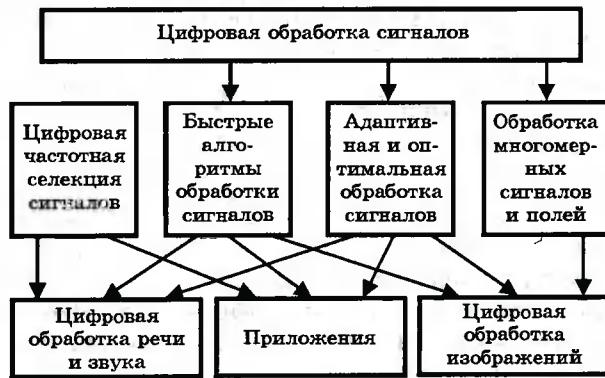


Рис. 2

Первое направление — цифровая частотная селекция сигналов, закрепляет и систематизирует достижения в области проектирования цифровых полосовых фильтров и их наборов. Наиболее оригинальные работы в этом направлении были связаны с развитием теории многоскоростной обработки сигналов на основе эффектов прореживания по времени и по частоте [23—28].

Второе направление — быстрые алгоритмы обработки сигналов, ориентировано на построение высокоскоростных алгоритмов ЦОС путем исключения «избыточности» операций преобразования и замены трудоемких операций умножения операциями сложения и сдвига (многочисленные модификации алгоритма БПФ и методы теоретико-числовых преобразований) [29—31].

Третье направление — адаптивная и оптимальная обработка сигналов, охватывает широкий спектр методов решения задач оптимальной фильтрации (фильтры Винера, Калмана и др.) и обработки сигналов в условиях априорной неопределенности о характере исследуемого динамического процесса [32—39].

Четвертое направление — обработка многомерных сигналов и полей, является естественным развитием обработки одномерных сигналов на случай многомерных цифровых систем [40].

Указанные направления взаимосвязаны друг с другом, и эта взаимосвязь базируется как на общей математической основе, «питающей» все четыре направления, так и на прямом использо-

вании основных положений и методов одних направлений в других. К наиболее фундаментальным работам, подводящим некоторые итоги очередного этапа развития теории ЦОС в период с 1975 по 1985 г., следует отнести монографию Ж. Лима, А. Оппенгейма [41], а также справочник по ЦОС под редакцией К. Чэна [42].

В 70-е годы успешно начали развиваться системы цифровой обработки изображений и звуковой информации — самостоятельные области науки и техники.

Цифровые методы обработки изображений намного превосходят аналоговые по гибкости и эффективности. При линейной обработке изображений широко применяются различные двумерные унитарные преобразования: Фурье, косинусные, синусные, наклонное, Адамара, Хаара, сингулярное и другие, позволяющие в той или иной степени сократить объем информации. Метод преобразования непрерывных сигналов в набор некоррелированных коэффициентов был разработан Хотеллингом [43], Кархуненом [44] и Лоэром [45] и получил название преобразования Кархунена-Лоэра, широко используемого при оценке эффективности линейных преобразований. Цифровая обработка изображений применяется для их реставрации и улучшения, выделения признаков деталей изображений, обнаружения и распознавания образов, цифрового внутри- и межкадрового кодирования [46—49].

Цифровые методы обработки звуковой информации широкос используются как для обработки и кодирования речи, так и для эффективного преобразования широкополосных сигналов звука. Эти методы основываются на фундаментальных исследованиях, изложенных в [50 и 51]. Используемые в настоящее время вокодеры позволяют сократить объем речевой информации в десятки и сотни раз. Кодирующие устройства широкополосных сигналов звука менее эффективны, но обеспечивают качество воспроизведенного звука, неотличимое от оригинала.



Витязев

Владимир Викторович,  
д.т.н., профессор  
Рязанской государственной радиотехнической академии. Работает в области цифровой частотно-временной и адаптивной обработки сигналов с 1973 года.  
Член общества IEEE Signal Processing Society  
Тел.: (095) 925-8436, (0912)72-4559

### Этап 3. Оптимальное проектирование на сигнальных процессорах

В первой половине 80-х годов сначала фирма NEC (Япония), затем фирма Texas Instruments

(США) объявили о промышленном выпуске первых сигнальных процессоров mPD7720 и TMS32010 и тем самым ознаменовали открытие новой эры в технике ЦОС — эры СБИС обработки сигналов. Новый класс микропроцессорных систем фактически представлял собой семейство однокристальных микроЭВМ, ориентированных внутренней архитектурой на высокоэффективную программно-аппаратную реализацию классических алгоритмов ЦОС. За относительно короткий промежуток времени — 15 лет, цифровые процессоры обработки сигналов (ЦПОС) прошли несколько этапов развития [52—56]. В конкурентную борьбу на рынке перспективных электронных технологий вступили такие фирмы, как Motorola, Analog Devices, AT&T, SGS Thomson (США) и др. В результате интенсивных разработок в значительной степени выросли вычислительная производительность и внутренние ресурсы однокристальных ЦПОС, появились мощные программные и аппаратные средства поддержки микропроцессорных систем ЦОС. Уменьшение стоимости и расширение функциональных возможностей СБИС обработки сигналов способствовали широкому практическому использованию методов ЦОС в различных сферах научной и производственной деятельности человека.

Новый этап развития теории ЦОС (с середины 80-х годов) — интенсивное внедрение методов обработки цифровых сигналов с применением однокристальных ЦПОС и многопроцессорных систем, построенных на их основе [57—61]. Теория ЦОС, постепенно двигаясь во всех указанных выше направлениях, все в большей степени развивается в направлении практического использования в конкретных областях с учетом ограничений, накладываемых внутренними ресурсами применяемых сигнальных процессоров. Традиционно базовыми областями применения техники ЦОС остаются: цифровая обработка речи, звука, изображений (сжатие, синтез, распознавание, идентификация, закрытие), а также статистическая ЦОС в радиотехнике, связи и управлении (спектральное оценивание, адаптивная фильтрация, цифровая приемопередача). Но именно в этот период методы и техника ЦОС из сферы, как правило, военных технологий, переходят в сферу интенсивных коммерческих разработок.

Острая конкурентная борьба на рынке новых информационных и компьютерных технологий способствовала прорыву в области методологии и техники проектирования систем ЦОС, обеспечивающему значительное сокращение сроков разработок. Формулируется общая концепция оптимального автоматизированного проектирования систем ЦОС. Создаются мощные программные средства поддержки автоматизированного проектирования, начиная с этапа моделирования системы и заканчивая схемотехнической реализацией на сигнальных процессорах и СБИС обработки сигналов. К их числу относятся такие интегрированные оболочки, как MATLAB фирмы The MathWorks, Inc., Hypersignal фирмы Нурексервис, Inc., пакеты по синтезу цифровых фильтров QEDesign фирмы Momentum Data Systems (США),

DIFID и PICLOR фирмы «Радис, Лтд» (Россия) и др. Разработка многопроцессорных систем ЦОС, ориентированных на обработку потоков информации в темпе их поступления, потребовала создания специализированных программных средств управления — операционных систем реального времени (ОСРВ), оптимизированных для систем ЦОС. Получили известность и широкое использование ОСРВ SPOX фирмы Spectrom Microsystems, Inc. (США) и Virtuoso фирмы Eonic Systems, Inc. (Бельгия).

#### **Этап 4. Однокристальные многопроцессорные системы и оптимальное проектирование на ПЛИС**

Современный этап развития методов и техники обработки сигналов во второй половине 90-х годов определяется как новыми уникальными возможностями однокристальных многопроцессорных ЦПОС (семейство TMS320C80), так и применением архитектурно перепрограммируемых СБИС ЦОС на базе программируемых логических интегральных схем (ПЛИС). Имея до 1 млн логических вентилей на кристалле и работая на внутренней тактовой частоте до нескольких сотен мегагерц, ПЛИС обработки сигналов прочно занимают свою нишу между специализированными заказными СБИС и универсальными ЦПОС, интенсивно расширяя сферу применения перепрограммируемых СБИС ЦОС и вытесняя с рынка высоких технологий сигнальные процессоры.

Проектируемые на ПЛИС системы сочетают в себе сверхвысокую производительность заказных СБИС и высокую гибкость ЦПОС на уровне архитектурной адаптации к заданному классу алгоритмов, а также возможность размещения на одном кристалле ПЛИС всей структуры системы, включая нестандартную периферию. В тех случаях, когда проектируемая система должна быть ориентирована на решение сложных, разветвленных алгоритмов обработки в реальном времени на различных скоростях потоков входных данных, наивысшая эффективность достигается при совместном использовании ПЛИС и сигнальных процессоров.

Новая концепция построения системы ЦОС базируется на широком использовании потенциальных возможностей ПЛИС и методике оптимального проектирования, гарантирующей достижимость заданных показателей качества при минимальных аппаратных затратах. При этом акцент, по-прежнему, смещается в сторону прикладных систем, разработка и промышленное внедрение которых идут нарастающими темпами. Вместе с тем и вопросы общей теории ЦОС не теряют своей значимости. К числу наиболее актуальных задач теории и техники ЦОС относятся:

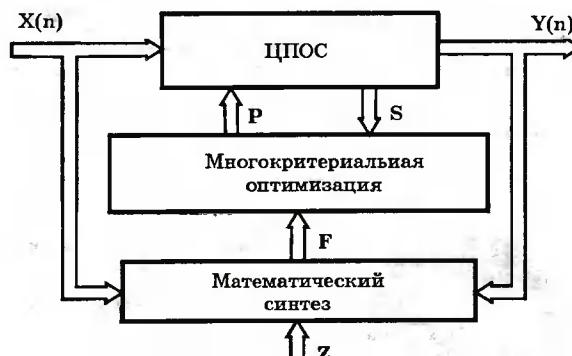
- систематизация методов и алгоритмов обработки цифровых сигналов по различным направлениям и создание пакетов прикладных программ по автоматизированному проектированию систем ЦОС;

• разработка методики и пакетов прикладных программ оптимального проектирования систем ЦОС на сигнальных процессорах и ПЛИС;

• развитие новых концепций по основным направлениям теории ЦОС — многоскоростная обработка, быстрые алгоритмы, адаптивная обработка, спектральное оценивание, частотно-временная обработка, вейвлетовские и фрактальные преобразования, нелинейная фильтрация, обработка многомерных сигналов и др.

#### **Предмет и задачи ЦОС**

Анализируя развитие теории ЦОС как самостоятельного научного направления, можно выделить круг вопросов и характерные черты, отличающие ее от других областей знаний. Предмет исследований теории ЦОС полностью связан с самим процессом обработки цифровых сигналов в конкретной вычислительной среде и, как правило, не зависит от цели преобразования, которая определяется областью применения. Для разработчика системы или устройства ЦОС, реализующего заданный математический оператор преобразования, неважно как будут использоваться результаты преобразования, задача заключается прежде всего в минимизации вычислительных и аппаратных затрат. При этом дополнительно могут учитываться отведенные ресурсы памяти программ и данных, а также допустимая погрешность вычислений. Результаты одного и того же класса алгоритмов преобразования, например линейной свертки, в одном случае обеспечивают воспроизведение желаемой частотной характеристики, в другом — согласованную фильтрацию, в третьем — адаптивную коррекцию или эхокомпенсацию и т.п.



Rис. 3

С позиции самых общих представлений проектирование системы ЦОС включает два этапа (рис. 3). На первом этапе — этапе математического синтеза, строится оператор преобразования  $F$  с использованием всей доступной информации о входном  $X(n)$ , выходном  $Y(n)$  сигналах и цели преобразования  $Z$ .

При этом не учитываются условия реализации оператора  $F$ , наиболее полно отвечающего заданной цели преобразования. На втором этапе — этапе многокритериальной оптимизации структуры цифровой системы, производится синтез оператора

преобразования  $P$  с учетом ограничений  $S$ , накладываемых условиями реализуемости желаемого оператора  $F$ . Если класс операторов  $F$  синтезируется с использованием методов и математических моделей общей теории сигналов и систем, то теория и методы ЦОС должны показать, как достичь этой цели при общих минимальных затратах на реализацию оптимального алгоритма обработки  $P$  в конкретной вычислительной среде: моделирование на ЭВМ, проектирование многопроцессорных систем, однокристальное исполнение на ЦПОС и ПЛИС. Предполагается, что с целью минимизации затрат на реализацию, как правило, может задаваться допустимая погрешность воспроизведения желаемого оператора  $F$ . Именно с этих позиций в [28] нашла обоснование и развитие методика оптимального проектирования цифровых полосовых фильтров и их наборов.

На основании анализа развития теории и техники ЦОС можно сделать следующие выводы:

□ цифровая обработка сигналов — ИНФОРМАТИКА реального времени — это научное направление, связанное с разработкой и оптимизацией алгоритмов преобразования цифровых сигналов с учетом особенностей среды их реализации;

□ эволюция теории и техники ЦОС — это развитие и взаимное сближение математических методов обработки информации и компьютерных технологий на базе новых технических решений, использующих малые ЭВМ, микропроцессоры, ЦПОС и ПЛИС.

Весь комплекс задач, которые необходимо решать на пути разработки систем и устройств ЦОС, можно свести к следующим проблемам [28]:

представление аналогового сигнала в цифровой форме — в существующих технических системах и устройствах общепринятой чаще всего является аналоговая форма представления информации и по этой причине применение методов и средств ЦОС предполагает необходимость аналого-цифрового и цифроаналогового преобразований;

выбор класса цифровых цепей и преобразований, обеспечивающих воспроизведение заданного математического оператора  $F$  с априорно требуемой точностью — синтез оператора преобразования  $F$  проводится, как правило, в одном из двух классов цифровых цепей (с конечной или бесконечной импульсными характеристиками). Каждый класс имеет свои достоинства и недостатки с позиции потенциальных возможностей эффективной реализации оператора  $F$ ;

аппроксимация математического оператора  $F$  в заданном классе цифровых цепей — характеристики реально воспроизводимого оператора  $P$  могут существенно отличаться от желаемых и задача аппроксимации заключается в расчете оптимальных параметров цифровой цепи, минимизирующих в соответствии с некоторым критерием отклонения характеристик воспроизводимого оператора  $P$  от желаемого  $F$ ;

синтез структуры оператора  $P$  и оптимизация ее параметров — воспроизведение желаемых характеристик оператора  $F$  с заданной точностью является основной целью синтеза структуры оператора

$P$  и последующего расчета параметров цифровой цепи, которые могут быть реализованы различными путями, характеризуемыми разными затратами при практической реализации: объемом вычислений в единицу времени, емкостью памяти программ и данных, и своими потерями, связанными с собственными шумами и неточным представлением коэффициентов; по этой причине на этапе структурного синтеза ставится задача поиска такой формы построения цифровой цепи (оператора  $P$ ), которая обеспечила бы достижение поставленной цели при наименьших затратах и потерях; такая задача структурного синтеза не всегда поддается простой математической формализации, но может быть успешно решена с применением моделирования и современных средств САПР;

анализ влияния собственных шумов и неточного представления коэффициентов оператора преобразования  $P$  на точность воспроизведения желаемых характеристик — эта проблема включает в себя такие вопросы, как анализ устойчивости, причин возникновения переполнений и предельных циклов, выбор масштабирующих множителей и разрядности представления данных и коэффициентов;

синтез малошумящих и низкочувствительных к неточному представлению коэффициентов структур оператора преобразования  $P$  — в зависимости от структуры цифровой цепи и выбора ее параметров влияние собственных шумов и неточного представления коэффициентов на конечный результат обработки может быть различным; поэтому не менее важной проблемой синтеза структуры оператора преобразования  $P$ , возникающей вслед за поиском высокоскоростных алгоритмов обработки, является проблема построения малошумящих и низкочувствительных структур цифровой цепи;

выбор схемотехнического решения: класса сигнальных процессоров, семейства процессорных модулей и создания эффективного программного обеспечения.

Этап схемотехнического проектирования наполняется «аппаратным» содержанием в тех случаях, когда не удается решить поставленную задачу в рамках однопроцессорной реализации или когда приходится прибегать к ПЛИС-технологии.

### ЦОС на современном этапе

Состояние и тенденции развития теории и техники ЦОС стали предметом обсуждений и дискуссий, состоявшихся на 1-й Международной научно-технической конференции «Цифровая обработка сигналов и ее применение — DSPA'98» (30 июня — 3 июля, 1998 г., Москва), собравшей участников из 15 стран мира. С инициативой организации конференции выступили: Российское научно-техническое общество радиотехники, электроники и связи им. А.С. Попова, НИИ Радио, Отделение информатики, вычислительной техники и автоматизации РАН, Общество связи IEEE и Российская секция IEEE при поддержке Государственного комитета РФ по связи и информатизации и ряда ведущих отечественных НИИ, промышленных предприятий и университетов.

Работа конференции проходила в семи секциях по следующим направлениям:

- теория сигналов и систем (руководитель — д.т.н., проф. Ю.С. Шинаков);
- цифровая фильтрация и статистическая обработка сигналов (д.т.н., проф. А.А. Ланнэ);
- цифровая обработка сигналов в системах телекоммуникаций (д.т.н., проф. Ю.Н. Прохоров);
- цифровая обработка сигналов в радиолокации и гидроакустике (д.т.н., проф. Ю.Г. Сосулин);
- цифровая обработка изображений (д.т.н. В.П. Дворкович);
- цифровая обработка измерительной информации (д.т.н., проф. П.А. Арутюнов);
- новые микропроцессорные и инструментальные средства ЦОС: проектирование систем обработки сигналов (д.т.н., проф. В.В. Витязев).

Одновременно работала подсекция «Цифровое радиовещание» (д.т.н., проф. С.Л. Мишенков).

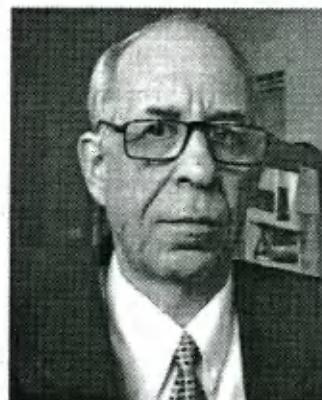
Было сделано 173 научных доклада, в том числе 37 докладов — представителями зарубежных стран. В фойе конференц-зала проходила презентация современных ЦОС-технологий в рамках компактно организованной выставки продукции ведущих отечественных фирм («Инструментальные системы», «МикроЛАБ», «АВТЭКС» и др.), представивших собственные разработки. Продукцию известных зарубежных компаний: «Texas Instruments», «Xilinx», «Analog Devices», «Altera», «MathWorks» и др., анонсировали их официальные дистрибуторы в России и странах СНГ (фирмы «СКАН», «АРГУССОФТ», «АВТЭКС», «ЭФО», «СофтЛАЙН»). К открытию конференции помимо рабочей программы и каталога выставки был выпущен Сборник докладов в семи томах на русском и английском языках. С обзором материалов конференции можно ознакомиться в [62—64].

Участники каждой из секций выявили тенденции развития и акцентировали свое внимание на путях решения проблем ЦОС собственных направлений. Вместе с тем, анализ состояния и тенденций развития теории и техники ЦОС показывает, что в их основе лежат, по крайней мере, три взаимосвязанных подхода к эффективному решению фундаментальных проблем обработки сигналов. Это концепции многоскоростной, адаптивной и оптимальной обработки сигналов.

Концепция многоскоростной обработки, в том числе многомерных сигналов, в самом общем случае предполагает, что анализ и преобразование сложных процессов, содержащих как «быстрые» (короткие), так и медленные («протяженные») составляющие, должны вестись на разных скоростях (частотах дискретизации). Необходимо их предварительное разделение с одновременным понижением частоты дискретизации «медленных» составляющих и последующей их обработкой на более низкой частоте, что позволит сохранить общую размерность массивов обрабатываемых данных, несмотря на «расщепление» входного потока по нескольким параллельным каналам.

Концепция адаптивной обработки сигналов основана на том, что структура и параметры устройства ЦОС должны подстраиваться под априорно неизвестную структуру исследуемого процесса с тем, чтобы достичь наивысшей эффективности решения поставленной задачи.

Концепция оптимальной обработки предполагает постановку, формализацию и решение задачи оптимального синтеза структуры системы или устройства ЦОС в соответствии с заданной совокупностью показателей качества и областью ограничений. На стыке этих концепций рождаются новые технические решения как традиционных, так и нетрадиционных задач обработки сигналов.



Дворкович  
Виктор Павлович,  
д.т.н., академик МАИ,  
работает в области  
обработки изображений  
и измерительной  
информации.

Тел./ф. (095) 267-3484  
E-mail: niircm@ccs.ru

Одним из ярких примеров использования эффективного сочетания указанных концепций является построение цифровой системы анализа-синтеза одномерных и многомерных сигналов по общей структуре, представленной на рис. 4.

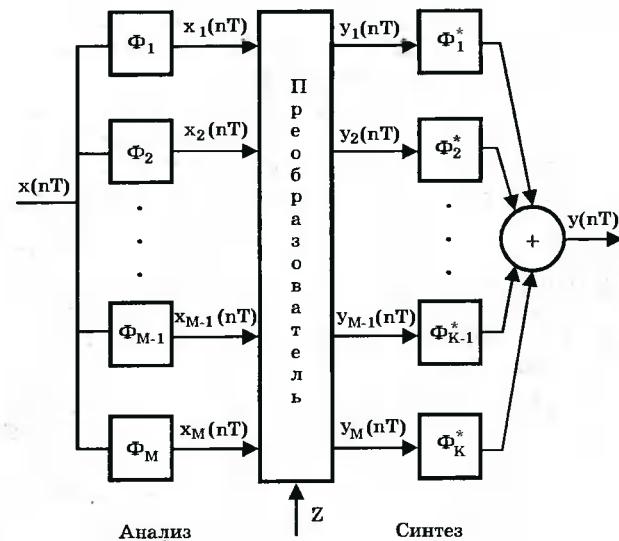


Рис. 4

В состав системы входят: М полосовых фильтров  $\Phi_i$ ,  $i=1, \dots, M$ ; анализатор входного процесса  $x(nT)$ ; преобразователь каналных сигналов  $x(nT)$ ,  $i=1, \dots, M$  и К полосовых фильтров  $\Phi_j^*$ ,  $j=1, \dots, K$ ,

синтезатора выходного процесса  $y(nT)$ . Преобразователь каналных сигналов в зависимости от конкретной цели  $Z$  применения системы может выделять и подавлять отдельные компоненты  $x_i(nT)$ ,  $i=1, M$ , входного процесса  $x(nT)$ , понижать и повышать их частоту дискретизации, производить адаптивную обработку по каждому из каналов, оценивать параметры компонент с целью распознавания или сжатия информации о процессе  $x(nT)$ , «перемешивать» каналы и переставлять сегменты компонент для его шифрации и выполнять другие операции по всей совокупности частотных компонент.

В большинстве рассмотренных случаев полосовые фильтры  $\Phi_i$ ,  $i=1, M$  строятся как фильтры-дециматоры, понижающие в  $M$  раз частоту дискретизации каналных сигналов  $x_i(nT)$ ,  $i=1, M$ , а полосовые фильтры  $\Phi_j^*$ ,  $j=1, K$ , — как фильтры-интерполяторы, повышающие в  $M$  раз частоту дискретизации преобразованных компонент. Применение двухступенчатой обработки позволяет не только снизить в  $M$  раз требования по скорости ввода и преобразования каждой из компонент  $x_i(nT)$ ,  $i=1, M$ , но и значительно уменьшить порядок последующих операторов преобразования. Решение сложной многопараметрической задачи обобщённой фильтрации входного процесса  $x(nT)$  сводится к решению  $M$  относительно простых задач преобразования отдельных компонент  $x_i(1MT)$ ,  $i = 0, 1, 2, \dots$ , и межканальной обработки. Дополнительный выигрыш может дать переход к трехступенчатой обработке, предполагающей, что на этапе каналных преобразований отдельных компонент  $x_i(1MT)$  будет использована отдельная подсистема анализа-синтеза сигналов с промежуточным понижением частоты дискретизации. Этот процесс многоступенчатого понижения и повышения частоты дискретизации внутри каждого отдельного канала может быть продолжен по аналогичной схеме [28].

Однотипность частотных характеристик набора полосовых фильтров-дециматоров  $\Phi_i$ ,  $i=1, M$  и фильтров-интерполяторов  $\Phi_j^*$ ,  $j=1, K$  является одним из условий эффективной реализации устройства частотной преселекции сигналов, но с позиции построения оптимальной структуры всей системы анализа-синтеза сигналов не дает наилучшего решения. В общем случае должны предъявляться различные требования к параметрам частотной избирательности отдельных каналных фильтров, а вторичное преобразование вестись на скоростях, наиболее полно отвечающих критерию оптимизации системы. Набор фильтров частотной преселекции должен «адаптироваться» к спектральной структуре преобразуемого процесса.

Оптимизация системы анализа-синтеза сигналов рассматривается как многокритериальная задача, учитывающая не только достижимость заданной совокупности показателей качества, но и все внутренние ресурсы используемой для реализации вычислительной среды. При этом прямая задача оптимального проектирования предполагает поиск наилучшего решения в условиях ограниченных и априорно заданных ресурсах вычислительной

среды, а обратная задача преследует целью минимизацию общих аппаратных или вычислительных затрат для достижения поставленной цели проектирования.

Представленная выше структура многоскоростной системы анализа-синтеза сигналов обеспечивает:

- предварительный анализ сигнала путем разделения по отдельным частотным каналам;
- понижение частоты дискретизации и пропорциональное уменьшение требований к скорости обработки по каждому из каналов;
- режекцию узкополосных помех и «мешающих» компонент;
- уменьшение избыточности обработки за счет исключения из последующего преобразования неинформативных каналов;
- уменьшение влияния собственных шумов и неточного представления коэффициентов операторов преобразования;
- возможность простой и эффективной многопроцессорной реализации.

Видеинформационные системы — пример эффективной реализации цифровой обработки сигналов

Необходимость перехода к системам цифровой обработки и доставки потребителям видео и звука связана не только с требованиями повышения качества воспроизводимой информации и замены изношенных технических средств связи и вещания, но и с экономической целесообразностью более эффективного использования полос аналогоового спектра, удовлетворениям возросших запросов на частотные присвоения, требованиями увеличения числа одновременно транслируемых телевизионных программ в каждом населенном пункте и т.д.

Широкое применение такого рода цифровых систем позволит интегрировать сети и системы связи России в общемировую систему цифровых телекоммуникаций, включая создание:

- систем и сетей многопрограммного телевидения с передачей нескольких программ в одном стандартном телевизионном канале;
- систем и сетей телевидения высокой четкости при сохранении действующих частотных планов;
- компьютерных сервисных ТВ-сетей, включая интерактивные системы;
- высокоэффективных систем видеотелефонной и видеоконференц-связи;
- высокоэффективных охранных систем;
- транспортных видеинформационных систем и систем безопасности движения;
- новых систем защиты видеинформации от несанкционированного доступа и др.

Новые технологии ЦОС, возникшие на стыке электросвязи и компьютерной техники, становятся основой современных локальных и глобальных коммуникационных систем. В этих обстоятельствах установка на развертывание цифровых систем передачи видеинформации как статических, так и динамических изображений

различного разрешения, представляется наиболее целесообразной. Решение этих проблем, по сути, может устранить наше отставание в развитии информационных технологий.

В качестве подтверждения эффективности проведения указанных работ можно привести решение Конгресса США, установившего полный переход на стандарт цифрового телевизионного вещания ATSC до 1 января 2006 года и определившего возможность пополнения казны на 23 млрд долл. за счет продажи с аукциона высвобождаемых частотных каналов.

Высокая рентабельность и коммерческая эффективность внедрения цифровых способов передачи изображений и звука с сокращением избыточности информации определяется как резким увеличением эквивалентной пропускной способности систем связи, так и возможностью архивации (в частности, видеозаписи) больших массивов обработанных данных.

**Системы кодирования информации.** Все системы цифрового телевидения (ЦТВ) используют алгоритмы обработки изображений и звука, предусмотренные стандартом MPEG-2, состоящим из трех основных частей — системной, видео и звуковой [65].

*Видеочасть стандарта описывает кодированный битовый поток для высококачественного цифрового видео.* Стандарт позволяет обеспечить обмен битовыми потоками между различными приложениями, поддерживает как постоянную, так и переменную скорость передачи, произвольный доступ, переключение каналов, масштабируемое декодирование, редактирование битового потока, а также такие специальные функции, как быстрое воспроизведение, быстрое обратное воспроизведение, обратное воспроизведение с нормальной скоростью, медленное движение, паузу и неподвижные изображения.

Стандарт MPEG-2 является совместимым расширением MPEG-1, он поддерживает черестрочный формат видео и ряд развитых средств, в том числе средства для поддержки ТВЧ. Стандарт определяется в терминах расширяемых профилей, каждый из которых, являясь частным случаем стандарта, поддерживает черты, необходимые важным классам приложений.

Иерархические масштабируемые профили могут поддерживать такие приложения, как совместимое наземное многопрограммное ТВ/ТВЧ, пакетные сетевые видеосистемы, обратную совместимость с другими существующими стандартами и другие приложения, использующие многоуровневое кодирование.

*Звуковая часть стандарта MPEG-2 определяет низкоскоростное кодирование многоканального звука.* MPEG-2 поддерживает до 5 полных широкополосных каналов плюс дополнительный низкочастотный канал и/или до семи многоязычныхcommentatorских каналов.

*Системная часть стандарта MPEG-2 описывает форматы пакетирования и мультиплексирования служебной, звуковой, видео и дополнительной информации,* определяет режимы комбинирования одного или более потоков данных в один или множество потоков, пригодных для хранения или передачи.

Системное кодирование в соответствии с синтаксическими и семантическими правилами, налагаемыми данным стандартом, обеспечивает необходимую и достаточную информацию, чтобы синхронизировать декодирование без переполнения или недозагрузки буферов декодера при различных условиях приема или восстановления потоков.

В MPEG-2 имеется пять профилей, каждый из которых может подразделяться на четыре уровня. Каждый из этих профилей и уровней определяет предельные значения основных параметров битового потока.

Совершенствование алгоритмов обработки изображений связано с:

- созданием системы эффективного распознавания смены сюжета и связанного с ним разбиения последовательности изображений на опорные и кодируемые с одно- и двусторонним предсказанием кадров;
- разработкой высокоэффективных методов обработки в рамках стандарта MPEG, основанных на учете структуры рельефа изображений;
- применением быстрых и эффективных алгоритмов анализа и компенсации движения в динамических цветных изображениях;
- использованием новых методов классификации яркостных и цветовых структур в динамических изображениях;
- использованием единых принципов сжатия изображений различного разрешения;
- созданием новых принципов реализации систем метрологического обеспечения каналов цифровой передачи видеинформации.

Так, на базе анализа структуры рельефа изображений созданы новые алгоритмы изменения матрицы квантования компонент ДКП, что позволило примерно в 1,5 раза увеличить сжатие I-кадров при неизменном качестве их воспроизведения [66, 67].

Анализ и компенсация движения — основа эффективного сокращения избыточности динамических изображений. Недостатком стандартного метода анализа движения является необходимость использования значительной вычислительной мощности. Так, например, из требуемой вычислительной мощности порядка 20 млрд операций /с при обработке телевизионных изображений стандартного разрешения примерно 3/4 операций требуется для реализации системы анализа и компенсации движения. Известные способы ускоренного анализа обладают рядом существенных недостатков, не позволяющих их использовать. Разработаны новые высокоэффективные алгоритмы, позволяющие достичь наибольшего ускорения вычислений [68, 69]. Ускорение достигается в основном за счет выбора в анализируемой детали лишь небольшого числа пикселов, наилучшим образом передающих изменение ее рельефа, и анализе движения этой детали только с использованием ее характерных пикселов.

При использовании этого алгоритма в сочетании с эффектом корреляции векторов движения соседних макроблоков достигается уменьшение вычислительной мощности поиска векторов движения почти на два порядка по сравнению со стандартным методом.

Большинство известных фирм занимается проблемами реализации видеотелефонной и видеоконференц-связи как на уровне создания соответствующих аппаратных средств, так и их программного обеспечения.

Недостатки сегодняшней программной технологии сжатия на ПЭВМ не позволяют создать системы видеотелефона и видеоконференц-связи, на которые можно было бы положиться. Некоторые из таких коммерческих систем, доступные на рынке, обеспечивают несколько более высокое качество, но достаточно дороги, требуют использования широкополосных каналов связи, сложны при монтаже, наладке и в условиях эксплуатации. Величина потока данных, отводимая для передачи видео и аудиоинформации в узкополосных линиях, обычно составляет от 30 до 512 кбит/с.

Для использования каналов с низкой пропускной способностью должны быть реализованы алгоритмы кодирования, обеспечивающие большую степень сжатия при приемлемом качестве. Это требует значительных вычислительных ресурсов и накладывает довольно жесткие ограничения на работу кодеров. Достаточная степень сжатия достигается при использовании одновременно внутри- и межкадрового кодирования деталей изображения.

Для таких приложений целесообразно использовать системы сжатия видеоданных, определяемые стандартами ITU-T H.261 и H.263 [70]. Возможные их приложения включают, например, видеотелефонную связь или видеоконференции в реальном времени. Стандарты обеспечивают реализацию как кодирования отдельных кадров в стиле JPEG, так и использование компенсации движения для устранения временной корреляции между кадрами.

Методика аудиокодирования не включается в рамки этих стандартов, но подразумевается использование других рекомендаций ITU-T G.729 (8 кбит/с), G.723.1 (5,3/6,3 кбит/с) и др. [71].

На базе созданных алгоритмов обработки динамических изображений были разработаны и реализованы системы программной видеотелефонной и видеоконференц-связи [72]. В этих системах для видеоданных с пространственным разрешением CIF или QCIF сжатие, кодирование, передача, прием и декодирование видео и аудиосигналов осуществляется центральным процессором персонального компьютера в реальном масштабе времени. С процессором Pentium 200 МГц частота смены кадров в дуплексной аудио и видеотелефонной связи составляет 5—10 кадров/с, а компенсации движения обеспечивает высокое качество изображения при кодировании по стандартам H.261/H.263.

Однако следует указать, что задача создания алгоритма и соответствующего аппаратного комп-

лекса, удовлетворяющего как требованиям по коэффициенту сжатия, так и требованиям к качеству восстановленного (после сжатия) изображения и пригодного для широкого внедрения, еще окончательно не решена.

Большое внимание научной общественности и фирм — производителей систем цифровой обработки изображений уделяется проблемам создания альтернативных систем сжатия видеоданных [49, 74—78]:

- векторного кодирования;
- вейвлет (Wavelet) преобразования;
- фрактального кодирования;
- комбинированных систем, потенциально обеспечивающих высокие коэффициенты сжатия.

При вейвлет преобразовании изображение разбивается на некоторые последовательности нескольких изображений меньшего размера, содержащих существенно меньший объем визуальной информации, что позволяет считать этот метод весьма перспективным.

При фрактальном кодировании, являющемся одним из наиболее эффективных методов по степени упаковки, изображение разбивается на некоторые блоки, называемые доменами. Затем в стандартной реализации способа производится поиск подобия каждому домену областей этого же изображения, обычно большего размера. Найденные подобные области, называемые ранговыми, определяют алгоритм их преобразования для воспроизведения доменов. Поиск ранговых областей в стандартной реализации способа осуществляется методом перебора всех возможных вариантов, что и определяет значительное время кодирования.

На начальном этапе проведения исследований удалось в десятки раз сократить время фрактального кодирования изображений, однако до реализации систем кодирования, работающих в реальном масштабе времени, требуется проведение дальнейших работ. Достигнутые результаты уже сейчас могут найти применение для архивации и воспроизведения изображений, учитывая их быстрое итерационное восстановление.

**Системы передачи информации.** Для систем распределения многопрограммного цифрового ТВ вещания в Европе разработана система DVB, которая охватывает спутниковые, кабельные, наземные средства передачи телевидения. В стандарте реализован принцип использования при различных способах передачи одинаковых методов кодирования сигналов, мультиплексирования, системы коррекции ошибок на первом этапе передачи, что обеспечивает максимальную совместимость разных систем.

При этом выполняются следующие основные требования для всех систем:

- использование для кодирования источника семейства стандартов MPEG для сигналов видео, аудио и дополнительных данных;
- во всех системах должен использоваться общий мультиплексор передаваемого потока данных MPEG-2;

- все системы должны использовать общую систему коррекции ошибок;
- модуляция и кодирование канала, а также любые необходимые дополнительные системы коррекции ошибок должны выбираться в зависимости от особенностей системы.

Стандарт DVB-S [79] определяет кадровую структуру, кодирование и модуляцию, используемые в системах спутникового вещания в диапазоне 11/12 ГГц. В этом стандарте определена система канального кодирования и модуляции для спутникового цифрового многопрограммного ТВ/ТВЧ, которая может применяться как для первичного, так и для вторичного распределения и обеспечивающая сервис «Видео на дом», коллективный прием и подачу сигналов на головные станции кабельного телевидения.

Стандарт DVB-C [80] определяет кадровую структуру, кодирование и модуляцию, используемые в кабельных сетях.

Стандарт DVB-T [81] определяет кадровую структуру, кодирование и модуляцию для цифрового наземного ТВ-вещания.

Созданная в США система наземного ТВ-вещания ATSC [82] предназначена как для обеспечения передачи сигналов телевидения высокой четкости, так и сигналов многопрограммного телевидения. В стандарте подробно расписаны варианты используемого цифрового потока MPEG-2, алгоритмы его канального кодирования и модуляции. В этой системе при эфирном вещании используется 8-уровневая амплитудная модуляция одной несущей с частично подавленной боковой полосой (8-VSB).

Международными стандартами охвачены также такие системы распределения телевизионных программ, как MMDS, LMDS, MVDS [83]. В первой из них стандарт практически аналогичен стандарту DVB-T, а во второй и третьей — DVB-S.

Видеоконференц-связь и видеотелефония относятся к числу приложений, для которых вопросы передачи по сети являются чрезвычайно существенными. В настоящее время активно развиваются сетевые инфраструктуры, сетевое оборудование и протоколы для качественной передачи мультимедийного трафика реального времени (с минимизированными задержками). Мультимедийный трафик предъявляет более жесткие требования к пропускной способности сети, чем трафик данных, так как сетевые задержки при передаче пакетов должны быть малыми. В связи с этим развиваются как протоколы реального времени в IP-сетях, такие как RTP и RTCP, так и протоколы более низкого транспортного и канального уровней, способные обеспечить гарантированную полосу пропускания ( $Q_0S$ ) для мультимедийного приложения [84]. В числе наиболее перспективных технологий, которые могут стать основой для WAN-сетей с пакетной передачей трафика реального времени, можно отметить режим асинхронной передачи (ATM), для которого были приняты международные рекомендации МСЭ-Т [85], а также разновидности Frame Relay с резерви-

рованием полосы пропускания. К сожалению, высокая стоимость решений на основе ATM едва ли позволит внедрить эту технологию повсеместно на уровне конечного пользователя, и проблема «последней мили», касающаяся в основном доставки трафика до конечного пользователя по Интернет, может получить свое разрешение в обозримом будущем с применением технологий ADSL или HDSL, кабельных модемов или средств беспроводного доступа [84, 85].

**Проблемы метрологии.** Еще одной проблемой во внедрении цифровых систем обработки и передачи изображений различного разрешения является отсутствие в России измерительной аппаратуры, необходимой, в частности, для настройки и поддержания технических характеристик телевизионных передающих станций, аппаратно-студийных комплексов, наземных и спутниковых линий связи, кабельных систем приема и распределения программ в состоянии, обеспечивающем их качественное функционирование.

С внедрением цифровых систем потребность в использовании измерительной аппаратуры будет возрастать, так как внедрение перспективных цифровых систем передачи требует создания принципиально новых способов и средств контроля и измерений. При этом необходимо, чтобы эти средства были совместимы и с традиционными аналоговыми системами.

Начало в разработке принципиально новых приборов на базе использования персональных компьютеров было положено при создании видеоанализатора компьютерного ВК-1, обеспечивающего как генерацию стандартных измерительных сигналов, испытательных статических и динамических изображений, так и анализ их искажений, осциллографический, спектральный и векторный анализ сигналов и их составляющих [86].

Результатом создания принципиально новых средств контроля и измерений будет:

- реализация патентно-чистых способов измерений на базе использования специально разработанных оптимальных измерительных сигналов и процедур их обработки, позволяющих резко повысить точности и быстродействие измерений;

- существенное увеличение функциональных возможностей создаваемых измерительных средств (включая оценку погрешностей измерений, многоуровневый допусковый контроль, оценку качества канала передачи, документирование результатов измерений и контроля), а также полностью цифровую реализацию, что в совокупности позволит обеспечить метрологию внедряемых в мире новейших цифровых систем;

- снижение практически на порядок цены указанных приборов, что достигается их реализацией на базе общедоступных персональных компьютеров, дополнительно комплектуемых соответствующими блоками (платами) ввода и вывода измерительной информации и соответствующими программными продуктами.

\* \* \*

Дальнейшее развитие отечественной науки и современных технологий немыслимо без широкого применения методов и техники обработки информации в реальном времени. Однако успешное внедрение техники ЦОС требует глубоких фундаментальных и прикладных исследований широкого класса математических методов анализа, обработки, синтеза и распознавания сигналов, в том числе многомерных, и в первую очередь в области обработки речи, звука и изображений. Необходимо объединение усилий ведущих российских Центров ЦОС, плодотворно работающих в этих направлениях, путем разработки и реализации единой всероссийской научно-технической программы «Цифровая обработка сигналов — ИНФОРМАТИКА РЕАЛЬНОГО ВРЕМЕНИ».

Цель программы — объединение научного потенциала российских ученых на пути формирования отечественной школы специалистов по ЦОС — одной из передовых информационных технологий XXI века.

Достижение поставленной цели предполагает:

- проведение фундаментальных исследований в области теории, методов и алгоритмов ЦОС, направленных на эффективное решение задач анализа, синтеза, классификации, распознавания, сжатия и закрытия информации в реальном времени;
- организацию и ежегодное проведение в России Международной научно-технической конференции «Цифровая обработка сигналов и её применение — DSPA», призванной содействовать прямому общению широкой научной общественности из разных стран мира, выявлению общих тенденций и направлений развития методов и техники ЦОС;
- издание российского научно-технического журнала «Цифровая обработка сигналов», ориентированного как на ученых и специалистов в области ЦОС, так и на широкую аудиторию отечественных разработчиков, инженеров, преподавателей вузов, аспирантов и студентов.

Реализация настоящей программы — это решение ряда важнейших научно-технических и организационных проблем.

В области фундаментальных исследований — это систематизация и дальнейшее развитие методов и алгоритмов линейной и нелинейной фильтрации, методов многоскоростной и адаптивной обработки сигналов, методов частотно-временной и пространственной обработки многомерных сигналов, теории быстрых алгоритмов ЦОС и методов высокоэффективного построения многопроцессорных систем обработки сигналов, алгоритмов и программ оптимального автоматизированного проектирования систем ЦОС.

В области новых технологий — это создание принципиально новых способов и технических средств построения современных систем телекоммуникаций, включая проводную и беспроводную связь, радиовещание, телевидение, сети связи и мультимедиа, радиотехнических и информационно-измерительных систем, систем радиолокации, радионавигации и гидроакустики,

устройств приборостроения и бытовой радиоэлектроники.

В области организации науки и подготовки кадров — это формирование сети научно-исследовательских Центров ЦОС, обладающих необходимым научным и техническим потенциалом для решения как фундаментальных проблем обработки сигналов, так и широкого круга прикладных задач с применением методов и техники ЦОС.

Из изложенного очевидна важность проведения работ по созданию эффективных алгоритмов цифровой обработки и передачи информации различного применения, разработки программного обеспечения соответствующих аппаратных средств, в том числе работающих по технологии мультимедиа, проведения исследований, связанных с реализацией перспективной аппаратуры уплотнения каналов связи, предназначенной для повышения их пропускной способности.

Решение этих проблем, по сути, может устранить наше отставание в развитии информационных технологий.

Новый импульс в разработках цифровых устройств обработки, передачи и хранения информации связан с радикальным изменением технологических возможностей новейших процессорных систем, создаваемых фирмами ряда стран, специализирующимися в области совершенствования аппаратных и программных компьютерных средств. Использование новейших высокопроизводительных сигнальных процессорных систем с производительностью в несколько миллиардов операций в секунду обеспечивает реализацию самых сложных и математикоемких алгоритмов сжатия информации, что невозможно было осуществить ранее.

Теперь речь может идти о переформулировании задач, возникающих при стыковке алгоритмических и аппаратурных средств сжатия: если раньше основная трудность состояла в необходимости упрощения алгоритмов, чтобы реализовать их ограниченными по быстродействию средствами, то теперь возникает задача усовершенствования алгоритмов с тем, чтобы они могли в полной мере использовать представившиеся технологические возможности.

С появлением таких технологических возможностей сводится на нет основное преимущество зарубежных разработчиков в области сжатия информации — наличие действующих образцов, которые ввиду использования БИС с неизменяемой программой не могут быть основой для усовершенствования аппаратурных реализаций.

Отечественные и зарубежные разработчики оказываются при наличии быстродействующих сигнальных процессоров в равных стартовых условиях при создании высокоеффективных комплексов сжатия различных видов информации. Создание условий по проведению НИР и ОКР и разработка таких комплексов позволит получить ряд патентов, реализация которых послужит основой успешной конкуренции с ведущими зарубежными фирмами, работающими в данной области.

## ЛИТЕРАТУРА

1. Nyquist H. Phys., Rev. 32, 110, 1928.
2. Котельников В.А. О пропускной способности эфира и проволоки в радиосвязи. — М.: Изд.во Всесоюзного Энергетического Комитета, МГУ, 1933.
3. Котельников В.А. Теория потенциальной помехоустойчивости. — М.: Госэнергоиздат, 1956.
4. Железнов Н.А. Принцип дискретизации стохастических сигналов с неограниченным спектром и некоторые результаты теории импульсной передачи сообщений//Радиотехника и электроника. — 1958. — Вып. 1.
5. Игнатьев Н.К. Оптимальная дискретизация двумерных сообщений., Изв. Вузов СССР, Радиотехника, 36, 1957.
6. Витязев В.В. Цифровая обработка сигналов: ретроспектива и современное состояние//Электросвязь. — 1997. — № 6.
7. Голд Б., Рэйдер Ч. Цифровая обработка сигналов / Под ред. М. Трахтмана. — М.: Сов. радио, 1973. — 367 с.
8. Рабинер Л., Голд Б. Теория и применение цифровой обработки сигналов. — М.: Мир, 1978. — 848 с.
9. Оппенгейм А.В., Шафер Р.В. Цифровая обработка сигналов. — М.: Связь, 1979. — 416 с.
10. Введение в цифровую фильтрацию / Под ред. Р. Богнера, А. Константинидиса. — М.: Мир, 1976. — 216 с.
11. Аитонью А. Цифровые фильтры: анализ и проектирование. — М.: Радио и связь, 1983. — 320 с.
12. Цифровые фильтры и их применение/В. Каппелини, А.Дж. Коистантинидис, П. Эмилини. — М.: Энергоатомиздат, 1983. — 360 с.
13. Применение цифровой обработки сигналов/Под ред. Э. Оппенгейма. — М.: Мир, 1980. — 552 с.
14. Рабинер Л., Шафер Р. Цифровая обработка речевых сигналов. — М.: Радио и связь, 1981. — 496 с.
15. Коршунов Ю.М., Бобиков А.И. Цифровые сглаживающие и преобразующие системы. — М.: Энергия, 1969. — 128 с.
16. Кузьмин С.З. Цифровая обработка радиолокационной информации. — М.: Сов. радио, 1974. — 432 с.
17. Лихарев В.А. Цифровые методы и устройства в радиолокации. — М.: Сов. радио, 1973.
18. Верешкин А.Е., Катковник В.Я. Линейные цифровые фильтры и методы их реализации. — М.: Сов. радио, 1973.
19. Гольденберг Л.М., Левчук Ю.П., Поляк М.Н. Цифровые фильтры. — М.: Связь, 1974. — 160 с.
20. Трахтман А.М., Трахтман В.А. Основы теории дискретных сигналов на конечных интервалах. — М.: Сов. радио, 1975. — 208 с.
21. Мизин И.А., Матвеев А.А. Цифровые фильтры (анализ, синтез, реализация с использованием ЭВМ). — М.: Связь, 1979. — 240 с.
22. Цифровые фильтры в электросвязи и радиотехнике / Под ред. Л.М. Гольденberга. — М.: Радио и связь, 1982. — 224 с.
23. Крошие Р., Рабинер Л. Интерполяция и децимация цифровых сигналов: методический обзор// ТИИЭР. — 1981. — Т.69. — № 3.
24. Crochier R.E., Rabiner L.R. Multirate digital signal processing. — Englewood, NJ: Prentice-Hall, — 1983. — 411 p.
25. Bellanger M. Traitement numerique du signal: theorie et pratique. Paris: Mason, 1984. - 432 p.
26. Гольденберг Л.М., Матюшкин Б.Д., Поляк М.Н. Цифровая обработка сигналов: Справочник. — М.: Радио и связь, 1985. — 312 с.
27. Вайдяннатхан П.П. Цифровые фильтры, блоки фильтров и полифазные цепи с многочастотной дискретизацией: методический обзор // ТИИЭР. — 1990. — Т.78. — № 3.
28. Витязев В.В. Цифровая частотная селекция сигналов. — М.: Радио и связь, 1993. — 240 с.
29. Макклелан Дж. Г., Рейдер Ч.М, Применение теории чисел в цифровой обработке сигналов. — М.: Радио и связь, 1983. — 264 с.
30. Нуссбаумер Г. Быстрое преобразование Фурье и алгоритмы вычисления свертки. — М.: Радио и связь, 1985. — 248 с.
31. Блейхут Р. Быстрые алгоритмы цифровой обработки сигналов. — М.: Мир, 1989. — 448 с.
32. Цыпкин Я.З. Основы теории обучающихся систем. — М.: Наука, 1970. — 252 с.
33. Стратоинович Р.Л. Принципы адаптивного приема. — М.: Сов. радио, 1973. — 144 с.
34. Шахгильдян В.В., Ложвицкий М.С. Методы адаптивного приема сигналов. — М.: Связь, 1974. — 159 с.
35. Goodman G.C., Sin K.S. Adaptive filtering, prediction and control. Englewood Cliffs. Prentice-Hall, 1984. — 552.
36. Уидроу Б., Стирнз С. Адаптивная обработка сигналов. — М.: Радио и связь, 1989. — 440 с.
37. Адаптивные фильтры / Под ред. К.Ф.Н. Коузна и П.М. Гранта. — М.: Мир, 1988. — 392 с.
38. Gliordano A.A., Hsu F.M. Least square estimation with applications to digital signal processing. New York: Wiley, 1985. — 412 р.
39. Treichler J.R., Johnson C.R., Larimore H.G. Theory and design of adaptive filters. New York: Wiley, 1987. — 342 р.
40. Даджион Д., Мерсеро Р. Цифровая обработка многомерных сигналов. — М.: Мир, 1988, — 488 с.
41. Advanced topics in signal processing / Ed. by J.S. Lim, A.V. Oppenheim. Englewood Cliff's: Prentice-Hall, 1988. — 518 р.
42. Signal processing handbook. / Ed. by C.H-Chen. New York: Dekker, 1988. — 818 р.
43. Hotelling H. Analysis off a Complex of Statistical Variables into Principal Components., J. Educ. Psych., 24, 1933, — 417—441, 498—520 р.
44. Karhunen H. 1947, English translation by Selin I., On Linear Methods in Probability Theory, The Rand Corporation, Doc. T-131, August 1960.
45. Loeve M. Fonctions Aleatoires de Seconde Ordre, Hermann, Paris, 1948.
46. Прэтт У. Цифровая обработка изображений. Т.1, Т.2. — М.: Мир, 1982
47. Ярославский Л.П. Введение в цифровую обработку изображений. — М.: Сов. радио, 1979.
48. Цифровое кодирование телевизионных изображений / Под ред. И.И. Цукермана. — М.: Связь, 1981.
49. Netravali A.N., Haskell B.G. Digital pictures: Representation and Compression.: Plenum Press, N.Y., 1991.
50. Фант Г. Акустическая теория речеобразования. — Пер. с англ. — М.: Наука, 1964. 284 с.
51. Цвикер Э., Фельдкеллер Р. Ухо как приемник информации. — Пер. с нем. — М.: Связь, 1971. — 256 с.
52. Кунысян Л., Франц Дж.А., Саймар Р. Цифровые процессоры обработки сигналов // ТИИЭР. — 1987. — № 9.
53. Витязев В.В. Цифровые процессоры обработки сигналов. Учеб. пособие. — Рязань: РРТИ, 1989. — 80 с.
54. Витязев В.В., Соловьев А.Н. Цифровые процессоры обработки сигналов и их применение в технике связи // Электросвязь. — 1994. — № 5.
55. Витязев В.В. Процессорные модули обработки сигналов // Мир ПК, — 1995. — № 4.

56. Витязев В.В. Микропроцессоры в системах управления: цифровые процессы обработки сигналов/Учеб. пособие. — Рязань: РГРТА, 1996. — 72 с.
57. Сверхбольшие интегральные схемы и современная обработка сигналов / Под ред. С. Гуна, Х. Уайтхуса, Т.Кайлата. — М.: Радио и связь, 1989. — 472 с.
58. Цифровой процессор обработки сигналов TMS32010 и его применение / Под ред. А.А. Ланза. — Л.: ВАС, 1990. — 296 с.
59. Витязев В.В. Оптимальное проектирование многоступенчатых структур цифровых фильтров на процессорах обработки сигналов // Электросвязь. — 1992, № 4.
60. Цифровые процессы обработки сигналов: Справочник / А.Г. Остапенко, С.И. Лавлинскин. А.Б. Сушкин и др. — М.: Радио и связь, 1994. — 264 с.
61. Chassaing R. Digital signal processing with C and the TMS320C30. Chichester: Wiley. — 1993. — 432 р.
62. 1-я Международная Конференция «Цифровая обработка сигналов и ее применения», 30 июня — 3 июля 1998 г., Доклады т.1-т.7, М., МЦНТИ, 1998.
63. Витязев В.В. Новое в цифровой обработке сигналов // Электросвязь. — 1998, № 10.
64. Невдяев Л. Теория и практика цифровой обработки сигналов (по материалам международной конференции DSPA'98) // Сети, — 1998. — № 7, 8.
65. Coding of moving pictures and associated audio. ISO/IEC 13818-1, 13818-2, 13818-3.
- G.K. Wallace. The JPEG Still Picture Compression Standard, Comm. of the ACM. — V.34. — No. 4, 1991.
66. Цифровая обработка телевизионных и компьютерных изображений / А.В. Дворкович, В.П. Дворкович, Ю.Б. Зубарев и др. — М.: НАТ, 1997.
67. Способ покадрового сжатия изображений / А.В. Дворкович, В.П. Дворкович, Г.Н. Мокин, В.В. Нечепаев // Пат. РФ № 2122295 от 20.11.98.
68. Методы анализа и компенсации движения в динамических изображениях / Ю.Б. Зубарев, В.П. Дворкович, В.В. Нечепаев, А.Ю. Соколов // Электросвязь, 1998. — № 11.
69. Способ анализа векторов движения деталей в динамических изображениях / А.В. Дворкович, В.П. Дворкович, Ю.Б. Зубарев, А.Ю. Соколов // Заявка на Пат. РФ № 98114418 от 7 авг. 1998.
70. Video codec for audiovisual services at p x 64 kbits., ITU-T Recommendation H.261, March 1993.
- Video coding for low bitrate communication., ITU-T Draft Recommendation H.263, January 1998.
71. Coding of speech at 8 kbit/s using conjugate-structure algebraic-code-excited linear prediction (CS-ACELP)., ITU-T Recommendation G.729, March 1996
- Dual rate speech coder for multimedia communications transmitting at 5.3 & 6.3 kbit/s., ITU-T Recommendation G.723.1, October 1995
72. Дворкович А.В., Дворкович В.П., Мокин Г.Н., Соколов А.Ю. Компьютерный масштабируемый видеокодек для узкополосных каналов связи / Электросвязь, 1999, в печати.
73. Implementation guidelines for the use of MPEG-2 Systems? Video and Audio in satellite, cable and terrestrial broadcasting applications, ETSI, Technical Report ETR 154, September 1997.
74. Linde Y., Buzo A., Gray R. An algorithm for Vector Quantizing Designs., IEEE Trans. Commun. COM-28, Jan 1980.
- Equist W.H. Fast Algorithms for Vector Quantization Picture Coding, M.Sc. Thesis, MIT, June 1984.
75. Cinkler K. Very Low Bit-Rate Wavelet Video Coding., IEEE Journal on Selected Areas in Comm., 1998 — Vol.16. — № 1.
- Tham J. Y., Ranganath S., Kassim A. Highly Scalable Wavelet-Based Video Codec for Very Low BitRate Environment, IEEE Journal on Selected Areas in Comm., Vol.16, No.1 1998.
76. Barnsley M., Hurd L.P. Fractal Image Compression., A.K. Peters Ltd. Wellesley Massachusetts, 1993
- Hafner U., Albert J., Frank S., Unger M. Weighted Finite Automata for Video Compression, IEEE Journal on Selected Areas in Comm., Vol.16, No.1, 1998.
77. Новинский Н.Б., Нечепаев В.В. Проблемы фрактального кодирования изображений., в материалах 1-й Международной Конференции «Цифровая обработка сигналов и ее применение», 30 июня — 3 июля, 1998, М., МЦНТИ, книга III.
78. Зубарев Ю.Б., Дворкович В.П. Основные проблемы цифровой обработки изображений и использования цифрового телевидения в России // Электросвязь. — 1997. — № 8.
79. Framing structure, channel coding and modulation for 11/12 GHz satellite services., ETSI, European Standard EN 300 421. — V1.1.2, August, 1997.
80. Framing structure, channel coding and modulation for cable systems, ETSI, European Standard EN 300 429. — V1.2.1, April, 1998.
81. Framing structure, channel coding and modulation for digital terrestrial television, ETSI, European Standard EN 300 744, V1.1.2, August, 1997.
82. ATSC Standards.
- Ghost canceling reference Signal for NTSC., Documents A/49, 1993.
- Digital Audio Compression (AC-3)., Documents A/52, 1995.
- ATSC Digital Television., Documents A/53, 1995.
- Guide to the of the ATSC Digital Television., Documents A/54, 1995.
- Program Guide for Digital Television., Documents A/55, 1996.
- Program/ Episode/Version Identification., Documents A/57, 1996.
- Standard for Coding 25/50 Hz Video., Documents A/63, 1997.
- Transmission measurement and Compliance for Digital Television., Documents A/64, 1997.
- Program and System Information Protocol for Terrestrial Broadcast and Cable., Documents A/65, 1997.
83. Multipoint Video Distribution System (MVDS) at 10 GHz and above., ETSI, European Standard EN 300 748, V1.1.2, August ,1997.
- Microwave Multipoint Distribution System (MMDS) below 10 GHz., ETSI, European Standard EN 300 749, V1.1.2, August , 1997.
- Interaction channel for Local Multipoint Distribution Systems (LMDS), ETSI, Draft European Standard EN 301 199, V1.1.1, July, 1998.
- Guidelines for the Implementation and Usage of the DVB Interaction Channel for Local Multipoint Distribution Systems (LMDS), ETSI, Tfrly Draft Technical Report TR 101 205.
84. Lee B.-G., Kang M.-H., Lee J-H. Broadband Telecommunications Technology., 2nd ed. Artech House, 1996.
85. Multipoint extension for broadband audiovisual communication systems and terminals., ITU-T, Recommendation H 310v2, September, 1998.
- Broadband audiovisual communication systems and terminals., ITU-T, Recommendation H.247, September, 1998.
- Adaptation of H 320 visual telephone terminals to B-ISDN environments., ITU-T, Recommendation H 321v2, February, 1998.
86. Дворкович В.П., Дворкович А.В., Макаров Д.Г. Высокоточные измерения параметров и качественных показателей телевизионного канала // Метрология и измерительная техника в связи. — 1998. — № 3.

# НЕЛИНЕЙНЫЕ ПОЛИНОМИАЛЬНЫЕ ЦИФРОВЫЕ ФИЛЬТРЫ



Ланнэ Артур Абрамович, д.т.н., профессор, специалист в области теоретической радиотехники и цифровой обработки сигналов. Президент научно-производственной фирмы «Сиал» (С.-Петербург)

Тел.: (812) 589-5185,  
факс: (812) 589-5223

**P** рассмотрена задача синтеза одного класса нелинейных цифровых фильтров (НЦФ), у которых соотношение «вход – выход» описано многомерными многочленами (полиномами). Задача синтеза формулируется как задача построения физически реализуемого оператора, осуществляющего отображение класса входных сигналов в класс выходных. Обоснована структура оператора и, как следствие, структура цифрового фильтра. Сформулированы необходимые и достаточные условия, при которых задача может быть решена как угодно точно. Рассмотрена возможность оптимального синтеза таких фильтров и предложен метод решения подобных задач. Приведены примеры синтеза нелинейных фильтров.

Общеизвестно, что теория синтеза линейных цифровых фильтров (ЛЦФ) достаточно полно разработана, несмотря на то, что публикации на эту тему не кончаются, а новые идеи не иссякают.

Традиционно задача синтеза ЛЦФ, ее ключевая составляющая, формулируется как задача конструирования передаточной функции фильтра (уравнений состояния, импульсной характеристики) по требованиям, предъявленным к частотным и (или) временным характеристикам.

Вместе с тем, нетрудно показать, что почти все задачи синтеза могут быть сформулированы в терминах отображения множества  $X$  входных сигналов  $x(n)$  на множество  $Y^o$  выходных сигналов  $y(n)$ . Такая постановка задачи является универсальной, в равной мере пригодной для линейных и нелинейных фильтров.

Удивительным является тот факт, что линейные фильтры в общем случае не могут отображать с заданной точностью одно множество сигналов в другое множество. Линейным фильтрам, вообще говоря, посильна только простейшая задача, когда множества  $X$  и  $Y^o$  содержат по одному сигналу.

Отображения множества на множество, опять же в общем случае, могут осуществлять нелинейные фильтры. Этот факт был впервые понят извучен Н. Винером в работе [1]. Им, по существу, была сформулирована проблема синтеза нелинейной системы, как задача построения нелинейного оператора с заданными свойствами. Предложенный метод решения основан на использовании рядов Вольтерра и их модификаций — рядов Винера–Вольтерра. Этот метод активно развивается и используется почти 40 лет как в области аналоговых, так и в области цифровых систем. Наиболее полное изложение теории и приложений содержится в книгах [2 и 3]. Эти и огромное число других публикаций посвящены, в основном, задачам идентификации и управления динамических систем.

Другие, в известном смысле альтернативные, подходы были независимо предложены Ланнэ А.А. (1980) и I.J., Leontaritis, S.A. Billing (1982, 1985). Они основаны на описании выходного сигнала в виде [4]

$$y(n) = F(y(n-1), y(n-N), x(n), x(n-1), \dots, x(n-N)),$$

либо более общем виде [5]

$$y(n) = F(F_y(y), F_x(x)),$$

где  $F_y(y) = [F_{y1}(y), \dots, F_{yl}(y)]$ ,

$$F_x(x) = [F_{x1}(x), \dots, F_{xm}(x)].$$

Если оператор имеет конструкцию полинома, то система называется полиномиальной. Частным случаем приведенных рекурсивных соотношений являются нерекурсивные, в которых правые части не содержат выходного сигнала. Основные положения теории синтеза нелинейных нерекурсивных полиномиальных цифровых систем (ННПЦФ) и рассматриваются в данной работе. Проблема состоит в том, чтобы определить конструкцию оператора  $F$  с учетом условий физической возможности и способности достаточно точно описать желаемое соотношение «вход–выход». В задачах идентификации, чому и посвящено основное число работ, в том числе работы школы Billings'a, желаемое соотношение «вход–выход» задается результатами измерений.

В задачах синтеза – это обычно абстрактный оператор, который заданному классу входных сигналов ставит в соответствие некоторый класс желаемых выходных.

### Основная теорема

Рассмотрим НПЦФ, у которого

$$y(n) = F((F_{x_1}(n), \dots, F_{x_m}(n))). \quad (1)$$

Пусть множество сигналов на входе  $x(n, \vec{a}) \in X$ , множество желаемых сигналов на выходе  $y^o(n, \vec{a}) \in Y^o$ , а возможным запаздыванием выходных сигналов по отношению к входным мы пренебрегаем. (Там где это удобно множества сигналов будем представлять множеством  $G_a$  параметров  $\vec{a}$ .) Оператор  $F$  в идеале должен обеспечивать отображение сигналов в соответствии с рис. 1.

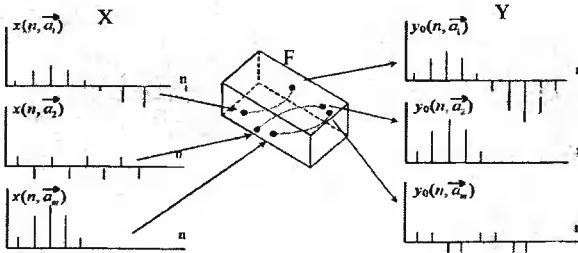


Рис. 1

Введем определение расщепления сигналов. Вначале рассмотрим оператор  $F_p$ , отображающий скалярный сигнал  $x(n, \vec{a})$  в векторный

$$\vec{x}_p(n, \vec{a}) = F_p\{x(n, \vec{a})\} = [x_{p_1}(n, \vec{a}), x_{p_m}(n, \vec{a})]^T,$$

где

$$x_{p_1}(n, \vec{a}) = F_{p_1}\{x(n, \vec{a})\}, \dots, x_{p_m}(n, \vec{a}) = F_{p_m}\{x(n, \vec{a})\}.$$

**Определение.** Векторные сигналы  $\vec{x}_p(n, \vec{a})$ ,  $\vec{a} \in G_a$ ,  $n \in \mathbb{N}$  называются расщепленными на множестве  $G_a \subset \mathbb{N}$ , если для всех  $\vec{a} \in G_a$  и  $n \in \mathbb{N}$  выполняется соотношение

$$\vec{x}_p(n, \vec{a}) \neq \vec{0}, \vec{x}_p(n_\alpha, \vec{d}_\alpha) \neq x_p(n_\beta, \vec{d}_\beta)$$

при  $n_\alpha \neq n_\beta$  и (или)  $\vec{d}_\alpha \neq \vec{d}_\beta$ . (2)

Оператор  $F_p$  осуществляет расщепление множества исходных скалярных сигналов  $x(n, \vec{a}) \in X$ , если сигналы  $\vec{x}_p(n, \vec{a})$   $F_p\{x(n, \vec{a})\}$  расщеплены.

**Содержание основной теоремы.** Если множество  $X$  входных сигналов достаточно «хорошее», например, компактное, оператор  $F$  – непрерывный, а размерность вектора  $\vec{x}_p$  конечна, то всегда найдутся такие вещественные коэффициенты  $C_{j_1, \dots, j_m}$  и целые числа  $n_1, \dots, n_m$ , что

$$\max_{\vec{a} \in G_a} \|Y^o(n, \vec{a}) - P(n, \vec{a})\| \leq \delta, \quad (3)$$

где

$$\|\cdot\| = \max_{n \in \mathbb{N}} |Y^o(n, \vec{a}) - P(n, \vec{a})|,$$

или  $\|\cdot\| = \sqrt{\sum_n p(n)[Y^o(n, \vec{a}) - P(n, \vec{a})]^2}$ ,

$p(n)$  – весовая неотрицательная функция и

$$P(n, \vec{a}) = F_p(n, \vec{c}) = \sum_{j_1=0}^{n_1} \dots \sum_{j_m=0}^{n_m} C_{j_1, \dots, j_m} [F_{p_1}\{x(n, \vec{a})\}^{j_1} \dots \dots F_{p_m}\{x(n, \vec{a})\}^{j_m}]. \quad (4)$$

Данное утверждение является ослабленным вариантом общей теоремы об аппроксимации непрерывных нелинейных операторов [8].

Если предположение о классе входных сигналов не выполняется (например, число  $m = \infty$ ), что может быть, например, при наличии «белого» шума, в формулировку теоремы вводится еще оператор проектирования  $P_L$ , проектирующий пространство входных сигналов на  $L$ -мерное подпространство. После этого сигналы  $L$ -мерного подпространства расщепляются и формируется многомерный аппроксимирующий многочлен.

На основании теоремы, функциональная схема универсального НПЦФ может быть представлена в виде каскадного соединения трех блоков (рис. 2): проектора, расщепителя и полиномиального преобразователя.

**Проектор** – линейный оператор, осуществляющий функции предварительной фильтрации. В простейшем случае проектор сохраняет существенные спектральные составляющие (определенные сигнал) и устраняет несущественные (помехи).

**Расщепитель** – линейный либо нелинейный оператор, реализуемый в виде многополюсника с одним входом и  $m$  выходами. Расщепитель обеспечивает расщепление входных сигналов, после их проектирования на линейное  $L$ -мерное подпространство. Наконец, третий блок – **нелинейный многополюсник**, реализующий многомерный ( $m$ -мерный) полином с вещественными коэффициентами  $C_{j_1, \dots, j_m}$ .

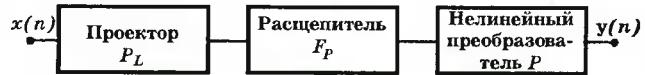


Рис. 2

**Построение проекторов.** Напомним, что линейный оператор  $P_L$  называется проектором, если  $P_L^2 = P_L$ . Операция проектирования на самом деле может решать две задачи: «очищать» сигналы от помех и обеспечивать рациональное представление сигналов, удобное для последующего расщепления и построения полинома  $P(n, \vec{a})$ . Ясно, что проектирование нужно осуществлять так, чтобы точность представления входных сигналов была достаточной, т.е.

$$\max_{\vec{a} \in G_a} \|x(n, \vec{a}) - P_L(x(n, \vec{a}))\| \leq \delta_p,$$

и чтобы  $L$  было по возможности меньше. Первое условие необходимо для обеспечения требуемой

точности отображения «вход-выход», второе — для упрощения расщепления и полиномиального преобразования.

Таким образом, мы приходим к необходимости решать задачу аппроксимации множества  $X$  другим множеством, состоящим из спроектированных сигналов  $P_L(x(n, \vec{a})) \vec{a} \in Ga$ . Базу для решения таких задач составляет теория поперечников [9, 10].

Итак, рассмотрим задачу аппроксимации сигналов  $x(n, \vec{a}) \in X$  обобщенными многочленами

$$\sum_{k=1}^L \alpha_k \varphi_k(n), n \in In, \vec{a} \in Ga.$$

$$\max_{\vec{a} \in Ga} \min_{\alpha_k} \|x(n, \vec{a}) - \sum_{k=1}^L \alpha_k \varphi_k(n)\| \rightarrow \min_{\alpha_k}, \quad (5)$$

где  $x(n, \vec{a})$ , как обычно,

$$\|\cdot\| = \max_{n \in In} \left| x(n, \vec{a}) - \sum_{k=1}^L \alpha_k \varphi_k(n) \right|,$$

или

$$\|\cdot\| = \sqrt{\sum_{n \in In} \left| x(n, \vec{a}) - \sum_{k=1}^L \alpha_k \varphi_k(n) \right|^2}.$$

Величина

$$d_n(X) = \min_{\{\varphi_k\}_{k=1}^L} \max_{\vec{a} \in Ga} \min_{\alpha_k} \|x(n, \vec{a}) - \sum_{k=1}^L \alpha_k \varphi_k(n)\| \quad (6)$$

называется  $n$ -поперечником множества  $X$ .

Подпространство полиномов  $P_L(n, \vec{a})$  размерности  $L$ , для которого

$$\max_{\vec{a} \in Ga} \min_{\alpha_k} \|x(n, \vec{a}) - \sum_{k=1}^L \alpha_k \varphi_k(n)\| = d_n(X),$$

называется экстремальным для множества сигналов  $X$ .

Так, для многих классов периодических функций экстремальным является подпространство тригонометрических полиномов порядка  $D$  вида

$$J_L(nT) = \gamma_0 + \sum_{k=1}^D (\gamma_k \cos knT + \beta_k \sin knT). \quad (7)$$

Это, в частности, означает, что тригонометрические полиномы — наилучший аппарат приближения многих классов  $2\pi$ -периодических функций. Для класса непериодических функций экстремальными могут быть подпространства алгебраических либо иных полиномов. Все зависит от свойств функций множества  $X$ . В литературе [9, 10] получены многочисленные оценки для поперечников, которые существенно зависят от дифференциальных свойств функций класса.

После того как определено оптимальное либо «хорошее» подпространство, возникают два принципиальных вопроса. Как выбрать базис в этом подпространстве? Как выбрать метод проектирования?

Выбор базиса существенен для минимизации влияния малых возмущений коэффициентов  $\alpha_k$  на точность представления сигналов.

Выбор метода проектирования связан, во-первых, с точностью представления сигналов и, во-вторых, со сложностью осуществления операции проектирования. Приведем некоторые результаты, полученные в связи с изучением этих вопросов.

Применение методов наилучшего приближения для получения проекций сигналов целесообразно только в метрике  $L_2$ . Так, для периодических сигналов здесь весьма эффективно использование ДПФ в форме БПФ. Легко показать, что если  $X(0), X(1) \dots X(N-1)$  — есть ДПФ последовательности  $x(0) \dots x(N-1)$  и, следовательно,  $x(n)$  может быть представлен в виде

$$x(nT) = \gamma_0 + \sum_{k=1}^{\frac{N}{2}-1} (\gamma_k \cos knT + \beta_k \sin knT) + \\ + \gamma_{\frac{N}{2}} \frac{N}{2} \cos \left( \frac{N}{2} nT \right), \quad (8)$$

где  $\gamma_k = 2\operatorname{Re}X(k)$ ,  $\beta_k = 2\operatorname{Im}X(k)$ ,  $\gamma_0 = X(0)$ ,

$$\text{то } P_L(x(nT)) = \gamma_0 + \sum_{k=1}^D (\gamma_k \cos knT + \beta_k \sin knT),$$

$$L = 2D + 1 < N$$

будет наилучшим среднеквадратичным приближением периодически продолженной исходной последовательности с помощью тригонометрического полинома (7).

Для равномерного приближения не известны простые алгоритмы вычисления наилучших приближений. В этом случае можно применять интерполяционные схемы, т.е. исходную последовательность  $\{x(n)\}$  интерполировать в меньшем числе точек, а потом по интерполяционному многочлену находить значение сигнала в промежуточных точках. При использовании техники интерполяции возникает дополнительная задача выбора узлов интерполяции. От этого зависит точность аппроксимации в промежуточных точках. Основные результаты, которые рекомендуется использовать в периодическом случае\* сводятся к следующему.

Для целей интерполяции периодических функций имеет смысл применять интерполяционные многочлены Лагранжа

$$J_s(nT) = \sum_{i=0}^{2s} x(n_i T) \frac{\sin(\frac{nT - n_i T}{2}) \dots}{\sin \frac{nT - n_i T}{2} \sin \frac{nT - n_{i+1} T}{2} \dots} \\ \frac{\dots \sin \frac{nT - n_{i+1} T}{2} \sin \frac{nT - n_{i+2} T}{2} \dots \sin \frac{nT - n_{2s} T}{2}}{\dots \sin \frac{nT - n_{2s} T}{2} \sin \frac{nT - n_{2s-1} T}{2} \dots \sin \frac{nT - n_{2s-2} T}{2}}. \quad (9)$$

У этих многочленов значения коэффициентов равны отсчетам сигнала в узлах интерполяции  $n_i$ . Рациональное расположение узлов интерполяции — эквидистантное.

\* Непериодический случай из-за ограниченности места не рассматривается.

Очень близкие по качеству аппроксимации результаты получаются, если для интерполяции применять ДПФ в форме БПФ. Исходная последовательность  $x(n)$ , число отсчетов в которой, как правило, равно  $2^R$ , прореживается с шагом  $2^G$ . Для прореженной последовательности применяется ДПФ в силу чего, полученный тригонометрический полином вида

$$J_D(nT) = \gamma_0 + \sum_{k=1}^{\frac{D}{2}-1} \gamma_k \cos(knT) + \beta_k \sin(knT) + \sum_{k=\frac{D}{2}}^{D-1} \gamma_k \cos\left(\frac{D}{2}nT\right), \quad (10)$$

где  $D = \frac{2^R}{2^{G+1}}$  интерполирует  $x(n)$  в равнодistantных точках с шагом  $2^G T$  и достаточно хорошо приближает сигналы множества  $X$  в других точках.

Оценка точности аппроксимации между узлами интерполяции производится с помощью формулы

$$\max_{n \in \mathbb{N}} |x(nT) - J_s(nT)| \leq (1 + \lambda_{s+1}) E_s(x). \quad (11)$$

В формуле (11)  $E_s(x)$  — величина наилучшего равномерного приближения сигнала  $x(n)$  многочленом  $S$ -порядка;  $J_s(x(n))$  — интерполяционный многочлен Лагранжа;  $\lambda_{s+1}$  — постоянная Лебега [10].

Для оценки качества выбранной системы базисных функций, следуя [11], используем число обусловленности  $AB$  базиса, величина которого характеризует влияние погрешности коэффициентов полинома  $\alpha_k$  на погрешность самого полинома. Чем больше  $AB$ , тем сильнее влияние и, следовательно, «хуже» соответствующий базис. Числа  $A$  и  $B$  определяются следующим образом:

$$A = \max_{\vec{\alpha}} \frac{\max |\alpha_k|}{\left\| \sum_{k=1}^L \alpha_k \varphi_k(n) \right\|}, \quad B = \max_{\vec{\alpha}} \frac{\left\| \sum_{k=1}^L \alpha_k \varphi_k(n) \right\|}{\max |\alpha_k|}. \quad (12)$$

Поскольку

$$\left\| \alpha_k \right\| \leq A \left\| \sum_{k=1}^L \alpha_k \varphi_k(n) \right\|, \quad \left\| \sum_{k=1}^L \alpha_k \varphi_k(n) \right\| \leq B \left\| \alpha_k \right\|$$

и, следовательно,

$$\left\| \Delta \sum_{k=1}^L \alpha_k \varphi_k(n) \right\| \leq B \left\| \alpha_k \right\|.$$

где знак  $\Delta$  означает приращение (возмущение), то

$$\frac{\left\| \Delta \sum_{k=1}^L \alpha_k \varphi_k(n) \right\|}{\left\| \sum_{k=1}^L \alpha_k \varphi_k(n) \right\|} \leq BA \frac{\left\| \Delta \alpha_k \right\|}{\alpha_k}. \quad (13)$$

Реальная оценка качества базисов проводилась для множества  $X$ -сигналов возбуждения в вокодоре

с линейным предсказанием. Рассматривались сигналы возбуждения согласованных звуков на периоде. Исследовалась точность их аппроксимации методом интерполяции в базисах полиномов Лагранжа и Фурье (при использовании ДПФ) и наилучшей аппроксимации в базисе Фурье. Полученные результаты представлены на рис. 3.

На рис. 3, а по оси ординат отложена величина максимальной приведенной равномерной ошибки  $O_{\text{пр.р.}}$ , равной

$$\max_{n \in [0, 1000]} \frac{\max_{n \in [0, 255]} |x_i(nT) - J_i(nT)|}{\max_{n \in [0, 255]} |x(nT)|},$$

а по оси абсцисс — номер опыта.

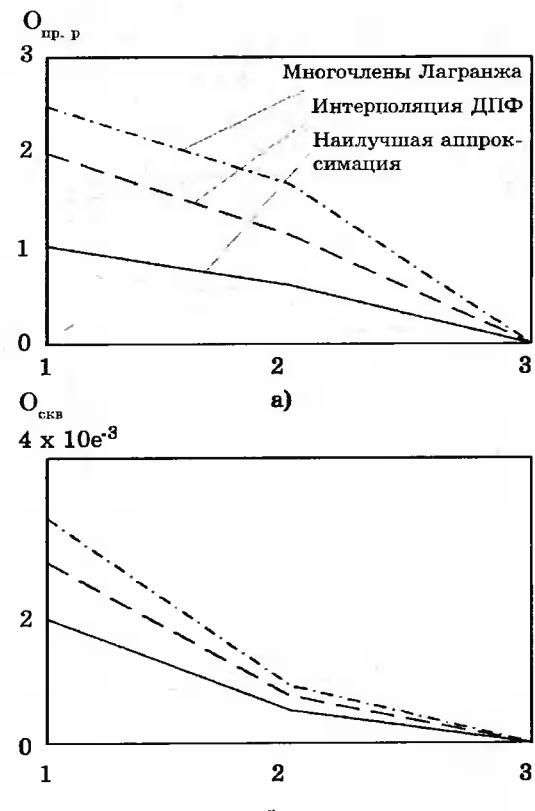


Рис. 3

В первом опыте коэффициент децимации равен 8, во втором — 4 и в третьем — 2.

На рис. 3, б по оси ординат отложена величина среднеквадратической ошибки  $O_{\text{с kv}}$  на множестве 1000 сигналов, т.е.

$$\frac{1}{1000} \sum_{i=1}^{1000} \sqrt{\sum_{n=0}^{255} [x_i(nT) - J_i(nT)]^2}$$

для тех же видов аппроксимации и тех же опытов, что и на рис. 3, а.

На рис. 4 показаны зависимости, характеризующие «качество» базисов с точки зрения числа обусловленности  $AB^*$ .

\* Исследования выполнены совместно с Е.Б. Соловьевой.

На рис. 4,а и 4,в представлены те же графики, что и на рис. 3,а, только при возмущенных коэффициентах полиномов  $J_i(nT)$ . Возмущение выполнялось добавлением к значениям коэффициентов равномерно распределенного шума с нулевым средним и  $\sigma = 0,0146$  (рис. 4,а) и  $\sigma = 0,044$  (рис. 4,в). Данные стандартные отклонения подбирались так, что максимальная приведенная равномерная ошибка для коэффициентов примерно составляла 3% (рис. 4,а) либо 9% (рис. 4,в).

Графики рис. 4,б и г отображают SNR для тех же ситуаций

$$SNR = \sum_{i=1}^{1000} 20 \log \frac{\sqrt{\sum_{n=0}^{255} x_i^2(nT)}}{\sqrt{\sum_{n=0}^{255} [x_i(nT) - J_i(nT)]^2}}.$$

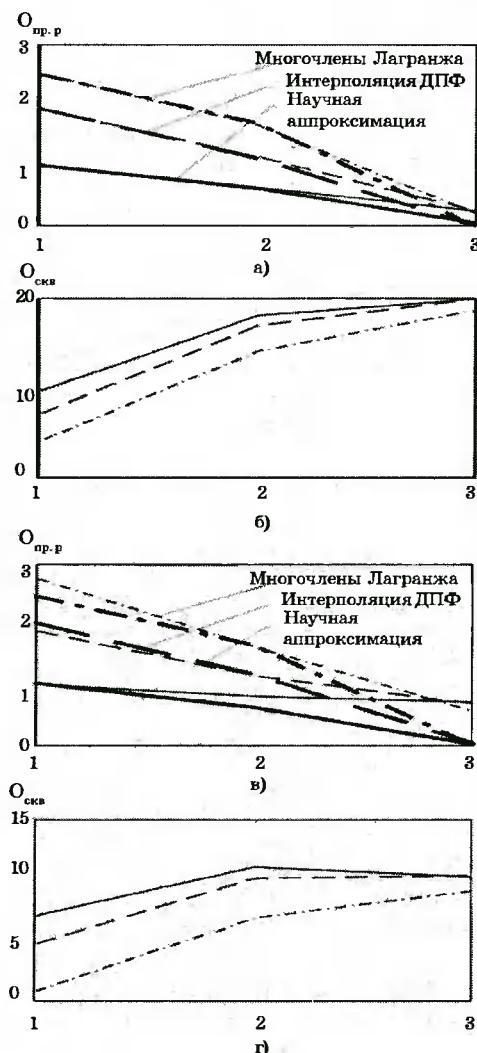


Рис. 4

Основной вывод, который следует из полученных результатов, состоит в том, что построение операторов-проекторов с использованием теории поперечников позволяет эффективно преобразовывать (фильтровать) входные сигналы, подготавливая их к последующей нелинейной обработке.

**Расщепление сигналов и расщепители.** Расщепление сигналов, расщепленные сигналы — все эти понятия являются новыми.

Расщепление есть операция преобразования скалярного сигнала в векторный со специальными устройствами. Математическое содержание расщепления выражается соотношениями (2). Физически же это можно представить следующим образом.

Скалярный сигнал  $x(n, \vec{a})$  в разные моменты времени может принимать либо различные, либо одинаковые значения. То же можно сказать о любых двух или более сигналах  $x(n, \vec{a}_1), x(n, \vec{a}_2)$ . Расщепленный векторный сигнал  $\vec{x}_p(n, \vec{a})$  не может в различные моменты времени принимать одинаковых значений. Более того, никакие векторные сигналы из множества расщепленных ни в какие моменты времени не могут быть одинаковыми. Наглядным геометрическим образом расщепленных сигналов являются их траектории в фазовом пространстве. У расщепленных сигналов фазовые траектории не пересекаются, не самопересякаются и не касаются (рис. 5).

Теория расщепления сигналов построена [5, 12] для случая, когда

$$x(n, \vec{a}) \Rightarrow \sum_{k=1}^L \alpha_k \varphi_k(n),$$

где  $\{\varphi_k(n)\}_{k=1}^L$  — линейно-независимые функции, а каждый канал расщепления описывается соотношением свертки. Основной результат можно сформулировать следующим образом. Если множество  $Ga$  значений параметров  $\vec{a}$  есть  $L$ -мерное пространство, то число каналов расщепления  $m \geq L$ . Каким конкретно должно быть число  $m$ , зависит от особенностей множества  $Ga$ .

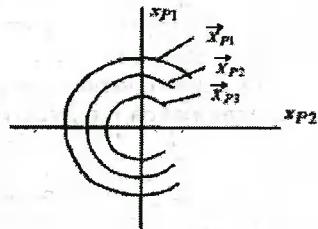


Рис. 5

Не приводя строгих математических формулировок, дадим необходимые пояснения. Если  $Ga$  — все множество  $R^L$  с исключенной точкой  $[a_1, \dots, a_L] = 0^*$ , то

$$m_{\min} = 2L.$$

Если из  $R^L$  исключается гиперплоскость размерности  $K$ , то

$$m_{\min} = 2L - K.$$

**Пример.** В качестве примера рассмотрим вариант

$$x(n, a) = a \sin nT \quad nT \in (0, 2\pi) \quad a \in (0, \infty).$$

В этом примере  $L = 1$ ,  $K = 0$ . Следовательно,  $m_{\min} = 2$ . Легко показать, что расщепленными на множестве  $(0, 2\pi) \times (0, \infty) = InxGa$  будут сигналы  $\vec{x}_p(n, a) = [a \sin nT, a \cos nT]^T$ . Их фазовые портреты показаны на рис. 6.

\* По определению расщепления множество сигналов  $\vec{x}_p$  не может содержать нулевого сигнала.

Расщепление сигналов может быть получено с помощью линейных стационарных цифровых цепей. В этом случае момент прихода сигнала несуществен.

Если момент начала сигнала известен, что кстати типично для многих систем ЦОС, то для расщепления целесообразно использовать нестационарные линейные цифровые цепи. Можно показать, что в этом случае при линейно-входящих параметрах  $\{\alpha_k\}_{k=1}^L$  минимальное число каналов расщепления равно  $L+1$ .

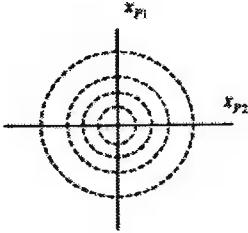


Рис. 6

Что же представляет собой процедура расщепления? Для цифровых сигналов она может быть реализована с использованием операции задержки, интегрирования или более сложных операций свертки. На рис. 7 представлена простейшая схема расщепителя для сигналов вида

$$x(\vec{a}, n) = \sum_{i=1}^{m-1} a_i e^{inT}.$$

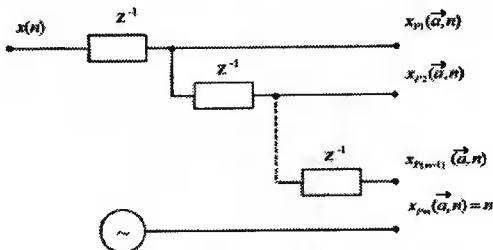


Рис. 7

Если параметры сигнала входят нелинейно, то общие рецепты экономного расщепления отсутствуют, хотя во многих конкретных случаях расщепление удается сделать [5]. Для некоторых классов сигналов, например случайных процессов, расщепление понимается в вероятностном смысле и может выполняться на основе численного эксперимента. Важным является понимание того, что при отсутствии расщепления возникает неустранимая, методическая ошибка. Если же расщепление есть, то ошибка отображения «вход-выход» может быть сделана как угодно малой.

#### Конструирование нелинейных операторов полиномиального типа

На самом деле задача конструирования в значительной мере решалась в разделах основная теорема и построение проекторов. Именно в этих разделах обсуждались идеи и методы построения сигналов  $x_{p_i}(\vec{a}, n), \dots x_{p_m}(\vec{a}, n)$ , которые и составляют основу конструкции полиномиального оператора (4).

Задача, рассматриваемая в этом разделе, состоит в определении коэффициентов  $C_{j_1 \dots j_m}$ . Метод определения коэффициентов зависит от постановки задачи аппроксимации.

В задачах оптимального синтеза, когда максимальная ошибка отображения «вход-выход» минимизируется, метод аппроксимации зависит от выбранной метрики. В метриках пространств  $C$  и  $L_2$  базовая система уравнений имеет вид

$$P(\vec{a}, n) = \sum_{j_1}^{n_1} \dots \sum_{j_m}^{n_m} C_{j_1 \dots j_m} x_{p_1}^{j_1}(\vec{a}, n) \dots$$

$$\dots x_{p_m}^{j_m}(\vec{a}, n) = Y^0(\vec{a}, n), \quad (14)$$

где  $n$  и  $m$  фиксируются  $\vec{a} \in Ga, n \in In$ .

Предварительно, если этого нет в исходной задаче, множество  $Ga$  дискретизируется, т.е. покрывается  $\varepsilon$ -сеткой. Каждая точка сетки нумеруется и тогда  $\vec{a} = \vec{a}_i, i \in I$ . Следовательно, система уравнений (14) превращается в переопределенную систему линейных уравнений

$$\sum_{j_1}^{n_1} \dots \sum_{j_m}^{n_m} C_{j_1 \dots j_m} x_{p_1}^{j_1}(\vec{a}_i, n) \dots x_{p_m}^{j_m}(\vec{a}_i, n) = Y(\vec{a}_i, n) \quad (15)$$

$$i \in I, n \in I_n.$$

В метрике  $C$  решение системы (15) стандартным приемом сводится к задаче линейного программирования. При ограничениях

$$\begin{aligned} & \sum_{j_1}^{n_1} \dots \sum_{j_m}^{n_m} C_{j_1 \dots j_m} x_{p_1}^{j_1}(\vec{a}_i, n) \dots x_{p_m}^{j_m}(\vec{a}_i, n) - \\ & - Y(\vec{a}_i, n) \leq \delta; \\ & \sum_{j_1}^{n_1} \dots \sum_{j_m}^{n_m} C_{j_1 \dots j_m} x_{p_1}^{j_1}(\vec{a}_i, n) \dots x_{p_m}^{j_m}(\vec{a}_i, n) + \\ & + Y(\vec{a}_i, n) \leq \delta \end{aligned} \quad (16)$$

$n \in In, i \in I$ , найти вектор  $C = [C_{j_1 \dots j_m} \dots \delta]^T$ , для которого  $\delta \rightarrow \min$ .

В метрике  $L_2$  решение системы (15) сводится к решению системы нормальных уравнений. Не останавливаясь на важных особенностях численных процедур, связанных с решением упомянутых задач, отметим лишь, что существенно проще это делается при использовании метрики пространства  $L_2$ .

#### Примеры

**Нелинейные цифровые фильтры Винера** [5, 13]. Рассматривается случайный цифровой сигнал  $x_c(n)$  на фоне аддитивной помехи  $x_p(n)$ ,  $x_p(n)$  — случайная стационарная последовательность с нулевым средним, единичной дисперсией, корреляционной функцией  $R_p(l) = e^{-|l|}$  и моментными функциями

$$\begin{aligned} M\{[x_c(n)]^{s_1} [x_c(n-l)]^{s_2}\} &= \frac{1}{4} \{[1 + (-1)^{s_1}] [1 + (-1)^{s_2}] + \\ &+ R_p(l) [1 - (-1)^{s_1}] [1 - (-1)^{s_2}]\} \quad l = 0, 1, 2 \dots \end{aligned}$$

Помеха — независимый от  $x_c(n)$  — стационарный центрированный случайный процесс с корреляционной функцией  $R_p(l) = e^{-\alpha|l|}$

$$x(n) = Ax_c(n) + Bx_p(n);$$

$$A^2 + B^2 = 1.$$

Задача состоит в подборе коэффициентов  $C_{j_1 \dots j_m}$  нелинейного оператора  $F_s(n, C_{j_1 \dots j_m})$  так, чтобы

$$M\{[x_c(n) - F_s(n, \vec{C})]^2\} \Rightarrow \min_{\vec{C}}$$

Поскольку коэффициенты  $C_{j_1 \dots j_m}$  входят в выражение для оператора  $F_s$  линейно, нетрудно показать, что решение задачи единствено и стандартным путем (дифференцированием по  $C$  сводится к системе линейных уравнений). Проблема состоит в вычислении моментных функций. В нашем примере они, вообще говоря, считаются аналитическими.

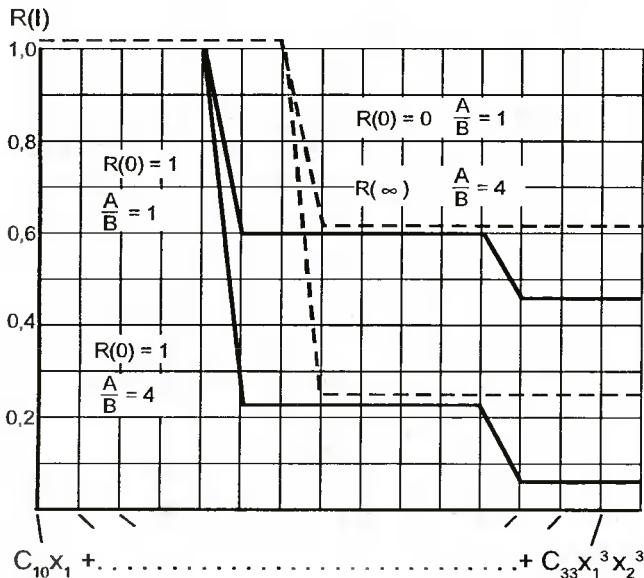


Рис. 8

Результаты исследования зависимости нормированной среднеквадратичной ошибки фильтрации от сложности нелинейной обработки представлены на рис. 8, на рис. 9 показана зависимость этой ошибки от  $R(l)$ , а следовательно, от интервала времени между отсчетами  $x(n)$  и  $x(n-1)$  для полинома вида

$$\begin{aligned} & C_{10}x_1 + C_{01}x_2 + C_{11}x_1x_2 + C_{20}x_1^2 + C_{02}x_2^2 + \\ & + C_{21}x_1^2x_2 + C_{12}x_1x_2^2 + C_{30}x_1^3 + C_{03}x_2^3 + \\ & + C_{31}x_1^3x_2 + C_{13}x_1x_2^3 + C_{22}x_1^2x_2^2 + C_{23}x_1^2x_2^3 + \\ & + C_{32}x_1^3x_2^2 + C_{33}x_1^3x_2^3. \end{aligned}$$

Нормировка проведена по отношению к ошибке при оптимальной линейной фильтрации.

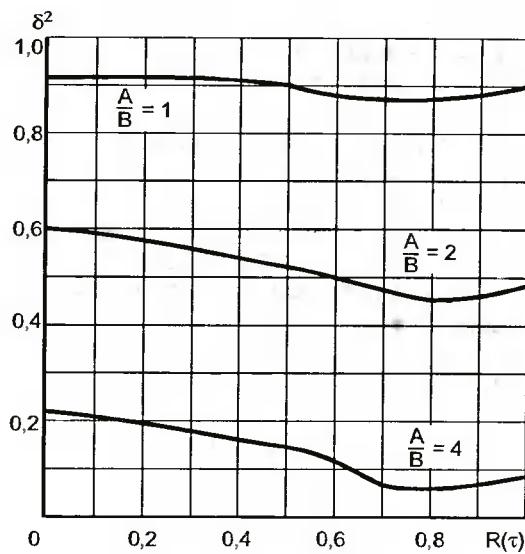


Рис. 9

**Нелинейный фильтр для сглаживания импульсных помех\***. В этом примере рассматривается альтернатива медианных фильтров. Сигнал — реализация относительно узкополосного случайного процесса с нормальным распределением в диапазоне [-30, 30]. Фрагмент сигнала длиной в шесть отсчетов может быть, а может и не быть, поражен одиночной помехой со случайной амплитудой, равномерно распределенной в диапазоне [-60, 60]. Пораженный отсчет в последовательности случаен. Требуется синтезировать фильтр, который в идеале очищает сигнал от импульсных помех.

Задача решена с использованием принципа обучения. В режиме моделирования генерируется последовательность сигналов, пораженных помехой, и далее определяются параметры нелинейного фильтра. Здесь оказывается удобным использовать быстрые алгоритмы вычисления спектра цифровых сигналов.

Задача решается следующим образом. Для каждого из шести отсчетов вычисляется ДПФ —  $X(0), \dots, X(5)$ . Поскольку обучающие сигналы и помехи известны, то известны спектры «чистых» фрагментов сигнала и соответствующих фрагментов «сигнал+помеха». Для различных фрагментов спектры будут различны, а следовательно, расщеплены. (На самом деле последнее утверждение является рабочей гипотезой. Если предположение не выполняется, т.е. если нет расщепления, то появляется неустранимая ошибка фильтрации, которая не может быть уменьшена при как угодно высокой степени многомерного многочлена.) Следовательно, они гарантированно могут быть отображены в желаемые спектры сигналов, т.е.

$$\{X(0)_k \dots X(5)_k\} \rightarrow \{X_c(0)_k \dots X_c(5)_k\},$$

где  $X(i)_k = X_{c+n}(i)_k$  —  $i$ -й отсчет спектра «сигнал+помеха» для фрагмента с номером  $k$ .

\* Исследование по синтезу фильтров для сглаживания помех выполнены совместно с Е. Б. Соловьевой

Вычисления проводятся по схеме

$$\sum_k [X_c(i)_k - \sum_{j_0} \dots \sum_{j_5} C_{j_0 \dots j_5} X(0)^{j_0} \dots X(5)^{j_5}]^2 \Rightarrow \min_{\vec{C}}$$

где  $X_c$  — спектр «чистого» сигнала, а  $X_{c+n}$  — спектр «сигнал+помеха».

Суммирование ведется по всем фрагментам сигнала, а число конструируемых многомерных многочленов равно числу гармоник. В примере с учетом свойства комплексной сопряженности спектра количество учитываемых гармоник равно 4. Особенности спектральных составляющих (комплексная сопряженность) позволяют уменьшить мерность аппроксимирующего многочлена и объем вычислений. Число коэффициентов полинома равно 26. Результаты решения этого примера представлены на рис. 10, 11.

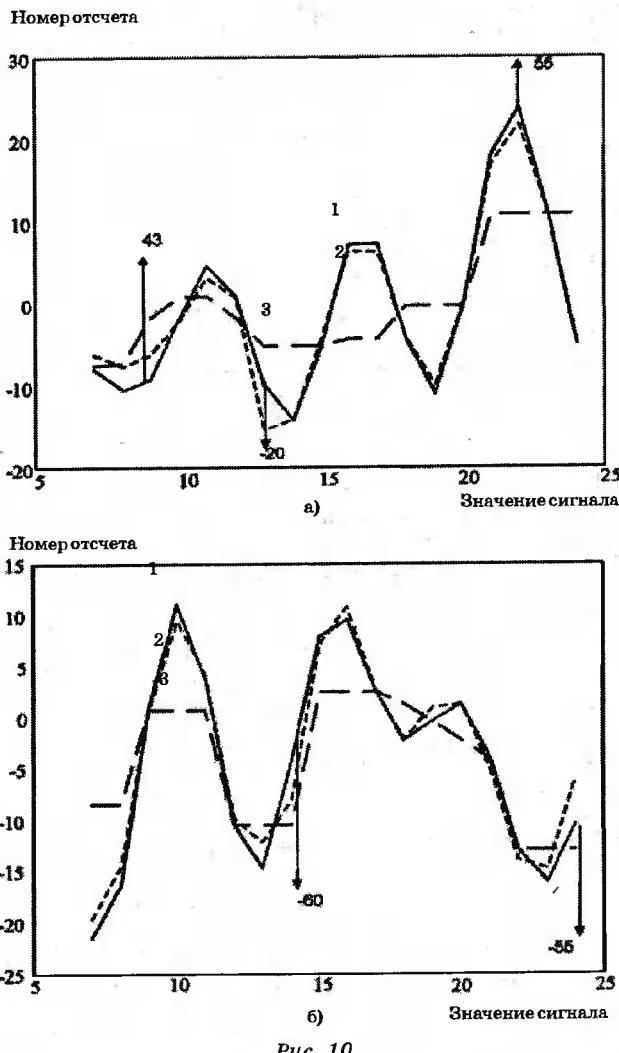


Рис. 10

На рис. 10, а и б представлены результаты обработки двух фрагментов сигналов длительностью 18 отсчетов. Линией 1 показаны зашумленные сигналы (импульсный шум показан стрелками и отмечено значение «сигнал+шум»), 2 — результаты обработки нелинейным фильтром и 3 — результаты медианной фильтрации (по пяти точкам). Результаты линейной фильтрации не приводятся, так как они дают существенно большие ошибки.

На рис. 11 показаны ошибки фильтрации (приведенные равномерные, рис. 11, а и среднеквадратичные, рис. 11, б). Расчеты выполнены на

200 реализациях, не участвовавших в процессе формирования уравнений для определения коэффициентов многочленов. Отображение «вход-выход» проводилось по 6 отсчетам для нелинейного полиномиального фильтра (линия 1) и 5 отсчетам для медианного фильтра (линия 2), причем начальные и конечные отсчеты отбрасывались для исключения краевых эффектов.

Заметим, что при рассмотренном способе решения задачи информация о законах распределения сигналов и помех, об их зависимости или независимости в явном виде не используется, а неявно учитывается в процессе «обучения» при определении коэффициентов аппроксимирующего многомерного многочлена.

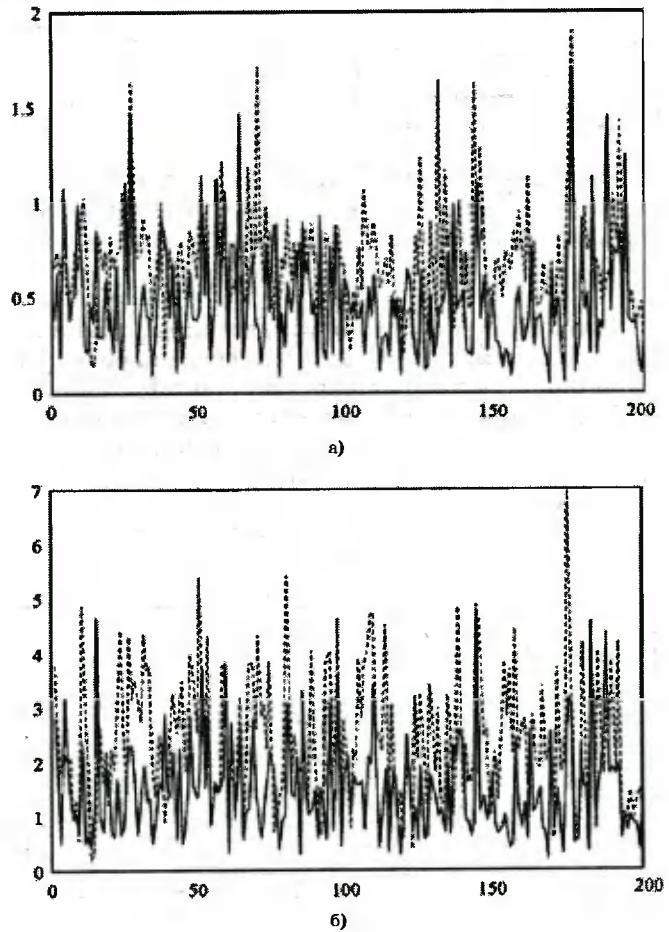


Рис. 11

**Нелинейный компенсатор помех [14].** Схема, иллюстрирующая постановку задачи, изображена на рис. 12. На вход 1 поступает аддитивная смесь  $x(n)$  сигнала  $x_c(n)$  и помехи  $x_n(n)$  на вход 2 — помеха  $x_n^0(n)$ , статистически связанная с помехой  $x_n(n)$ . Сигнал и помеха полагаются независимыми случайными процессами с неизвестными и в общем случае негауссовыми функциями плотности вероятности. Требуется синтезировать ННПЦФ, описываемый оператором  $F_s$  такой, что

$$M\{[x_n(n) - F_s(x_n^0(n), \vec{C})]^2\} \Rightarrow \min_{\vec{C}}$$

Известно [15], что при гауссовых функциях плотности вероятности процессов  $x_c(n)$ ,  $x_n(n)$ ,  $x_n^0(n)$ , оптимальный оператор  $F_s$  принадлежит к классу линейных.

Поскольку на практике высшие моменты процесса  $x_n^0(n)$  и совместные высшие моменты процессов  $x(n)$  и  $x_n^0(n)$  неизвестны, вновь, используя условие стационарности, применим метод предварительного статистического обучения [14], в соответствии с которым по наблюдению на конечном интервале времени  $k$  выборок  $x(n)$  и  $x_n^0(n)$  вычисляются оценки матриц высших моментов и по ним определяются эмпирические значения оптимальных параметров оператора  $F_s$ .

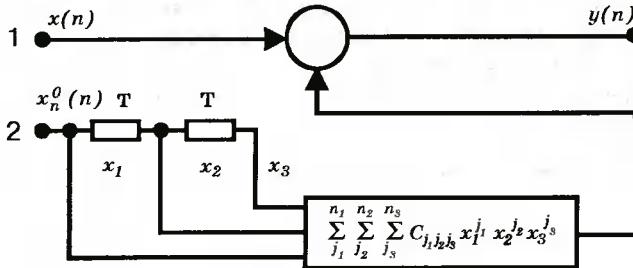


Рис. 12

Результаты решения модельной задачи, в которой  $x_c(n)$  и  $x_n(n)$  — выборки гауссовых случайных последовательностей с нулевыми средними,

$$R_c(n) = \sigma_c^2 \exp(-\beta n), \quad R_n(n) = \sigma_c^2 \exp(-\alpha n).$$

Здесь  $R_c$  и  $R_n$  — корреляционные функции сигнала и помехи  $\sigma_c^2 = 2,3$  — дисперсия сигнала;  $\sigma_c^2 = 2,0$  — дисперсия помехи,  $\alpha = \beta = 1$  и  $x_n^0(n) = Ax^3(n)/3\sigma_c$ ; где  $A$  — коэффициент, регулирующий соотношение сигнал/помеха на входе компенсатора ( $SRN_{ex}$ ) (см. таблицу).

#### Компенсация нелинейной помехи в модельном примере

Число элементов задержки	$n_1, n_2, n_3$	$SNR_{\text{вых}}$ , dB	Примечание
1	1, 1	11,28	
1	2, 2	14,71	
1	3, 3	17,27	Нелинейный фильтр
1	4, 4	19,2	
2	1, 1, 1	14,46	
2	2, 2, 2	17,38	
5		11,56	Линейный фильтр
25		12,1	
31		12,3	

Нелинейные нерекурсивные полиномиальные цифровые фильтры являются обобщением линейных нерекурсивных фильтров. Их основное достоинство — линейное вхождение параметров вектора  $C$  в выражение для соотношения «вход-выход». Это обстоятельство резко упрощает как решение задач синтеза, так и задач адаптации.

Следует отметить, что НПЦФ на самом деле применяются в задачах обработки сигналов. Изложенные в работе результаты позволяют обосновать такие применения и во многих случаях осмысленно их организовывать. Ключевой здесь является структура нелинейного оператора. Свойства составляющих элементов структуры позволяют понять, в каких случаях отображение может быть выполнено с желаемой точностью и когда это невозможно.

Важен и теоретически интересен вопрос о чувствительности результатов нелинейной обработки сигналов к возмущению класса входных сигналов [17].

Практически интересно вместо полиномиальных операторов  $F_s$  применить другие, например, дробно-рациональные, что может при конструировании упомянутых операторов существенно усилить мощь аппроксимационных задач.

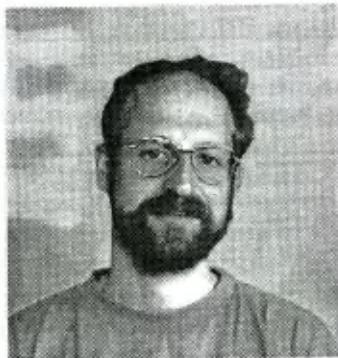
Еще один важный вопрос — упрощение вычислений при синтезе нелинейных операторов. С ростом числа каналов расщепления и порядка многочлена число его слагаемых стремительно возрастает.

И, наконец, последнее. Огромные вычислительные мощности современных цифровых процессоров обработки сигналов переводят многие алгоритмы ЦОС из разряда теоретически интересных в разряд практически реализуемых. И здесь мы находимся только в начале пути.

#### ЛИТЕРАТУРА

1. Винер Н. Нелинейные задачи в теории случайных процессов. — М.: ИЛ, 1961. — 158 с.
2. Schetzen M. The Voltrezzza and Wiener Theories of Nonlinear Systems. — N.Y. Wiley. 1980.
3. Пупков К.А., Каналин В.И., Ющенко А.С. Функциональные ряды в теории нелинейных систем. — М.: Наука, 1976. — 448 с.
4. Billings S.A., Leontaritis I. J. Parameter estimation techniques for nonlinear systems. Proc. 6<sup>th</sup> IFAC Symp on Ident. and Sys. Par. Stim.: W. DC. P. 505—510.
5. Ланиэ А.А. Нелинейные динамические системы: синтез, оптимизация, идентификация. — Л.: ВАС, 1985. — 240 с.
6. Leontaritis I. J., Billings S. A. Int. J. Control 4, 303, 1998 Int. J. Systems Sci. 19, 519.
7. Chen S., Billings S. A. Representation of nonlinear systems: the NARMAX model. Int. J. Control, 1989. — V.49. — № 3. — P.1013—1032.
8. Даугавет И.К., Ланиэ А.А. О полиномиальном приближении нелинейных операторов в пространстве// Сибирский мат. журнал. — 1985. — Т. XXV. — № 4. — С. 44—48.
9. Тихомиров В.М. Некоторые вопросы теории приближений. — М.: МГУ. — 1976. — 304 с.
10. Даугавет И.К. Введение в теорию приближения функций. — Л.: ЛГУ, 197. — 184 с.
11. Самокиш Б.А. К устойчивости абстрактного метода Галеркина / Вестник ЛГУ. — 1964. — № 1. — Вып. 1. — С. 160—162.
12. Даугавет И.К. О линейных расщепителях. СПб. «Методы оптимизации и их приложения» Иркутск: АН СССР, Сиб. отделение, 1982. — С. 175—188.
13. Дьяконов В.Н., Раскоснов М.А. Синтез нелинейных цифровых фильтров Винера для одного класса сигналов и помех // Радиоэлектроника. Изв. ВУЗов, 1985. — Т.28. — № 8. — С. 63—69.
14. Ланиэ А.А., Раскоснов М.А. Синтез нелинейных цифровых компенсаторов помех методами расщепления // Радиоэлектроника. Изв. ВУЗов. — 1989. — № 12. — С. 46—51.
15. Адаптивные компенсаторы помех: принципы построения и применения / Б.Уидроу, Дж.Р. Гловер, Дж.М. Маккул и др. // ТИИЭР— 1975. — Т. 63. — № 12. — С. 69—98.
16. Алгоритмы и программы, восстановления зависимостей; Под ред. В.Н. Вайнника — М.: Наука, 1984. — 816 с.
17. Даугавет И.К., Ланиэ А.А. Потенциальные оценки точности алгоритмов цифровой обработки сигналов в условиях внешних помех // Радиоэлектроника. Изв. ВУЗов, 1991. — № 12. — С. 4—12.

# ЕДИНЫЕ ПРИНЦИПЫ СЖАТИЯ ЦВЕТНЫХ ДИНАМИЧЕСКИХ ИЗОБРАЖЕНИЙ РАЗЛИЧНОГО РАЗРЕШЕНИЯ



Дворкович  
Александр  
Викторович,  
к.ф.-м.н.  
начальник сектора  
НИИ радио

Тел. (095) 267-3484

в Интернет-приложениях, а также содержит свои основные элементы в стандартах H.261, H.263, H.263+[7—9], используемых для видеоконференц-связи и видеотелефонии.

Универсальность метода кодирования MPEG-2 обеспечивает реализацию единого подхода к разработке аппаратуры кодирования видеосигналов, независимо от пространственного разрешения изображения, частоты смены кадров и других характеристик, существенных для конкретного приложения. Такая возможность позволяет переносить алгоритмы кодирования от одного приложения к другому. В настоящей работе рассмотрены эффективные алгоритмы кодирования видеодизображений различного разрешения видеодизображения, основанные на использовании оригинальных методов улучшения качества и эффективности анализа движения и выбора коэффициентов квантования.

## Особенности кодирования MPEG-2 для различного пространственного разрешения видеосигнала

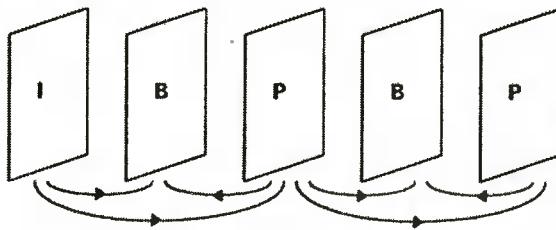
Согласно стандарту [1, 2] все кадры видеопоследовательности делятся на три типа: I, P и B (рис. 1). I-кадр передается без использования предсказания движения (такой кадр передается обычно 1 раз в группе кадров и является опорным для кодирования и восстановления остальных кадров). Кодирование I-кадра практически совпадает с известным способом кодирования изображений JPEG [10]. В этом способе кадр разбивается на блоки 8x8 пикселов, над каждым блоком производится дискретное косинусное преобразование (ДКП) и последующее квантование коэффициентов. Вследствие высокой корреляции между соседними пикселами изображения ДКП приводит к концентрации энергии сигнала в низкочастотной части спектра, который после квантования может быть эффективно сжат с использованием кодирования кодами переменной длины. P-кадр кодируется с предсказанием движения в одну сторону, и для его восстановления необходим I-кадр или другой опорный P-кадр. Для P-кадра все изображение разбивается на макроблоки размером 16x16 пикселов, каждому макроблоку ставится в соответствие наиболее «похожий» участок изображения из опорного кадра, сдвинутый на вектор, называемый вектором движения. Кодером формируются только разности сигналов яркости и цветности между макроблоком и соответствующим участком изображения опорного кадра. Кодирование разности осуществляется аналогично I-кадру с исполь-

**P**рассмотрены основные принципы цифровой обработки динамических изображений различного разрешения от видеотелефона до телевидения высокой четкости. Приведены оригинальные алгоритмы по улучшению эффективности анализа движения как основного элемента кодирования, обладающие высокой эффективностью независимо от пространственного разрешения изображения. Рассмотрены принципы адаптивного выбора коэффициентов квантования спектра ДКП, позволяющие повысить качество изображения при заданном коэффициенте сжатия. Приведен пример использования разработанных алгоритмов в реализованной компьютерной системе видеоконференц-связи.

В связи со стремительным развитием компьютерных технологий и новыми достижениями в области цифрового сжатия видео- и звуковых сигналов в настоящее время в телевизионной индустрии происходит постепенная замена аналогового телевещания на цифровое. Переход к цифровым технологиям осуществляется также в смежных областях, таких как видеозапись и видеомонтаж, видеоконференц-связь и видеотелефония, передача видеодизображений в Интернет. Несмотря на большое разнообразие рассматриваемых приложений, кодирование и передача видеосигнала в них основывается на единых принципах кодирования по стандарту MPEG-2 [1, 2]. Этот стандарт является частью европейского стандарта DVB [3] и американского стандарта ATSC [4, 5] цифрового телевидения, основой стандарта DVD записи видеосигналов на диски, основой стандарта MPEG-4 [6], ориентированного на использование

Таблица 2  
Стандарт ATSC

Уровень разрешения	Аспектное отношение	Разрешение (произведение кол-ва пикселов по горизонтали на кол-во пикселов по вертикали)	Частота кадров, Гц
Нижний	1:1, 4:3 4:3, 16:9	640x480 704x480	23,976; 24; 29,97; 30, 59,94; 60
Нижний	4:3, 16:9	544x576, 480x576, 352x576, 352x288	25
Средний	4:3, 16:9	720x576	25, 50
Средний	1:1, 16:9	1280x720	23,976; 24; 25; 29,97; 30; 50; 59,94; 60
Высший	1:1, 16:9	1920x1080	23,976; 24; 25, 29,97; 30



Rис. 1

Пространственное разрешение видеосигнала при кодировании MPEG-2 характеризуется различными значениями в зависимости от приложения и уровня разрешения в данном приложении. В табл. 1 приведены используемые значения для европейского стандарта цифрового телевидения (DVB), в табл. 2 — для американского стандарта цифрового телевидения (ATSC), в табл. 3 — для приложений видеоконференц-связи и видеотелефонии. Основная разница между DVB и ATSC, помимо различных значений разрешения и частоты кадров, заключается в способе передачи сигнала различного разрешения. В DVB каждому разрешению изображения соответствует свой цифровой видеопоток. При этом для декодирования различных потоков используются различные декодеры.

Таблица 1  
Стандарт DVB

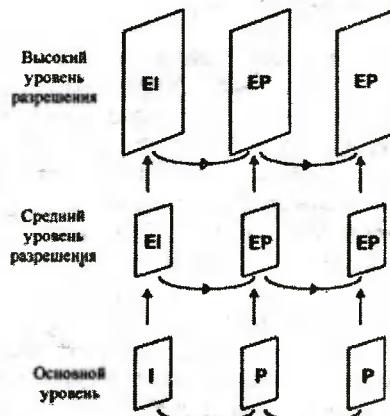
Уровень разрешения	Аспектное отношение	Разрешение (произведение кол-ва пикселов по горизонтали на кол-во пикселов по вертикали)	Частота кадров, Гц
Стандартное телевидение (25 Hz SDTV)	4:3; 16:9; 2,21:1	720x576, 544x576, 480x576, 352x576, 352x288	25
Стандартное телевидение (30 Hz SDTV)	4:3; 16:9; 2,21:1	720x480, 640x480, 352x480, 352x240	24000/ 1544x480, 480x480, 1001, 24, 30000/ 1001, 30,
Телевидение высокой четкости (25 Hz HDTV)	16:9; 2,21:1	1920x1152, 1920x1080	25, 50
Телевидение высокой четкости (30 Hz HDTV)	16:9; 2,21:1	1920x1080, 1920x1080	24000/ 1001, 24, 30000/ 1001, 30, 60000/ 1001, 60

Таблица 3  
Стандарты H.261, H.263, H.263+.

Уровень разрешения	Аспектное отношение пикселя*	Разрешение (произведение кол-ва пикселов по горизонтали на кол-во пикселов по вертикали)	Частота кадров, Гц
CIF	1:1, 12:11, 16:11, 40:33	352x288, 352x240	5..30
QCIF	1:1, 12:11, 16:11, 40:33	176x144, 176x120	5..30
SubQCIF	1:1, 12:11, 16:11, 40:33	128x96	5..30

\* Отношение сторон одного пикселя изображения.

Ситуация принципиально отличается в стандарте ATSC (рис. 2). Сигнал более высокого уровня разрешения передается как разностный сигнал между исходным изображением высокого разрешения и изображением низкого разрешения, передискретизированным до большего разрешения. Таким образом, сигнал высокого разрешения передается лишь за счет дополнительной информации, не содержащейся в низком уровне. Такой способ, очевидно, с одной стороны, уменьшает суммарный битовый поток, необходимый для передачи сигналов всех уровней, но, с другой стороны, усложняет и повышает стоимость аппаратуры кодирования и декодирования.



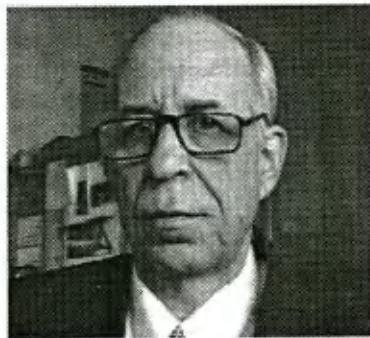
Rис. 2

Пространственная масштабируемость потока допускается также в системах видеотелефонии и видеоконференц-связи, основанных на использовании стандарта H.263+. Главные отличия между стандартами H.261, H.263 и H.263+ заключаются в следующем:

- в стандарте H.261 не допускается использование В-кадров, векторы движения имеют максимальные значения  $\pm 15$  пикселов, точность передачи векторов движения равна одному пикселу;

- в стандарте H.263 точность векторов движения равна 0,5 пикселя (при этом используется линейная интерполяция для промежуточных значений пикселов), допускается использование одного В-кадра на один Р-кадр, векторы движения могут иметь неограниченные значения, допускается компенсация движения с использованием четырех векторов движения на макроблок (блоки размером 8x8 пикселов макроблока могут кодироваться с различными векторами). В стандарте H.263 возможно использование арифметического кодирования данных вместо кодов переменной длины; в стандарте H.263+, помимо возможностей H.263, допускается масштабируемость, использование деблокирующего фильтра, а также переменного номера опорного кадра. Стандарт H.263 несовместим с H.261, а H.263+ является совместимым расширением стандарта H.263.

Как отмечалось выше, несмотря на различия, схема кодирования в различных стандартах основывается на принципах MPEG. Сюда входит компенсация движения, квантование коэффициентов ДКП, кодирование и передача этих коэффициентов кодами переменной длины или методом арифметического кодирования для исключения статистической избыточности. Компенсация движения и квантование коэффициентов ДКП составляют, тем не менее, основу стандарта.



**Дворкович  
Виктор  
Павлович,  
д.т.н., академик  
МАИ, начальник  
лаборатории  
НИИР**

Тел/факс  
(095)267-3484  
E-mail:niiirc@ccs.ru

### Компенсация движения между кадрами

Наиболее простым и универсальным алгоритмом компенсации движения деталей в двух заданных кадрах является так называемый метод полного перебора. Недостатком метода является низкое быстродействие и он обычно используется в качестве эталонного для оценки качества других методов. Рассмотрим норму разницы сигналов яркости макроблока в текущем кадре и участка опорного кадра со сдвигом на вектор  $\vec{V} = (V_x, V_y)$ :

$$H(V_x, V_y) = \sum_{x=x_0, y=y_0=0, \dots, 15} |F(x, y, t) - F(x - V_x, y - V_y, t - 1)|, \quad (1)$$

где  $F$  — значение яркости;  $t$  — временной индекс кадра;  $(x, y)$  — пространственные координаты пикселов в кадре;  $(x_0, y_0)$  — координаты левого верхнего угла макроблока; суммирование производится по всем пикселям макроблока.

Значение  $\vec{V}$ , для которого сумма абсолютных разностей  $H$  имеет наименьшее значение, принимается за искомый вектор ( $H_0$  — величина, характеризующая максимально допустимую точность компенсации движения. Если  $H > H_0$ , то принимается, что эквивалентный участок изображения в опорном кадре отсутствует, и данный макроблок кодируется без компенсации движения). Вектор движения определяется методом полного перебора в заданной ограниченной окрестности:  $-N \leq V_x, V_y \leq N$ . Для оценки вектора движения одного макроблока необходимо около  $3 \cdot 256(2N + 1)^2$  операций. Количество операций на 1 пиксель макроблока составляет  $3(2N + 1)^2$ , что уже при типичном значении  $N = 15$  соответствует значительной величине  $2,9 \cdot 10^3$  операций/пиксель.

При высоком разрешении, например 1920x1080 пикселов (см. табл. 2), и частоте кадров, равной 60 кадр/с, количество операций составляет  $3 \cdot 6 \cdot 10^{11}$  операций/с ( $N = 15$ ). При еще больших значениях зоны оценки вектора движения количество операций оказывается еще большим. Необходимо иметь в виду, что векторы движения, выраженные в пикселях изображения, линейно увеличиваются с ростом пространственного разрешения. Отсюда следует, что анализ движения стандартным методом для изображений высокого разрешения представляет задачу, сложность которой возрастает как четвертая степень линейного разрешения. Поэтому огромный интерес представляет разработка эффективных быстрых алгоритмов анализа движения, применимых для изображений как среднего, так и высокого уровня разрешений.

### Стандартные методы быстрого анализа движения

Для уменьшения количества операций первоначально были предложены различные простые методы, основанные на ограниченном рассмотрении возможного числа кандидатов в векторы движения. В логарифмическом методе поиск осуществляется в небольшой окрестности с шагом изменения значения вектора движения в 2 пикселя до тех пор, пока не будет найден локальный минимум  $H$  (рис. 3), после чего значение вектора уточняется с шагом в 1 пиксель в окрестности этого минимума [11]. В близком к логарифмическому 3-шаговому методе поиск ведется первоначально по всей окрестности с шагом в 4 пикселя, затем вокруг найденного минимума с шагом в 2 пикселя, и, наконец, с шагом в 1 пиксель [12]. В иерархическом методе проводится поиск векторов движения для специальным образом передискретизированного изображения, обладающего более грубым разрешением, после чего значения найденных векторов движения уточняются при переходе к следующему

уровню более высокого разрешения [13], пока не будет достигнут уровень разрешения в 1 пиксел. При этом количество необходимых операций для определения вектора зависит от размера окна поиска лишь логарифмически и значительно меньше по сравнению с методом полного перебора. С другой стороны, необходимо отметить, что указанные простые методы часто приводят к существенным ошибкам вследствие достаточно сложной зависимости  $H$  от  $V$ . Функция  $H(\vec{V})$  может иметь несколько локальных экстремумов, что усложняет применение и снижает практическую эффективность данных методов.

	2	2	2	3
1	1	1	2	3
1	0	1	2	3
1	1	1		

Rис. 3

Другая группа методов основана на моделировании движения стандартным уравнением в частных производных гиперболического типа, используемом для описания процессов переноса различных сред:

$$\partial_t F + \vec{V} \cdot \nabla F = S, \quad (2)$$

где  $\nabla F = \left( \frac{\partial F}{\partial x}, \frac{\partial F}{\partial y} \right) \equiv (d_x F, d_y F)$  — пространственный градиент функции;  $\partial_t F$  — производная по времени.

В уравнении (2), называемом «оптическим уравнением», под «переносимой средой» понимается яркость изображения  $F$ , а член  $S$  в правой части моделирует источник, определяющий изменения яркости, не сводимые лишь к движению в плоскости кадра. Задача состоит в определении поля векторов движения из (2) на основе знания сигнала яркости в двух соседних кадрах. Например, за вектор движения можно принять вектор, минимизирующий правую часть уравнения (2) по всей площади макроблока:

$$\sum_{\substack{x, y \\ =0, \dots, 15}} S^2 = \sum_{\substack{x, y \\ =0, \dots, 15}} (\partial_t F + \vec{V} \cdot \nabla F)^2 = \min, \quad (3)$$

$\tilde{x} = x - x_o$ ,  $\tilde{y} = y - y_o$ . Соответствующая система уравнений, определяющая экстремум, имеет вид

$$\begin{aligned} & \sum_{\substack{x, y \\ =0, \dots, 15}} (\partial_t F \cdot \partial_x F) + V_x \sum_{\substack{x, y \\ =0, \dots, 15}} (\partial_x F)^2 + \\ & + V_y \sum_{\substack{x, y \\ =0, \dots, 15}} (\partial_x F \cdot \partial_y F) = 0, \\ & \sum_{\substack{x, y \\ =0, \dots, 15}} (\partial_t F \cdot \partial_y F) + V_y \sum_{\substack{x, y \\ =0, \dots, 15}} (\partial_y F)^2 + \\ & + V_x \sum_{\substack{x, y \\ =0, \dots, 15}} (\partial_x F \cdot \partial_y F) = 0. \end{aligned} \quad (4)$$

В (3) и (4) суммирование производится по всем пикселям макроблока. Для практического применения (4) дифференциальные операторы необходимо заменить на разностные. Простейшими формулами могут быть:

$$\begin{aligned} \partial_t F &= F(x, y, t) - F(x, y, t-1), \\ \partial_x F &= (F(x+1, y, t) - F(x-1, y, t))/2, \\ \partial_y F &= (F(x, y+1, t) - F(x, y-1, t))/2. \end{aligned} \quad (5)$$

Для анализа движения предлагаются также другие разностные формулы различной степени сложности для оценки производных в (4) [14]. Количество операций для определения вектора движения на 1 пикセル можно оценить в данном случае величиной  $5Z$  умножений и сложений, где  $Z$  — среднее количество арифметических операций, необходимое для вычисления одного значения производной в (4).

Принципиальный недостаток данных методов заключается в физическом принципе причинности, согласно которому воздействие в каждой точке текущего кадра зависит только от возмущений, пришедших с конечной скоростью распространения из ограниченной пространственной области опорного кадра. Поэтому при большой величине вектора движения формулы для производных должны включать значения  $F$  из достаточно большой области опорного кадра. Однако увеличение значений  $F$  в формулах для производных приводит к росту вычислительной сложности (увеличивается значение  $Z$ ), и метод в итоге перестает быть эффективным. Заметим, что данное ограничение носит тот же характер, что и ограничение на устойчивость разностных схем для численного решения уравнений типа (3). Различные эксперименты показывают, что данный метод имеет преимущество по сравнению с методом полного перебора лишь в случае, когда векторы движения имеют малые значения в пределах нескольких пикселов.

Следующая группа методов основана на использовании временной и пространственной корреляции векторов движения соседних макроблоков. При достаточно большой частоте смены кадров векторы движения мало меняются от кадра к кадру. Согласно второму закону Ньютона ускорение тела есть функция только координат и скоростей:

$$\frac{d\vec{W}_k}{dt} = f(\{\vec{X}_k, \vec{W}_k\}); \quad (6)$$

откуда

$$\vec{W}_i(t) = \vec{W}_i(t - \Delta t) = \int_{t - \Delta t}^t f(\{\vec{X}_k(\tau), \vec{W}_k(\tau)\}) d\tau, \quad (7)$$

где  $\{\vec{X}_k\}$  — набор координат, а  $\{\vec{W}_k\}$  — набор векторов движения объектов, скорости которых обозначены иначе в отличие от векторов движения макроблоков  $\vec{V}$ .

Решение (6) при известных начальных координатах и скоростях, отвечающих некоторому предыдущему моменту времени  $t - \Delta t$ , с математической точки зрения корректно и представляет собой решение задачи Коши с начальными условиями.

Поэтому вектор скорости в новый момент времени  $\vec{W}(t)$  является функцией от  $\vec{W}(t - \Delta t)$  и не зависит от более ранних значений  $\vec{W}(t - 2\Delta t)$ ,  $\vec{W}(t - 3\Delta t)$ . Более того, считая величину ускорения ограниченной, имеем  $|\vec{W}(t) - \vec{W}(t - \Delta t)| = O(\Delta t)$  при  $\Delta t \rightarrow 0$ . Предполагая, что поле векторов движения макроблоков является оптической проекцией поля векторов движения физических объектов, получим, что последняя оценка справедлива также для  $V : |\vec{V}(t) - \vec{V}(t - \Delta t)| = O(\Delta t)$  при  $\Delta t \rightarrow 0$ . Сказанное позволяет моделировать изменения векторов движения макроблоков от кадра к кадру случайными величинами, зависящими от своих значений лишь в предыдущем кадре и имеющими малые изменения в новом кадре. На основе модели Маркова 1-го порядка был предложен быстрый алгоритм поиска векторов движения, в котором в качестве истинного вектора движения выбирается из нескольких отобранных кандидатов тот, который наиболее близок к одному из отобранных кандидатов на вектор движения макроблока в предыдущий момент времени [15]. Рассматриваемые отобранные значения векторов движения вычисляются по минимальному значению  $H$  в (1) среди небольшого числа случайных векторов движения, которые имеют заданный закон распределения вокруг вектора движения в предыдущем кадре (обычно используется распределение Гаусса). Следует отметить, что вследствие значительного ограничения множества всех рассматриваемых векторов движения данный метод все же приводит к относительно большой величине остаточного сигнала после компенсации движения, превышающему в среднем на 50% величину, найденную при полном переборе векторов движения.

При кодировании изображений низкого пространственного разрешения (видеоконференция, видеотелефон) может представлять интерес алгоритм компенсации движения, основанный на минимизации результирующего цифрового потока. При низких значениях битового потока кодирование передаваемых векторов движения может занимать до 50% всей передаваемой информации. Чтобы уменьшить эту величину, было предложено заменить критерий (2) на функционал [16]:

$$H = \sum_{\substack{x, x_0 \\ y, y_0 = 0, \dots, 15}} |F(x, y, t) - F(x - V_x, y - V_y, t - 1)| + \lambda R(\vec{V}). \quad (8)$$

Последний член  $R > 0$  в (8) представляет собой битовый размер кода, необходимый для кодирования векторов движения,  $\lambda$  — параметр. Идея метода заключается в поиске такой совокупности векторов движения, которая минимизирует одновременно разностный сигнал после компенсации движения и объем кода, необходимый для передачи векторов движения. При кодировании кодами переменной длины последний значительно возрастает, если векторы движения отличаются друг от друга, и уменьшается, если среди векторов движения много одинаковых. Поскольку строгая минимизация (8) требует варьирования всех векторов движения одновременно, что фактически превышает реальные возможности процессора, выполняется частичная минимизация. Для этого векторы движения определяются последовательно для макроблоков, и для каждого последующего макроблока опреде-

ляется минимум (8) при уже найденных значениях векторов предыдущих макроблоков. В [17] предложена другая, более строгая теоретическая модель распределения бит между векторами движения и ошибками после компенсации движения, основанная на динамическом программировании и регулярности разбиения кадра на макроблоки.



Мохин  
Григорий  
Николаевич,  
к.ф.-м.н.,  
ведущий научный  
сотрудник НИИР

Тел. (095) 267-3484

Для оптимизации по времени в работе [16] предложено первым вычислять последний член в (8). Расчет первого слагаемого не выполняется, если второе слагаемое превышает наилучшее значение  $H$  среди уже рассмотренных векторов движения. Такой порядок вычислений позволил примерно на 80% снизить общий объем вычислений по сравнению с методом полного перебора. Тем не менее, основное достигнутое уменьшение объема операций при минимизации (8) достигается за счет использования корреляции соседних векторов движения. В этом смысле метод близок по сути к рассмотренному выше алгоритму на основе модели Маркова. Поиск каждого вектора движения производится в два этапа. На первом этапе определяется промежуточное (предиктивное) значение из анализа уже найденных значений векторов в текущем и опорном кадрах для небольшой соседней с данным макроблоком области, называемой областью поддержки (ОП) макроблока. Вычисление промежуточного вектора осуществляется на основе статистического анализа векторов в ОП. На втором этапе найденное значение уточняется методом полного перебора в небольшой окрестности вокруг промежуточного вектора. Такой метод примерно на порядок уменьшает число операций по сравнению с методом полного перебора при высокой корреляции векторов движения соседних макроблоков.

Помимо указанных выше методов ускоренного анализа движения, отдельную группу представляют алгоритмы, основанные на использовании корреляции Фурье-компонент сигналов яркости соседних кадров (методы фазовой корреляции). Обзор методов фазовой корреляции можно найти в [18, 19].

#### Метод анализа движения с использованием преобразования Фурье

Особенностью метода [20] является то, что найденные векторы движения точно совпадают с векторами, найденными методом полного перебора, то есть в этом смысле метод можно считать точным. Рассмотрим критерий (1), в котором в качестве

нормы разности сигналов яркости используется не модуль, а квадрат разности:

$$\begin{aligned}
 H = \sum_{\substack{x, y \\ =0, \dots, 15}} (F(x, y, t) - F(x - V_x, y - V_y, t - 1))^2 = \\
 = \sum_{\substack{x, y \\ =0, \dots, 15}} F^2(x, y, t) - \\
 - 2 \sum_{\substack{x, y \\ =0, \dots, 15}} F(x, y, t) F(x - V_x, y - V_y, t - 1) + \\
 + \sum_{\substack{x, y \\ =0, \dots, 15}} F^2(x - V_x, y - V_y, t - 1). \quad (9)
 \end{aligned}$$

Первое слагаемое в правой части (9) не зависит от величины вектора движения. Расчет последнего слагаемого может быть существенно оптимизирован, если учесть, что для макроблока размером 16x16 пикселов изменение значения вектора движения на один пиксель эквивалентно лишь добавлению к ранее рассчитанной сумме 16 новых и вычитанию 16 старых значений квадратов  $F$ , что требует дополнительного только примерно  $2 \cdot 16 / 256 = 1/8$  операций на пиксель. Наибольшую сложность представляет вычисление второго слагаемого в правой части (9), которое, тем не менее, может быть оптимизировано. При использовании быстрого преобразования Фурье для вычисления свертки при  $N >> 1$  общее количество действий на макроблок оказывается порядка  $25(2N+16)^2 (\log_2(2N+16))/2$  [20].



**Нечепаев  
Владислав  
Владимирович,  
научный  
сотрудник НИИР**

Тел. (095) 267-3484

Предлагаемый алгоритм наиболее интересен для кодирования изображений высокого пространственного разрешения, таких как SDTV и HDTV (см. табл. 1, 2), для которых величина  $N$  может принимать большие значения. В табл. 4 приведен фактор ускорения поиска векторов движения по сравнению с методом полного перебора.

Таблица 4

#### Эффективность применения нового метода

Максимальное значение вектора $N$	8	24	56	120
Фактор ускорения	3,5	6,0	6,8	6,8

#### Быстрый алгоритм анализа движения с использованием характерных точек изображения

Наиболее эффективный алгоритм минимизации  $H$  в (1), позволяющий за счет предварительного анализа характера изображения в макроблоке достичь существенного ускорения вычислений по сравнению со стандартным алгоритмом полного перебора, изложен в [21]. Ускорение достигается за счет выбора в рассматриваемом макроблоке лишь небольшого числа пикселов, наилучшим образом передающих изменение рельефа сигнала яркости, и вычислении контрольной суммы в (1) только по этим характерным пикселям. Величина ускорения зависит от требований к точности компенсации движения. Исследования показали, что при отличии от максимального качества компенсации движения всего на 10% количество операций в процессе анализа сокращается в 16 раз. Табл. 5, 6 демонстрируют среднее по кадру значение  $H$ , вычисленное с использованием метода полного перебора и нового алгоритма при разном факторе ускорения. Видно, что при ускорении в 16 раз новый алгоритм уступает по качеству методу полного перебора для стандартных видеопоследовательностей «Сад», «Теннис» и «Игрушка» меньше чем на 10%.

Таблица 5

#### Сравнение различных методов анализа и компенсации движения

Последовательность	Разрешение	$H0$	$H1$	$H2$	$(H2-H1)/H1, \%$
«Сад»	640 x 480	5665	1274	1352	6
«Теннис»	320 x 240	2246	1217	1313	7
«Игрушка»	720 x 560	2122	1074	1179	9

$H0$  — без компенсации движения,  $H1$  — метод полного перебора,  $H2$  — новый метод с использованием характерных точек при факторе ускорения 16.

Таблица 6

#### Новый алгоритм анализа и компенсации движения

Последовательность	Разрешение	$H2$	$(H2-H1)/H1, \%$
«Сад»	640 x 480	1418	11
«Теннис»	320 x 240	1379	13
«Игрушка»	720 x 560	1282	19

$(H2)$  при факторе ускорения 28,  $H1$  — стандартный алгоритм полного перебора

При использовании данного алгоритма совместно с рассмотренным методом, основанным на корреляции векторов движения соседних макроблоков, можно добиться очень существенного уменьшения количества вычислений. В этом случае ускоренный поиск векторов движения с использованием небольшого числа характерных точек макроблока проводится на последнем этапе уточнения вектора движения в малой окрестности его предиктивного значения. Эксперименты показывают, что комбинация двух методов позволяет достичь ускорения поиска векторов движения до 100 раз по сравнению с методом полного перебора.



Соколов  
Александр  
Юрьевич,  
к.ф.-м.н., DSC,  
начальник сектора  
НИИР

Тел. (095)267-0685

### Выбор коэффициентов квантования

Наличие жесткой взаимосвязи между коэффициентом сжатия информации и используемой матрицей квантования определяет недостатки покадрового сжатия изображений при применении алгоритмов обработки изображений по стандартам JPEG и MPEG. При постоянной матрице квантования и насыщенности изображения мелкими деталями на ровном поле можно получить высокое качество восстановленного изображения только при малых коэффициентах сжатия. При больших коэффициентах сжатия визуальное качество восстанавливаемых изображений оказывается неудовлетворительным: мелкие детали изображений не воспроизводятся, в областях переходов яркости и цвета возникают сильно искажающие изображение эхо-сигналы, проявляется так называемый блокинг-эффект.

Указанный недостаток обработки изображений может быть существенно уменьшен за счет использования переменной матрицы квантования, выбор которой зависит от структуры обрабатываемого блока изображения.

Известно, что субъективная чувствительность глаза к уровню яркости участка изображения зависит от структуры соседних участков изображения: чем больше они насыщены мелкими деталями и чем больше их контраст, тем менее заметными оказываются ошибки кодирования изображения с потерей информации. Поскольку структурные свойства изображений неоднородны, в большинстве обрабатываемых изображений можно найти участки как с более, так и с менее выраженной заметностью ошибок кодирования. Применение единообразного по всем блокам квантования коэффициентов какого бы то ни было группового кодирования приводит в этих условиях к тому, что в некоторых местах восстановленного изображения проявляются сильно заметные искажения, в то время как в иных местах можно было бы допустить и большие ошибки без ущерба для визуального качества. Для уменьшения данного эффекта необходимо изменять матрицу коэффициентов квантования исходя из особенностей каждого блока изображения.

Проблема изменения коэффициентов квантования может быть решена при формировании поля допусков, в котором каждому пикселу исходного изображения соответствует значение максимально допустимой погрешности передачи его яркости.

Возможны различные варианты анализа рельефа обрабатываемых блоков изображения и выбора алгоритмов изменения матрицы квантования на основе вычисления допустимых изменений уровней каждого пикселя изображения. В [22] рассматривался вариант применения модуля градиента (10) и вариант применения максимума вариаций уровней в некоторой задаваемой окрестности каждого пикселя (11):

$$\Delta A_{\max, j} = \Delta A_0 + \\ + k \frac{1}{2} \sqrt{(F_{(i+1)j} - F_{(i-1)j})^2 + (F_{i(j+1)} - F_{i(j-1)})^2}; \quad (10)$$

$$\Delta A_{\max, j} = \Delta A_0 + k \max_{di, dj = r, r} |F_{(i+di)(j+dj)} - F_{ij}|, \quad (11)$$

где  $\Delta A_{\max, j}$  — допустимая ошибка величины яркости пикселя  $F_{ij}$ ;  $\Delta A_0$  и  $k$  — эмпирические константы.

Кодер определяет такие параметры квантования каждого блока коэффициентов ДКП, чтобы ошибки в восстановленном изображении были максимальны, удовлетворяя при этом неравенству  $|F_{i,j} - F_{i,j}| \leq \Delta A_{\max, j}$ .

На примере тестового изображения «залив» (`<harbour>`), содержащего большое количество мелких деталей с высоким контрастом, в [22] показано, что при применении аддитивного выбора коэффициентов глубины квантования коэффициентов ДКП возможно повышение степени сжатия примерно в 1,5 раза при сохранении качества восстановленного изображения.

### Реализация алгоритмов сжатия изображений

Разработанные эффективные алгоритмы цифровой обработки изображений могут применяться для кодирования видеопоследовательностей различного разрешения. В этом смысле область применения этих алгоритмов не ограничивается каким-либо конкретным приложением. В качестве примера использования этих алгоритмов можно привести разработанную систему видеоконференц-связи VPHONE, позволяющую осуществлять дуплексную видео и аудио передачу между двумя компьютерами по сети, поддерживающей протоколы передачи данных TCP/IP, или по коммутируемой телефонной линии с использованием стандартного модема 33,6 кбит/с [23]. В случае использования стандартного модема передача видео осуществляется при цифровом потоке 20...30 кбит/с с разрешением 176x144 пикселов (формат QCIF) или 128x96 пикселов (формат subQCIF). При использовании каналов связи 64 или 128 кбит/с обеспечивается передача изображений с разрешением 352x288 пикселов (формат CIF). Компьютерная система видеоконференц-связи обладает следующими техническими характеристиками:

- поддерживаемые протоколы сжатия видео данных: H.263, H.261;
- поддерживаемые протоколы сжатия аудио данных: G.723.1 [23] (5,3 и 6,3 кбит/с), G.729 [24] (8 кбит/с);
- разрешение видеоизображения 352x288 (формат CIF), 176x144 пикселов (формат QCIF) или 128x96 пикселов (формат subQCIF);

- частота смены кадров — 5—10 кадр/с;
- скорость передачи произвольных дополнительных данных 2—5 кбит/с (тексты, графики, картинки и т.д.).

Особенностью системы является ее только программная реализация на персональных компьютерах с процессором Pentium 200...450 МГц (система не требует аппаратной поддержки), которую удалось достичь благодаря высокой эффективности используемых алгоритмов кодирования. Ввод изображения и звука осуществляется за счет стандартных платы видеоввода и звуковой платы с использованием драйверов Windows 95. Можно также выделить следующие особенности реализации:

- межкадровое сжатие видеосигнала с использованием компенсации движения с точностью до 0,5 пикселя в пределах  $\pm 15$  пикселов на кадр. Использование компенсации движения с точностью до 0,5 пикселя существенно повышает качество изображения при передаче видеоданных в узкополосном канале;
- внутрикадровое сжатие с использованием переменных коэффициентов квантования в зависимости от характера изображения в данном участке кадра;
- динамический подбор суммарного коэффициента сжатия в зависимости от характера изображения и текущей пропускной способности канала передачи.



а



б



в



г

Рис. 4



Рис. 5



Рис. 6

На рис. 4 и 5 показано качество компенсации движения в разработанной системе видеоконференц-связи, основанной на описанных алгоритмах быстрого анализа движения с использованием характерных пикселов макроблока [21] и предиктивном алгоритме анализа движения [16]: на рис. 4, а и б — два последовательных кадра, в — прямая разность между кадрами, г — разностный сигнал после компенсации движения; на рис. 5 векторы движения показаны стрелками Рис. 6 иллюстрирует использование переменных коэффициентов квантования макроблоков [22].

Минимальные требования к компьютеру в системе видеоконференц-связи можно характеризовать следующими параметрами:

- видеокамера для видеоконференций, обладающая разрешением порядка 300 строк, стандартная плата видеоввода, обеспечивающая ввод несжатого видео формата QCIF с частотой кадров не ниже 15 к/с;
- микрофон, наушники или колонки, дуплексная звуковая плата;
- персональный компьютер с процессором не ниже Pentium 200 МГц;
- модем с пропускной способностью 33,6 кбит/с или сетевая карта для связи с другим компьютером.

Помимо передачи видео- и звуковых данных, программа позволяет также передавать произвольные файлы, не прерывая аудиовизуальную связь. Пользователь может сам выбрать компромисс между скоростью передачи видео- и звуковых данных и скоростью передачи дополнительных данных. Возможны также ввод и передача текстов с клавиатурой в реальном времени (так называемый «chat»).



Рис. 7

Достаточно высокое качество видеоизображения даже при низких скоростях потока иллюстрируется рис. 7, где приведено восстановленное изображение при кодировании 25 кбит/с, 5 кадр/с.

Изложенные в данной статье алгоритмы сжатия динамических изображений в настоящее время используются для создания кодирующих телевизионных систем в соответствии со стандартом MPEG-2.

## ЛИТЕРАТУРА

1. ISO/IEC 11172-2. Information Technology — Coding of Moving Pictures and Associated Audio for Digital Storage Media at up to about 1.5 Mbit/s. Part 2: Video./Ed.1 JTS I/ SC 29, 1993.
2. ISO/IEC 13818-2. Information Technology — Generic Coding of Moving Pictures and Associated Audio Information. Part 2: Video./ Ed.1 JTS I/SC 29, 1994.
3. Digital Video Broadcasting (DVB); Implementation guidelines for the use of MPEG-2 Systems, Video and Audio in satellite, cable and terrestrial broadcasting applications, ETSI Technical Report (ETR) 154, Sept. 1997.
4. ATSC Digital Television Standard, ATSC Technology Group Document A/53, Sept. 1995.
5. Standard for coding 25/50 Hz Video, ATSC Technology Group Document A/63, May 1997.
6. ISO/IEC 14496. Information Technology — MPEG-4 Overview (San-Jose Version), Feb. 1998.
7. Line transmission of non-telephone signals/ video codec for audiovisual services at px64 Kbits, ITU-T Recommendation H.261, March 1993.
8. Line transmission of non-telephone signals / video coding for low bit rate communication, ITU-T Recommendation H.263, March 1996.
9. Line transmission of non-telephone signals/ video coding for low bit rate communication, ITU-T Recommendation H.263, Jan. 1998.
10. ISO/IEC DIS 10918-1. Information Technology-Digital Compression and Coding of Continuous-tone Still Images: Requirements and Guidelines./Ed.1, JTS 1 / SC 29, 1994.
11. Jain J.R., Jain A.K. Displacement measurement and its application in interframe image coding // IEEE Trans. Commun.: V. COM-29. — P. 1799—1808, Dec, 1981.
12. Koga T. et al. Motion compensated interframe coding for video conferencing, National Telecom. Conf. P. G.5.3.1—G.5.3.5 — New Orleans: LA, Nov. —Dec. 1981.
13. Vos L.D. VLSI - architecture for the hierarchical block matching algorithm for HDTV applications, SPIE/VCIP. — V.1360. — P. 398—409, Cambridge, MA, Nov. 1990.
14. Tekalp A.M. Digital Video Processing: Prentice-Hall, Inc, USA, 1995.
15. Kim S., Kuo C.-C. J. Fast motion vector estimation with a Markov model for MPEG // Proc. of The Int. Society for Optical Engineering, Digital Video Compression: Algorithms and Technologies 1995, 7-10, Feb.1995, San Jose, California. — V. 241. — P.210.
16. Kossentini F., Lee Y.-W., Smith M.J.T., Ward R.K. Predictive RD Optimized Motion Estimation for Very Low Bit-Rate Video Coding // IEEE Journal On Selected Areas in Communication. — V.15. — N.9. — Dec.1997. — P. 1752.
17. Schuster G.M., Katsaggelos A.K. A Theory of Optimal Bit Allocation Between Displacement Vector Field and Displaced Frame Difference // IEEE Journal On Selected Areas in Communication. — V.15. — N. 9. — Dec.1997. — P. 1739.
18. Watkinson J. Textbook for Engineers on Motion Compensation: Snell & Wilcox Ltd, 1994.
19. Предварительная обработка изображения для анализа движения методом фазовой корреляции / В.П. Дворкович, В.В. Нечепаев, А.Ю. Соколов. Материалы 1-й Международной конференции "Цифровая обработка сигналов и ее применения", 30 июня — 30 июля 1998 г. Россия, Москва: МЦНТИ. Т. III. — 143 с.
20. Дворкович В.П., Нечепаев В.В. Компенсация движения с использованием преобразования Фурье / Материалы 1-й Международной конференции «Цифровая обработка сигналов и ее применения», 30 июня — 30 июля 1998 г. Россия, Москва: МЦНТИ. Т. III. — 149 с.
21. Способ анализа векторов движения деталей в динамических изображениях // А.В. Дворкович А.В., Дворкович В.П., Зубарев Ю.Б., Соколов А.Ю. Решение о выдаче пат. РФ от 20 апр. 1999.
22. Дворкович А.В., Дворкович В.П., Мохин Г.Н., Нечепаев В.В. Способ покадрового сжатия изображений. Пат. РФ № 2122295 от 20.11.98.
23. Особенности построения программного кодека видеоконференц-связи / А.В. Дворкович, Г.Н. Мохин, А.Ю. Соколов / Материалы 1-й Международной конференции «Цифровая обработка сигналов и ее применения», 30 июня — 30 июля 1998 г. Россия, Москва: МЦНТИ. Т. III. — 188 с.
24. Dual rate speech coder for multimedia communications transmitting at 5.3 & 6.3 Kbit/s, ITU-T Recommendation G.723, Oct. 1995.
25. General aspects of digital transmission systems/ Coding of speech at 8 kbit/s using conjugate-structure algebraic-code-excited linear-prediction (CS-ACELP), ITU-T Recommendation G.729, March 1996.

# ЭЛЕМЕНТНАЯ БАЗА И АРХИТЕКТУРА ЦИФРОВЫХ РАДИОПРИЕМНЫХ УСТРОЙСТВ



Шлеев  
Сергей  
Евгеньевич,  
ведущий специалист  
компании  
АО «Инструментальные  
системы».  
Специализируется в  
области АЦП, цифровых  
радиоприемных  
устройств и измеритель-  
ной техники  
Тел. (095) 232-1994  
E-mail: insys@orc.ru

**С**тремительное развитие микроэлектронной цифровой и аналого-цифровой элементной базы и появление новых компонентов изменило радиоприёмный тракт в тех его частях, которые традиционно выполнялись исключительно с применением аналоговых решений, открыло путь к изменению архитектуры приемного тракта. Происходит внедрение цифровой обработки сигнала в узлы, ранее считавшиеся чисто аналоговыми, и приближение ЦОС к антенне.

Применение ЦОС дало разработчику и потребителю существенные преимущества по сравнению с традиционными аналоговыми решениями:

- стабильность параметров обработки;
- возможность автоматической адаптации к условиям приема и характеру сигнала;
- введение новых видов модуляции за счет изменения программного обеспечения без замены аппаратной части;
- многоканальность с идентичными характеристиками каналов;
- реализация принципа: один аналоговый тюнер — много каналов приема;
- мониторинг спектра принимаемых частот с широкой полосой панорамы спектра с помощью цифрового анализа спектра;
- новые возможности при встраивании приемника в вычислительный обрабатывающий комплекс;
- сокращение времени перестройки, возможность работы с прыгающей частотой за счет новых

подходов к построению гетеродина (синтезатора частоты),

□ снижение массы, габаритов и схемотехническое упрощение, и, как следствие, существенное повышение надежности;

□ снижение цены по сравнению с аналоговым приемником из-за большей технологичности и невысокой цены компонентов при массовом производстве.

Наиболее передовые технические решения ЦОС применяются в профессиональной аппаратуре, в силу меньших ограничений по цене и энергопотреблению, чем в аппаратуре широкого потребления, и в силу более высоких требований к качественным характеристикам приемного тракта.

В США программе внедрения цифровой обработки сигналов с применением АЦП и DSP в связную и телекоммуникационную аппаратуру придан статус национальной государственной, она непосредственно курируется агентством Пентагона DAPRA (Defense Advanced Research Projects Agency) в рамках MAFET (Microwave and Analog Front End Technology).

В России коллективы разработчиков выполняют проекты с применением ЦОС в аппаратуре связи, пользуясь современной импортной элементной базой, с передовыми архитектурными решениями.

В недалёком прошлом хорошо проработанные методы оптимального приёма, сжатия, эффективного кодирования и декодирования сигналов с применением специализированных блоков ЦОС на дискретных элементах с малой разрядностью обработки позволяли выполнять приёмопередающую аппаратуру, отвечающую современным на тот момент времени требованиям. Самые передовые решения использовались в радиолокационной тематике (где в те времена задача экономии средств не ставилась).

Между тем, несмотря на изящные решения, применяемые в те времена разработчиками, характерным для всех приёмных систем являлась аналоговая демодуляция сигнала и жёстко аппаратно настроенные алгоритмы цифровой обработки сигнала.

Приемлемого аппаратного решения цифровой канальной фильтрации и демодуляции не существовало. Отсутствие надлежащей элементной базы ЦОС для решения этой задачи являлось существенным сдерживающим фактором развития архитектуры радиоприёмных устройств.

*Что же ограничивало разработчиков?* Цифровая обработка сигнала в приёмных системах может быть использована с того места радиотракта, где частота сигнала понижается настолько, что можно без потерь дискретизировать сигнал с помощью АЦП и обработать затем отсчёты сигнала цифровым сигнальным или специализированным процессором. С точки зрения цифровой обработки сигнала, наиболее выгодной является обработка сигнала на нулевой ПЧ (на видеочастоте). При этом частота дискретизации и соответственно скорость потока данных, поступающих на сигнальный процессор, являются минимально возможными, и сигнальный процессор не перегружен потоком отсчётов сигнала. Такая схема обработки должна быть квадратурной.

Аналоговый способ формированием квадратуры имеет ряд недостатков — невысокие стабильность и линейность, неидентичность каналов, нарушение квадратуры, трудности фильтрации.

Внедрение методов цифрового преобразования спектра ПЧ на видеочастоту и использование специализированных однокристальных процессоров, способных выполнять такое преобразование, стало одним из магистральных направлений, по которому движутся современные разработки в области цифрового радиоприёма. Для работы на частотах ПЧ в десятки мегагерц необходимы высококачественные быстродействующие АЦП и специализированные сигнальные процессоры, позволяющие производить канальную фильтрацию в реальном времени поступления отсчётов АЦП.

До настоящего времени основным препятствием на пути стремительного внедрения цифровых методов обработки сигналов в тракте ПЧ было практически полное отсутствие элементной базы, на основе которой можно было бы построить хороший цифровой приемный тракт. Прежде всего, отсутствовали коммерчески доступные высокоскоростные 10—12-разрядные АЦП, имеющие приемлемые динамические характеристики на высоких, до десятков мегагерц, частотах входных сигналов. Отсутствовали также специализированные интегральные микросхемы, выполняющие в цифровом виде и в реальном времени такие функции узлов приемного тракта, как квадратурное преобразование спектра сигнала на видеочастоту с децимацией отсчётов сигнала.

В условиях отсутствия высокочастотных АЦП с большим динамическим диапазоном разработчики выбирали низкие значения ПЧ в диапазоне 100...500 кГц. Если имеется приёмник, у которого на выходе низкой ПЧ в полосе ПЧ имеется несколько узкополосных (единицы килогерц) каналов приёма, то многоканальная обработка сигналов может быть реализована за счет переноса всего многоканального спектра сигналов на частоту, равную разности между частотой сигнала и частотой тактирования АЦП, как можно ближе к нулевой частоте. Последующая канальная фильтрация должна производиться DSP в реальном времени поступления отсчётов с АЦП. Такая задача требует большой вычислительной мощности и часто нереализуема в разумной форме. Поэтому тракты приёма с низкой ПЧ, как правило, одноканальные, а ширина полосы канала совпадает с полосой пропускания последнего фильтра ПЧ.

Низкая ПЧ, как правило, усложняет фильтрацию в аналоговом тракте приёма, и для получения приемлемого значения подавления зеркального канала необходимо использовать несколько (минимум две) ПЧ в радиотракте, соответственно несколько гетеродинов и смесителей, что приводит к значительной сложности построения всего радиотракта.

### Качественный скачок элементной базы

В конце 90-х гг. ситуация с предложениями элементной базы радикально изменилась. Происходит стремительный прорыв в области создания все более скоростных АЦП с разрядностью 8...14 бит, выполненных по монолитной технологии и доступных по цене. Освоен выпуск 12-разрядных АЦП с частотой дискретизации 65 МГц. Появились первые образцы 14-разрядных АЦП с частотой дискретизации до 80 МГц.

Производители специализированных интегральных схем предлагают несколько вариантов специализированных процессоров DDC, предназначенных для квадратурной обработки сигнала ПЧ, включая цифровое перемножение, фильтрацию и децимацию сигнала. Имеются многоканальные версии DDC. Внутренний динамический диапазон таких микросхем от 70 до более 100 дБ.

Новые аналоговые перемножители, синтезаторы частоты, сверхмалошумящие усилители позволяют улучшить характеристики аналоговой части приемного тракта. Ряд фирм (например, Mini-Circuits) предлагает готовые решения узлов приёмного тракта. Интегральные RF компоненты фирм Hewlett-Packard, Motorola, Philips, Siemens и многих других упрощают разработку и резко сокращают объем высокочастотной части приёмного тракта — преселектора, УВЧ, смесителя, синтезатора частоты. Однако следует отметить, что реализация аналоговой части приемника с высокими требованиями к динамическому диапазону, с высокой линейностью и низким уровнем шумов гетеродина, с малым числом пораженных частот — тяжелая и трудная задача, требующая высочайшей квалификации разработчика.

Стремительно развивается элементная база синтезаторов частоты. Особенно интересны микросхемы прямого синтеза, в которых на основе цифрового синтеза SIN и COS и последующего цифроаналогового преобразования формируется гармонический сигнал высокой (до 70...90 дБ) спектральной чистоты и где возможно непосредственное управление частотой, фазой и амплитудой сигнала с высочайшей точностью.

Современные высокопроизводительные DSP — семейство TMS320C6xxx и ADSP 2106x, позволяют производить многоканальную демодуляцию и обработку сигнала по самым сложным алгоритмам.

### АЦП для ЦОС радиосигналов

Важнейшим элементом, в значительной степени определяющим характеристики разрабатываемого цифрового приёмника, является АЦП.

Как правильно сформулировать требования к АЦП, чтобы, с одной стороны, преобразовать сигнал с минимальными потерями, а с другой стороны, не ужесточить требования к АЦП настолько,

что решение станет неоправданно дорогим или нереализуемым?

Аналогово-цифровой преобразователь в нашей стране традиционно было принято характеризовать такими параметрами, как интегральная и дифференциальная нелинейность. Ведущие мировые производители АЦП кроме этих, безусловно, важных, но малопригодных в нашем случае параметров, приводят в характеристиках своих АЦП так называемые динамические параметры, такие как Total Harmonic Distortion (THD) — тотальный коэффициент гармоник, Signal-to-Noise Ratio (SNR) — отношение сигнал/шум, Signal-to-Noise-And-Distortion (SINAD) — сумма шума и гармоник,

сигналов с близкими частотами  $f_1$  и  $f_2$ , находящимися в полосе приёма. Интермодуляционные искажения вызваны появлением в спектре частот на выходе составляющих с частотами  $2f_1 - f_2$  и  $2f_2 - f_1$ , возникающих на нелинейности третьего порядка в тракте приёма.

Если в качестве преобразователя используется плата сбора данных, где кроме АЦП присутствуют и другие компоненты, то описанная методика оценки должна распространяться на всю плату сбора данных. При анализе пригодности платы сбора данных для ввода сигнала необходимо изучить динамические характеристики платы сбора данных на входных частотах сигналов, с которыми будет

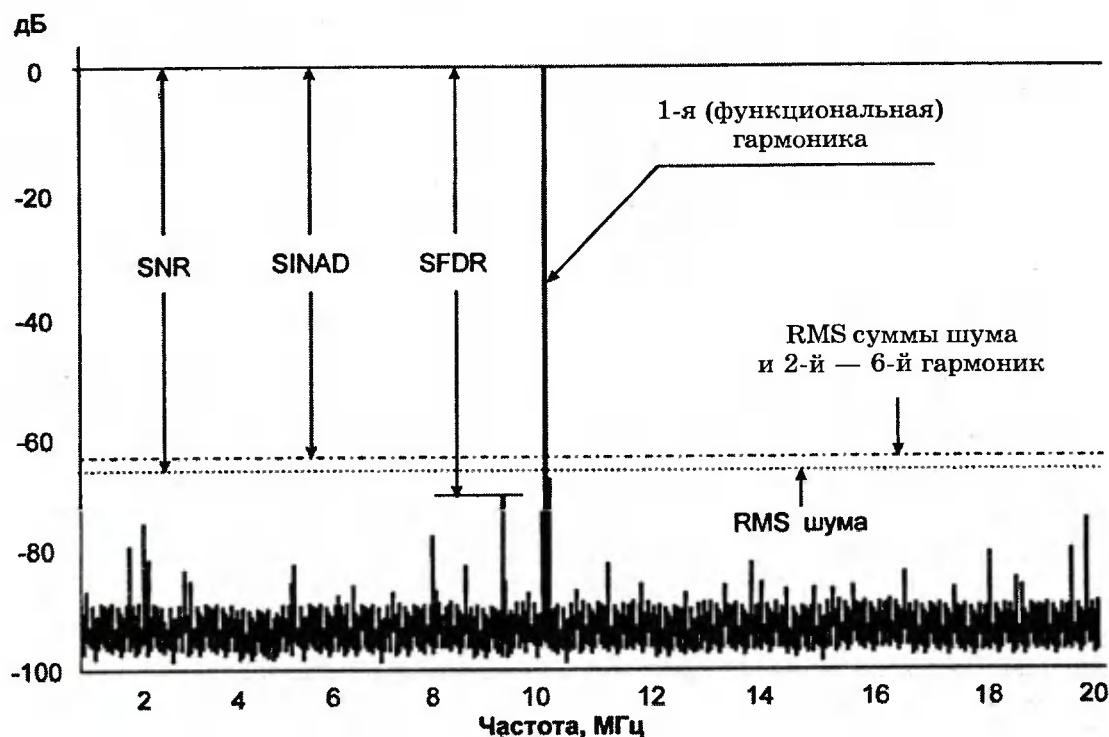


Рис. 1

Effectieve Number Of Bits (ENOB) — эффективное число разрядов, Spurious-Free Dynamic Range (SFDR) — свободный динамический диапазон, а также зависимость этих параметров от частоты. Эти параметры измеряются одночастотным методом, но в большинстве случаев достаточны для оценки вносимых АЦП искажений и при многочастотном сигнале. В последнее время на некоторые АЦП приводят уровень интермодуляционных искажений третьего порядка, измеряемый по двух- или четырёхчастотной методике. На рис. 1 показан спектр одночастотного сигнала.

Диапазон SFDR определяется как разница уровня между уровнем 1-й гармоники сигнала и максимальной составляющей в спектре сигнала, отличной от 1-й гармоники (эта паразитная составляющая может быть вызвана нелинейностью, конструктивными шумами или постоянными паразитными наводками). Измеряется одночастотным методом.

Интермодуляционные искажения измеряются двухчастотным методом при подаче на вход двух

работает плата, и не использовать платы, имеющие неприемлемые характеристики.

Как по параметрам АЦП оценить пригодность АЦП к решению конкретной задачи преобразования спектра сигнала ПЧ? Теоретически идеальный АЦП имеет на выходе шум, вызванный квантованием, и равный по величине

$$RMS_{quantization} = \frac{q}{\sqrt{12}},$$

где  $q$  — величина дискрета АЦП.

Шум квантования равномерно распределён от нулевой частоты до частоты Найквиста. При усреднении сигнала влияние шума квантования на результирующее отношение сигнал/шум уменьшается. Особенно ярко этот эффект проявляется, если производить БПФ обработку выборок сигнала: с увеличением разрядности БПФ (и соответственно увеличением длины выборки) уровень спектральных составляющих шума уменьшается (сигнал как бы

«вылезает» из-под шума). При этом суммарная мощность шумовых компонент в спектре шума остаётся постоянной, просто уменьшается доля шума, приходящаяся на один фильтр БПФ. Приведённые рассуждения справедливы для любого распределённого шума.

В результате цифровой фильтрации отсчётов АЦП (канальная фильтрация) происходит вырезание части спектра сигнала. При этом увеличивается отношение сигнал/шум. Улучшение рассчитывается следующим образом:

$$\Delta SNR = 10 \log \left( \frac{BW_1}{BW_0} \right),$$

где  $BW_1$  — входная полоса шума;  $BW_0$  — выходная полоса шума.

Этот эффект улучшения отношения сигнал/шум обычно называют процессорным усилением.

Например, при частоте дискретизации АЦП равной 30 МГц, входной шумовой полосе 15 МГц и выходной шумовой полосе канала 15 кГц улучшение отношения сигнал/шум составит 30 дБ. Поэтому в цифровом радиоприёме равномерный шум квантования, вызванный ограниченной разрядностью АЦП, практически не влияет на качественные параметры цифрового приёмника.

Уровень шума реального АЦП превышает идеальную величину, причём в спектре шума присутствуют как случайные спектральные компоненты, так и сосредоточенные. К тому же уровень шума реального АЦП зависит от величины входного сигнала (прежде всего это относится к специальным сосредоточенным компонентам).

Параметр SINAD позволяет в общем оценить динамический диапазон АЦП:

$$SINAD = 20 \log \left( \frac{RMS_{signal}}{RMS_{noise}} \right),$$

где  $RMS_{signal}$  — среднеквадратическое значение фундаментальной (первой) гармоники сигнала, а  $RMS_{noise}$  — среднеквадратическое значение суммы всех спектральных составляющих, от нулевой частоты до частоты Найквиста, исключая постоянный ток.

С SINAD однозначно связан параметр эффективной разрядности АЦП:

$$ENB = \frac{SINAD_{dB} - 1,76}{6,02}.$$

В реальной системе уровень шума и динамический диапазон определяются паразитными сосредоточенными шумами, попавшими в полосу канала приёма. Причём уровень и частота этих шумов могут как зависеть, так и не зависеть от входного сигнала. Как правило, уровень таких шумов превышает уровень равномерного шума в «подвале» спектра. Поэтому при оценке динамического диапазона очень важен параметр SFRD. По своей сути он определяет, насколько велика будет в системе величина межканальной развязки, как успешно можно будет выделять слабые сигналы на фоне мощных мешающих.

Часто ширина полосы ПЧ сознательно (или вынужденно — используются имеющиеся в наличии приёмники) выбирается шире полосы сигнала. В таком случае спектр полезного сигнала меньше искажается в фильтре ПЧ (особенно по краям). Окончательная фильтрация производится оптимально выбранным для сигнала цифровым фильтром в DSP. При этом может возникнуть ситуация, когда на входе АЦП присутствует не только полезный сигнал, но и помеха вне спектра входного сигнала (например, часть спектра соседнего канала). Разумеется, цифровой фильтр выделит полезный сигнал и подавит внеполосный, но это только в том случае, если в АЦП не произойдет искажения сигналов, приводящее к появлению мультиплексивной помехи в спектре полезного сигнала.

Рассмотрим, откуда берутся сосредоточенные компоненты в спектре шума?

Характеристика преобразования АЦП не совсем линейна. Имеется как отклонение величин элементарных ступенек (квантов) от идеальной кривой (выражается дифференциальной нелинейностью), так и общий изгиб кривой преобразования (выражается интегральной нелинейностью).

Интегральная нелинейность приводит к появлению в спектре сигнала гармоник на частотах, кратных входной частоте. При этом гармоники могут «заворачиваться», отражаясь от частоты дискретизации. Нелинейные искажения такого рода приводят к интермодуляционным и перекрёстным искажениям, причем интермодуляционные искажения третьего порядка вызываются той же нелинейностью, которая приводит к появлению 3-й гармоники, а перекрёстные искажения второго порядка — 2-й гармоники. Можно показать (это несложно), что уровень интермодуляционных и перекрёстных искажений примерно на 6...7 дБ ниже уровня 3-й и 2-й гармоник соответственно. Если считать достаточным уровень интермодуляции и перекрёстных искажений -80 дБ, то АЦП с уровнем 2-й и 3-й гармоник -74 дБ годятся для решения поставленной задачи. Измерение нелинейных искажений АЦП должно быть проведено на частоте, равной частоте ПЧ, на которой АЦП будет работать.

Дифференциальная нелинейность имеет совсем другой характер влияния на спектр преобразованного сигнала. В результате паразитных модуляций сигнала на малых нелинейностях спектр сигнала «обрастает» многочисленными спектральными сосредоточенными компонентами, хаотично расположеными по всему спектру. Усреднение и сужение полосы при канальной фильтрации не позволяют бороться с такими шумами, если они попадают в полосу канала, с ними можно бороться только с помощью специальных технических решений.

Для современных конвейерных (Pipe-line) АЦП предложен метод борьбы с продуктами дифференциальной нелинейности — DITHER. Заключается он в подаче на вход АЦП «розового» шума, сосредоточенного вне спектра каналов приёма. Уровень такого шума меньше уровня максимально возможного для АЦП сигнала на 20...40 дБ. Обычно используют генератор шума на стабилитроне, усиливают этот шум и пропускают через ФНЧ

высокого порядка с частотой среза десятки и сотни килогерц. Эффект — радикальный. Шумовые компоненты, вызванные дифференциальной нелинейностью и ранее бывшие сосредоточенными, «размазываются» по спектру, практически превращаясь в «белый» шум.

Значительный шум вносит фазовый джиттер сигнала дискретизации АЦП. Обычно джиттер имеет регулярный характер, приводящий к паразитной частотно-фазовой модуляции преобразованного сигнала и появлению паразитных спектральных компонент.

Примерно уровень шума, вызванный джиттером, можно оценить так:

$$SNR_{jitter} = 20 \log \left( \frac{1}{2 \cdot \pi t_{aj}} \right),$$

где  $t_{aj}$  — джиттер, выраженный в единицах времени.

Например, джиттер тактового сигнала АЦП равный всего 5 пс приводит к SNR, равному 67 дБ при входной частоте 16 МГц. С увеличением входной частоты влияние джиттера возрастает.

В результате неудачного тактирования АЦП может зашуметь так, что динамический диапазон понизится на 20...40 дБ. При этом, как и в случае с дифференциальной нелинейностью, без сигнала на входе шумы, вызванные джиттером, не проявляются, что может создать ошибочное представление о низком уровне шума АЦП в системе. Особенно опасен джиттер, носящий периодический, регулярный характер.

Конструктивный шум — обычно серьёзная проблема, борьбе с которой разработчики посвящают много времени. В системах цифрового радиоприёма этот шум обычно вызывается двумя факторами — «пролезанием» шума от шин работающего DSP и прониканием гармоник тактовых генераторов. Борьба с шумами такого рода сродни искусству, хотя имеются стандартные приёмы минимизации таких шумов.

Таким образом, для качественной работы цифрового приемника необходим АЦП с высоким SFDR. При этом нужно обязательно контролировать SFDR в процессе налаживания системы, не полагаясь только на параметр самого АЦП.

Современные 12-разрядные быстродействующие АЦП способны работать на частотах дискретизации до 65 МГц, имеют очень высокую линейность (линейность АЦП непосредственно влияет на такие важнейшие характеристики приемника, как уровень интермодуляционных и перекрестных искажений, которые определяют динамический диапазон приемного тракта в целом). Например, АЦП марки AD6640 фирмы Analog Devices вносит нелинейные искажения на уровне -80...-85 дБ при работе на входных частотах до 70 МГц. Уровень интермодуляционных искажений в этом АЦП -85 дБ, а свободный динамический диапазон 80...90 дБ.

В конце 1998 г. — начале 1999 г. сразу от трёх фирм — Lucent Technologies, Analog Devices, Comlinear Corporation — появились первые сообщения о 14-разрядных АЦП, работающих с частотой дискретизации до 65 МГц. 14-разрядный АЦП AD6644 (Analog Devices) и CSP1152A (Lucent

Technologies) имеют потрясающие воображение характеристики — свободный динамический диапазон SFDR 100 дБ на входных частотах до 70 МГц. AD6644 имеет полосу пропускания 400 МГц, а CSP1152A — 1 ГГц. В CSP1152A высокий динамический диапазон достигнут благодаря использованию Dither — генератора, позволяющего линеаризовать передаточную характеристику АЦП. Эти типы АЦП ориентированы для использования в базовых станциях GSM, CDMA, TDMA. Использование АЦП такого класса позволяет выполнить цифровой приёмник с динамическим диапазоном, превосходящим динамический диапазон высококлассных аналоговых приёмников. Открывается путь к созданию коротковолновых цифровых приёмников с прямым преобразованием частоты — преобразование частоты производится непосредственно в цифровом виде, в DDC.

Как правильно выбрать частоту дискретизации АЦП? Прежде всего, выбор частоты дискретизации АЦП определяется шириной спектра сигнала ПЧ, значением ПЧ и наличием в приёмной системе опорного сигнала, основную частоту или гармонику которого можно использовать для тактирования АЦП. Безусловно, частота дискретизации не должна выходить за границы допустимой для конкретного типа АЦП.

Отсчётах сигнала на выходе АЦП присутствует бесконечный спектр, состоящий из периодически повторяющихся симметричных относительно гармоник частоты дискретизации спектров. Всё равно, где находится спектр исходного аналогового сигнала — в диапазоне частот от 0 до  $F_{discr}$  или от  $F_{discr}/2$  до  $F_{discr}$ , или от  $N \cdot F_{discr} - F_{discr}/2$  до  $N \cdot F_{discr}$  — спектр отсчётов сигнала с выхода АЦП одинаков. Важно лишь то, чтобы ширина спектра сигнала ПЧ не превосходила половины частоты дискретизации АЦП. Условие для ширины спектра необходимо выполнить для того, чтобы периодически повторяющиеся спектры сигналов в отсчётах АЦП не перекрывались

Обычно для перекрывающихся внеполосных компонент спектра сигнала ПЧ устанавливают требование, чтобы они не превосходили уровень собственных паразитных помех, возникающих при аналого-цифровом преобразовании (собственный уровень помех цифровой обработки пренебрежимо мал. Обычно требуется от -60 до -70 дБ. В особых случаях это требование ужесточают до -80 дБ).

Например, дискретизацию сигнала ПЧ 10,7 МГц удобно производить с частотой дискретизации АЦП, равной 30, 15 или даже 7,5 МГц в зависимости от ширины полосы сигнала с выхода ПЧ.

DDC — цифровые понижающие преобразователи частоты

В модуле цифрового приёмника отсчёты с выхода АЦП обрабатываются специализированным сигнальным процессором DDC (Digital Down Converter). Основное назначение DDC — канальная фильтрация, децимация сигнала и образование квадратуры.

Канальная фильтрация выполняется за счёт квадратурного переноса на нулевую частоту и последующей НЧ фильтрации. DDC имеет два перемножителя, генератор отсчетов SIN и COS, идентичные каналы НЧ децимирующих фильтров. Частота настройки внутреннего генератора может изменяться в диапазоне от 0 до половины тактовой частоты DDC. Частота среза фильтров изменяется от сотен герц до сотен килогерц или даже единиц мегагерц. Процессор производит децимацию отсчётов сигнала для того, чтобы скорость потока данных с выхода DDC была сообразна ширине спектра выходного сигнала.

Применяются как наиболее простые DDC, осуществляющие только цифровое понижающее преобразование, так и включающие в себя сложные элементы демодуляции, цифровой АРУ, ФАПЧ и битовой синхронизации.

На выходе DDC отношение сигнал/шум выше, чем на входе, из-за эффекта процессорного усиления. Возрастание отношения сигнал/шум при узких полосах канала весьма значительное и составляет 20...40 дБ.

продуманы способы параллельного подключения до 32 DDC к одному или нескольким АЦП с выдачей выходного потока по общей последовательнойшине и общая фазировка каналов такой системы. Назначение HSP50016 — канальная фильтрация, децимация сигнала с получением квадратуры. Каких-либо средств для демодуляции сигнала этот прибор не содержит, целиком возлагая эту задачу на стоящий за ним DSP.

#### *Краткие характеристики HSP50016*

- До 75 МГц максимальный поток отсчётов на входе
- 16-битовые входные отсчёты
- Свободный динамический диапазон более 102 дБ
- Частотная селективность менее 0,006 Гц
- Частота настройки от 0 до 37,5 МГц (при такте 75 МГц)
- Максимальная двусторонняя полоса пропускания 644 кГц (при такте 75 МГц)
- Минимальная двусторонняя полоса пропускания 315 Гц (при такте 75 МГц)
- Идентичные ФНЧ в I и Q каналах

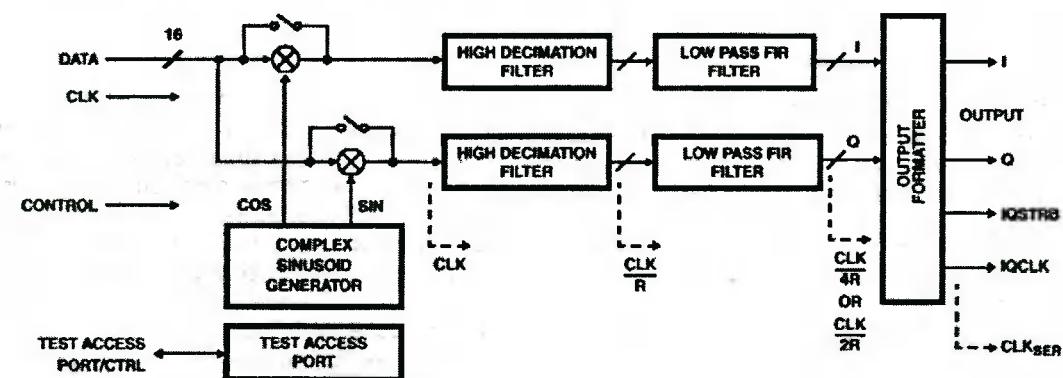


Рис. 2

Подключение нескольких DDC к одному АЦП позволяет организовать многоканальный тракт приёма. Имеются четырёхканальные микросхемы DDC, упрощающие решение этой задачи. Разумеется, ширина полосы ПЧ тюнера должна быть достаточной для пропускания сразу нескольких каналов приёма.

Первый интегральный одноканальный DDC HSP50016 с внутренним динамическим диапазоном, достаточным для высококачественного разделения каналов (102 дБ), выпустила фирма Harris. Вслед за ней целое семейство DDC выпустила фирма Graychip — микросхему узкополосного DDC GC1011A, широкополосного DDC GC1012A, четырёхканальную микросхему DDC GC4014. Последней в битву гигантов за потребителя вступила фирма Analog Devices с одноканальной микросхемой AD6620 и четырёхканальным DDC AD6624.

Микросхема HSP50016 (рис. 2) представляет собой очень удачный и продуманный прибор, позволяющий решить задачу канальной фильтрации и децимации с минимальными затратами на разработку и, кроме радиоприёма, может быть применён в самых различных областях. Очень хорошо

- Неравномерность в полосе пропускания менее 0,04 дБ
- Затухание в полосе задержки более 104 дБ
- Коэффициент прямоугольности АЧХ-фильтра менее 1,5
- Линейная ФЧХ-фильтра
- Коэффициент децимации от 64 до 131072
- Режимы постоянной частоты настройки, сканирования, только фильтрации
- Предустановка фазы генератора, синхронизация старта
- Последовательный выход с программируемым форматом
- 16, 24 и 32-разрядные выходные данные, в комплексном и действительном виде

Микросхема HSP50214 (рис. 3) — более сложный прибор, чем HSP50016. Его отличительной особенностью является наличие встроенных узлов для демодуляции сигналов с амплитудной, частотной и фазовой модуляции. Имеются узлы, обеспечивающие символьную синхронизацию. Программируемые коэффициенты фильтрации позволяют формировать фильтры, оптимальные для конкретной формы спектра сигнала. Максимальная ширина полосы канала также почти в 4 раза больше, чем в HSP50016.

Этот тип DDC максимальна ориентирован для использования в приёмниках базовых станций AMPS, GSM, TDMA, CDMA. Имея внутренние средства демодуляции и битовой синхронизации, он значительно разгружает DSP, освобождая его вычислительные ресурсы для решения протокольных задач сотовой и транковой связи.

микросхема, однако она умеет обрабатывать два действительных канала с половинной тактовой частотой. Фильтры CIC2 и CIC5 могут работать с различными коэффициентами децимации, RCF также может иметь различную длину, что позволяет выбирать различные варианты построения фильтра при его реализации. АЧХ-фильтра может задаваться

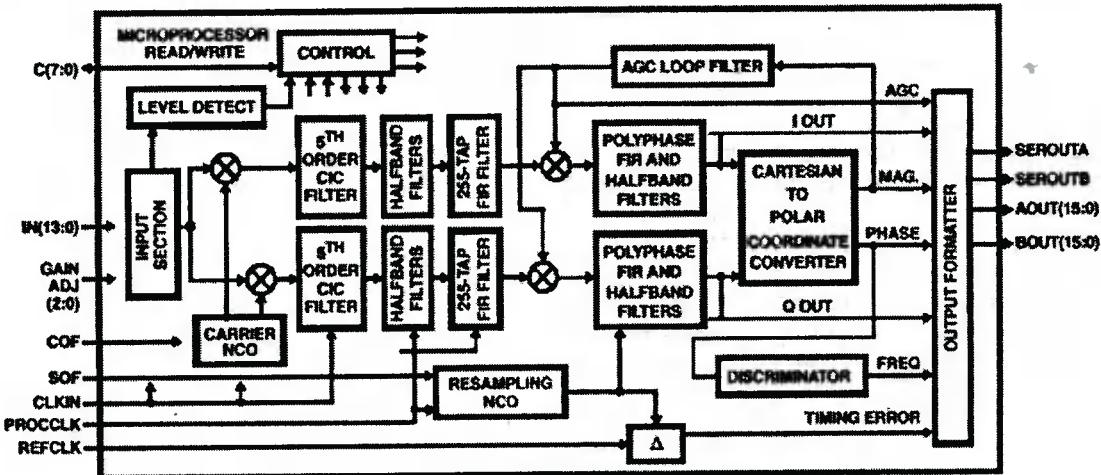


Рис. 3

#### Краткие характеристики HSP50214

- До 65 МГц максимальный поток отсчётов на входе
- 14-битовые входные отсчёты
- Свободный динамический диапазон более 100 дБ
- CIC5, Halfband и полифазные фильтры
- Программируемый FIR фильтр до 256 отводов
- Выходной поток до 12,94 MSPS при выходной двусторонней полосе до 1964 кГц
- 32-битовый цифровой генератор для канальной селекции и подстройки
- Цифровой передискретизирующий фильтр для символной синхронизации
- Цифровая АРУ с программируемыми границами и скоростью слежения
- Преобразователь прямоугольных координат вектора сигнала в полярные и частотный дискриминатор для автоподстройки частоты и демодуляции AM, FM, FSK и DPSK
- Входной детектор уровня для поддержки внешней АРУ по ПЧ
- Частотная селективность менее 0,006 Гц
- Частота настройки от 0 до 32,5 МГц (при такте 65 МГц)
- Идентичные ФНЧ в I и Q каналах
- Коэффициент децимации от 4 до 16384
- Последовательный, параллельный и FIFO 16-битовые выходные режимы

Микросхема AD6620 (рис. 4) — микросхема фирмы Analog Devices, предназначенная для цифрового приёма. Это универсальный прибор, пригодный для обработки как узкополосных, так и широкополосных сигналов. Analog Devices ориентирует разработчиков для использования его в паре с АЦП AD6600, AD6640, AD6644. Наличие формата с плавающей точкой по входу (3 бита двоичной степени) позволяет подключать его на выход АЦП с плавающей точкой (AD6600), что заметно расширяет динамический диапазон всего цифрового приёмника. AD6620 — одноканальная

гибко, но существует большая проблема учёта наложения завёрнутых АЧХ-фильтров и завёрнутого спектра сигнала, которая проявляется при широких полосах проектируемого фильтра. Это явление приводит к появлению в спектре сигнала с выхода DDC паразитных комбинаторных составляющих, избавиться от которых можно только путём детального расчёта реальной АЧХ-фильтров с учётом зavorачивания АЧХ.

В целом, AD6620 по своему назначению удачно подходит для решения задачи приёма радиолокационных сигналов в силу своей широкополосности и программируемости фильтров. Фильтр для него лучше рассчитать один раз для конкретного вида сигнала, а реализация плавной перестройки полосы фильтра — неблагодарная задача. Правда для этого использовать HSP50016.

#### Краткие характеристики AD6620

- До 65 МГц максимальный поток отсчётов на входе в одноканальном действительном режиме
- До 37,5 МГц максимальный поток отсчётов на входе в двухканальном действительном режиме
- До 37,5 МГц максимальный поток отсчётов на входе в одноканальном комплексном режиме
- 16-битовые входные отсчёты, фиксированная и плавающая точка
- Свободный динамический диапазон более 100 дБ
- CIC2, CIC5, RCF фильтры
- Программируемый FIR фильтр RCF до 256 отводов
- Выходной поток до 12,94 MSPS при выходной двусторонней полосе до 1964 кГц
- 32-битовый цифровой генератор для канальной селекции и подстройки
- Частотная селективность менее 0,02 Гц
- Частота настройки от 0 до 32,5 МГц (при такте 65 МГц)
- Идентичные ФНЧ в I и Q каналах
- Коэффициент децимации от 1 до 16384
- Последовательный или параллельный выходной режим

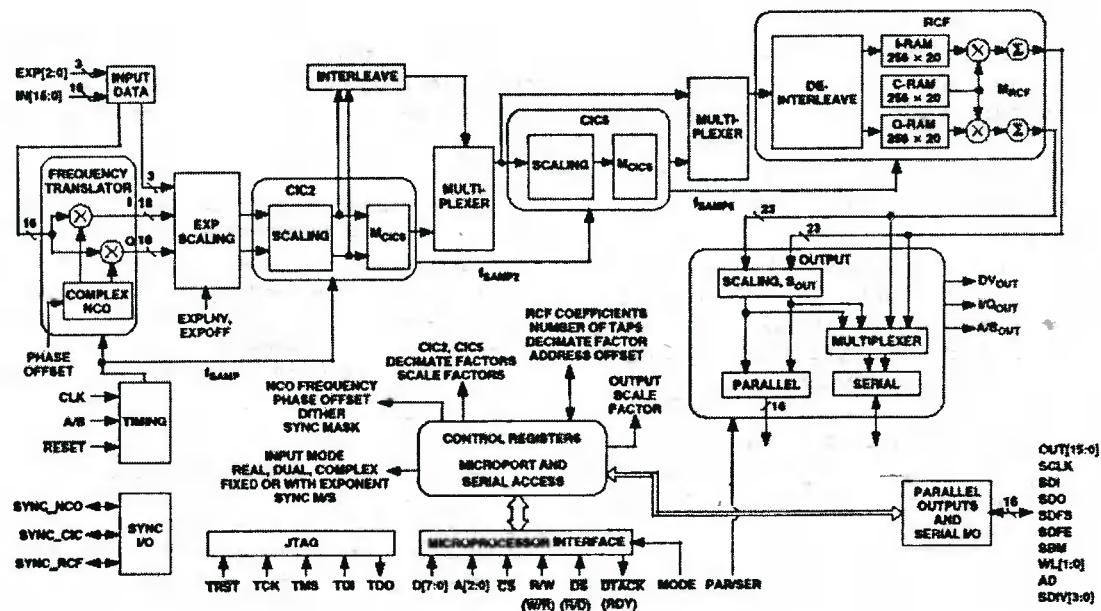


Рис. 4

Фирма Graychip выпускает DDC различных типов, узкополосные и широкополосные, четырёхканальный прибор, облегчающий создание многоканальных систем. Отличительной особенностью этого прибора является наличие на его входе цифрового кросс-коммутатора, позволяющего направить на вход любого квадратурного перемножителя поток с любого входного канала. Имеется программируемый фильтр с 63 отводами.

#### Краткие характеристики GS4014

- До 62,5 МГц максимальный поток отсчётов на входе
- Входы от четырех АЦП
- 14-битовые входные отсчёты
- Свободный динамический диапазон более 80 дБ
- Частотная селективность менее 0,01 Гц
- Коэффициент децимации от 32 до 65536
- Последовательный выход

В марте 1999 г. фирма Analog Devices сообщила о подготовке к выпуску четырёхканального DDC AD6624.

#### Краткие характеристики AD6624

- До 80 МГц максимальный поток отсчётов на входе
- Вход от одного АЦП
- 16-битовые входные отсчёты
- Фильтры CIC и RCF (до 128 отводов)
- Свободный динамический диапазон более 100 дБ
- Последовательный выход

Особенно эффективно применение многоканальных DDC в приёмниках базовых станций. При этом аналого-цифровое преобразование производится только одним АЦП, на вход которого поступает широкополосный сигнал с выхода ПЧ приемника, содержащий много каналов приёма. Канальную фильтрацию производят DDC.

#### Модули цифровых приёмников

Стремление разработчиков максимально интегрировать приемные устройства и среду обработки данных, выполнить канальную фильтрацию и демодуляцию сигналов методами ЦОС вызвало появление приёмных устройств в виде модулей, встраиваемых в вычислительные системы и выполняющих отдельные или все функции приёмника.

На рис. 5 приведена структурная схема одного канала приёмного многоканального комплекса, в котором использованы современные технические решения в области цифровой обработки радиосигнала на ПЧ.

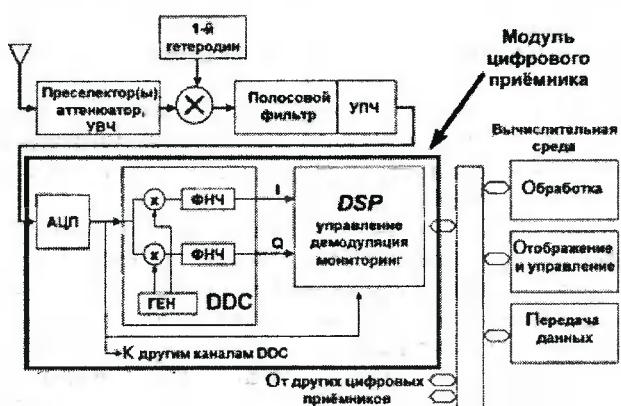


Рис. 5

Основные элементы цифровой части приёмника сосредоточены в модуле цифрового приёмника, производящем канальную фильтрацию и демодуляцию сигнала. Модуль может обрабатывать один или несколько каналов приёма. Основные компоненты модуля — высокочастотный АЦП, один или несколько DDC, сигнальный процессор (процессоры).

С выхода модуля информационный поток демодулированных данных от одного или нескольких каналов приёма поступает в вычислительную среду для дальнейшей обработки. В эту вычислительную среду поступают данные и от других аналогичных приёмных модулей, которые подключены к выходу ПЧ аналоговых приёмных трактов других диапазонов.

Основной особенностью любого такого модуля является наличие двухстадийной цифровой обработки сигнала. На первой стадии обработка отсчётов от АЦП выполняется DDC, который выполняет функции канальной фильтрации и понижения скорости цифрового потока перед универсальным DSP. Универсальный DSP предназначен для демодуляции, декодирования сигнала, выполнения связных протоколов, управления приёмным трактом и не перегружается скоростным потоком от АЦП.

Очень полезным элементом архитектуры модуля является обходной канал потока отсчётов от АЦП непосредственно к DSP. Поток отсчётов буферизуется памятью типа FIFO. Этот канал позволяет оценивать загрузку АЦП в ходе работы (выход сигнала за пределы шкалы преобразования АЦП недопустим), а также выполнять мониторинг всего спектра сигналов на входе АЦП. Если потоки от DDC и от АЦП поступают в DSP через различные каналы, то становится возможным мониторинг спектра нескольких каналов приёма с одновременной обработкой выбранных каналов.

На входе АЦП устанавливают программируемый широкополосный усилитель, управляемый от DSP. Этот усилитель может быть использован в работе системы АРУ, но основное его назначение — привести сигнал на входе АЦП в соответствие с входной шкалой АЦП.

Граница между аналоговой и цифровой обработкой проходит на широкополосном выходе ПЧ. Промежуточную частоту рекомендуется выбрать из ряда стандартных частот 10,7; 21,4 МГц, хотя может быть применена и нестандартная ПЧ до 30 МГц (если на входе АЦП использовано сверхширокополосное устройство выборки-хранения (УВХ), то можно работать на ПЧ до 70 МГц). Ширина полосы ПЧ может составлять от сотен килогерц до нескольких мегагерц.

Несмотря на все преимущества, которые дает цифровая обработка сигнала на ПЧ, высокочастотная часть приемника (входной аттенюатор, преселектор(ы), УВЧ, первые смесители и широкополосные усилители первой ПЧ) является по-прежнему аналоговым. Так, сокращение времени настройки может вызвать необходимость использования в РПУ широкополосного преселектора с цифровой настройкой, что накладывает жесткие требования на линейность первых усилительных и преобразовательных каскадов. Обеспечение широкого динамического диапазона обуславливает применение входного аттенюатора с автоматическим управлением. Между тем, если вести речь о диапазоне входных частот до 30 МГц, то высокочастотная аналоговая часть потенциально может быть достаточно простой и не содержать первого смесителя, а иметь в своем составе лишь входной аттенюатор, управляемый преселектор и ультра-

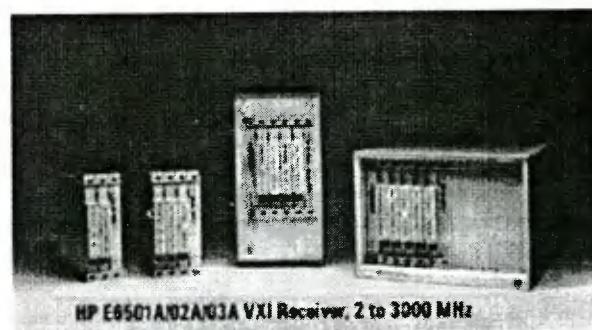
линейный УВЧ. Обычно же применяется двойное или тройное преобразование частоты. В любом случае, если применяются смесители, требования к их линейности очень высоки из-за широкого спектра сигналов, поступающих на их вход.

#### *Краткие характеристики типового модуля цифрового приёмника*

- Диапазон частот входного сигнала до 30 МГц
- Частота настройки от 0 до 30 МГц с шагом примерно 0,006 Гц
- Точность и стабильность настройки определяются тактовым кварцевым генератором или внешним опорным сигналом
- Полоса пропускания по уровню -3дБ программируемая примерно от 100 Гц до 500 кГц
- Фильтр с линейной ФЧХ и крутизной спада 200 дБ/октава
- Неравномерность АЧХ в полосе пропускания — не более 0,05 дБ, затухание не менее 100 дБ
- Коэффициент децимации 64...131072
- Свободный динамический диапазон около 80 дБ
- Интермодуляционные искажения не более -80 дБ
- Входное сопротивление 50 или 100 Ом
- Цифровая АРУ (программируемый усилитель) глубиной 40 дБ
- Программы АМ, ЧМ, ФМ, ОБПФ и других видов демодуляторов
- Программа спектрального мониторинга

Большинство модулей цифровых приёмников выполняется в конструктиве Евромеханики 6U или 3U и в шинном стандарте VME. Целый спектр таких модулей выпускают компании Pentek, Watkins-Johnson, Cubic, Rohde & Schwarz, Celerity Systems, Valley Technologies, Hewlett-Packard (рис. 6).

Например, Pentek выпускает целое семейство модулей цифровых приёмников, одноканальных и многоканальных, выполненных на различных типах DSP — TMS320C4x, C62xx, ADCP2106x.



*Рис. 6*

Серьёзные работы по разработке и выпуску модульной радиоприёмной аппаратуры с применением ЦОС ведут такие российские компании, как Ростовский НИИР, Омский НИИП, НИИДАР, АО «Инструментальные системы».

Модульный принцип построения приёмного тракта и решение задачи канальной фильтрации и демодуляции средствами ЦОС позволяет совершенствовать приёмную аппаратуру в ходе эксплуатации приёмной системы. Например, ЦОС позволяет изменять вид модуляции и протоколы системы связи в процессе эксплуатации уже построенной системы за счёт перепrogramмирования. Изменение

протокола — AMPS, DAMPS, GSM, TDMA, CDMA не требует замены модулей. Упрощается наращивание числа каналов приёма в базовой станции за счёт установки дополнительных модулей приёма. Замена типовых модулей при неисправности каналов приёма производится также очень быстро.

Большинство модулей цифровых приёмников предназначено для обработки сигнала ПЧ, причём спектр входного сигнала для этих модулей ограничен сверху частотой 30 МГц. Их входы подключаются к выходу ПЧ тюнера, в качестве которого может выступать приёмник (тюнер), имеющий такой выход ПЧ (обычно 10,7 или 21,4 МГц). Тюнер может быть также выполнен в виде модуля Евромеханики, устанавливаемого рядом с модулем цифрового приёмника, но это не обязательно. К одному выходу ПЧ может быть подключено несколько каналов обработки в модуле цифрового приёмника, и это позволяет вести приём сразу нескольких каналов внутри полосы ПЧ тюнера. Модули могут содержать или не содержать АЦП на входе тракта цифровой обработки. Если АЦП нет, то данные на вход модуля поступают по цифровой параллельной шине от внешнего АЦП.

Существуют объективные трудности, связанные с аналого-цифровым преобразованием сигнала ПЧ. Поэтому, например, фирма Pentek в своих первых

разработках модулей цифрового приёма не ставила АЦП, предоставляя пользователю самостоятельно решить проблему аналого-цифрового преобразования. На основе этого немного лукавого технического решения Pentek выпускает несколько модулей, структура одного из них — 32-канального модуля цифрового приёма модели 6532 — показана на рис. 7. Модуль принимает цифровой поток от четырёх внешних АЦП. Канальная фильтрация производится восемью четырёхканальными DDC GC4014 фирмой Graychip. Входные каналы объединены так, чтобы сделать максимально гибкой коммутацию потоков отсчётов с АЦП на входы DDC, так что каналы обработки DDC могут подключаться к разным каналам АЦП в произвольных сочетаниях.

Следует отметить наличие загружаемой программируемой логики FPGA для обработки сигнала с выхода DDC «на пролёте». Это решение может снизить требование к вычислительной мощности DSP на модуле, поэтому Pentek считает оправданным использование одного медленного по современным меркам DSP TMS320C40 для обработки всех 32 каналов приёма. Впрочем, этот модуль ориентирован на узкополосные каналы приёма, и при малой частоте дискретизации сигнала с децимализующих выходов DDC TMS320C40 может много успеть сделать.

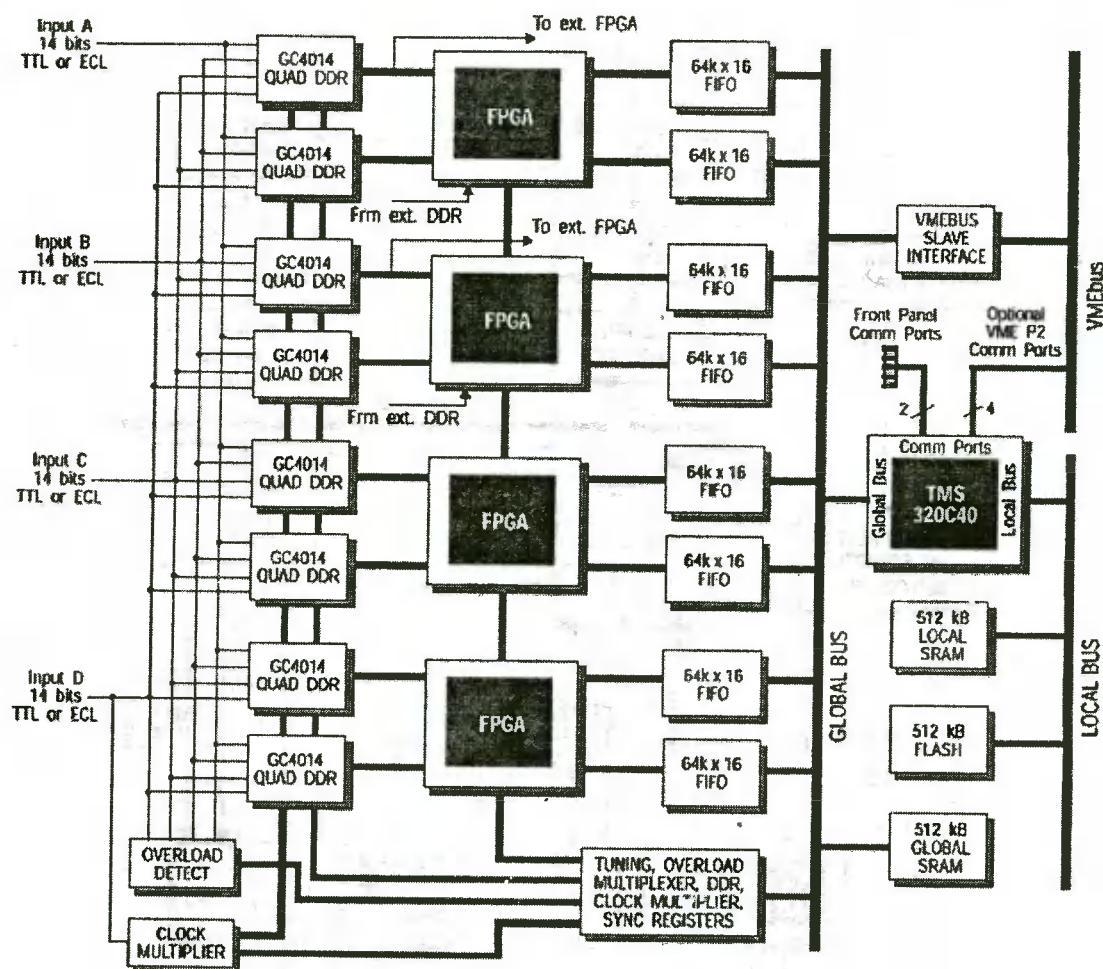


Рис. 7

Структура следующего модуля цифрового приёма модели 6210 (рис. 8) представляет собой завершённую двухканальную структуру ЦОС ПЧ. Здесь присутствуют все необходимые элементы — программируемый усилитель на входе АЦП, ФНЧ перед АЦП, позволяющий убрать высокочастотные помехи на входе АЦП, и сам АЦП — AD6640. В качестве DDC выбран сложный прибор фирмы Harris — HSP50214, позволяющий наряду с канальной фильтрацией и децимацией производить демодуляцию сигнала и выделение битового потока. В этой структуре присутствует обходной канал потока отсчётов с выхода АЦП на DSP — свойство, необходимое для мониторинга всего спектра сигнала с выхода АЦП. Наконец, сам DSP — последнее достижение фирмы Texas Instruments, TMS320C6x — первый универсальный DSP с производительностью выше 1 млрд операций с фиксированной точкой в секунду. Может быть установлен как процессор с фиксированной точкой семейства 62xx, так и с плавающей точкой 67xx. Этот модуль — передовой по своим техническим решениям и выполнен по мезонинному принципу. На несущую универсальную процессорную плату модели 4290 или 4291 устанавливается мезонинный субмодуль цифрового приемника модели 6210.

Фирма Pentek анонсировала четырёхканальный модуль со структурой, полностью аналогичной модели 6210 — модуль 9145.

Имеется широкополосный модуль модели 6214. В нём вместо DDC HSP50214 используется AD6620. Это позволяет обрабатывать широкополосные, в том числе радиолокационные, сигналы. В остальном модули аналогичны.

### Ближайшие перспективы

В ближайшие годы появятся первые образцы коротковолновых приёмников, в которых не будет смесителей и ПЧ вообще — АЦП будет стоять сразу после широкополосного УВЧ, а канальная фильтрация производиться DDC. Такая архитектура резко упростит и удешевит разработку и производство связной и пеленгационной КВ-аппаратуры.

Безусловно, ЦОС вытеснит аналоговую квадратурную обработку из аппаратуры мобильной связи. Сейчас единственное, что этому препятствует — более высокое потребление микросхем ЦОС, в особенности DDC, высокочастотных АЦП.

Новые сканирующие приёмники с блоками высокоскоростного спектрального и корреляционного анализа резко повысят возможности спектрального мониторинга и пеленгации, позволят уверенно распознавать широкополосный сигнал под шумом, с прыгающей частотой, сигналы малой длительности.

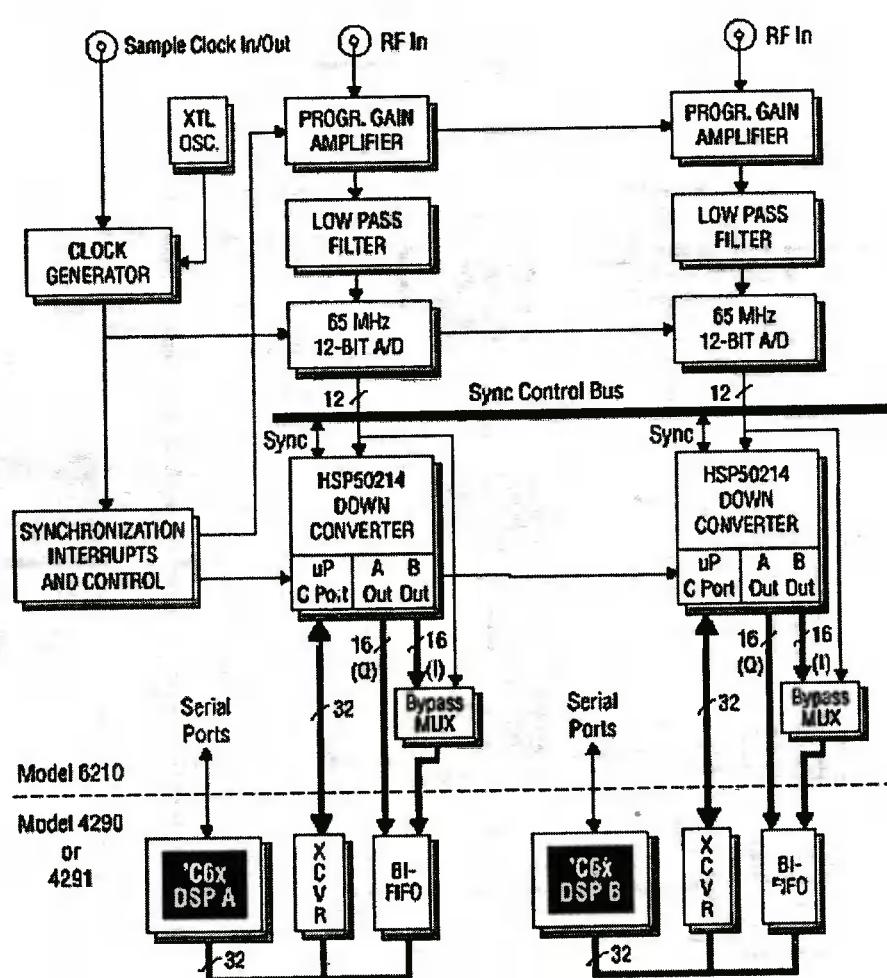


Рис. 8

Применение 14-разрядных высокочастотных АЦП и DDC в измерительных приёмниках – анализаторах спектра позволит создать новые измерительные приборы, отличающиеся высочайшей разрешающей способностью по частоте, имеющие большой динамический диапазон, с доступной для потребителя ценой.

\* \* \*

В данной статье детально не рассмотрены характеристики и особенности микросхем DDC. Пришлось оставить без внимания схемы, позволяющие осуществлять перенос спектра вниз без использования DDC, за счёт сверхдискретизации, хотя такое решение, безусловно, представляет блистательный пример эффективного использования современной элементной базы АЦП.

Не было также рассказано об алгоритмах и программах демодуляции сигналов. Этот рассказ – тема отдельной статьи.

Совершенно обойдена вниманием ЦОС с использованием ПЛИС — опять же из-за того, что это отдельная большая тема.

Я рассчитываю на понимание разработчиков, успешно использующих DSP ADSP218x и TMS320C5x в своей работе и реализующих квадратурную обработку программным образом, без использования DDC. Было бы замечательно, если бы появились публикации по этой тематике.

Накопленный опыт показал, что за последние три года отечественные разработчики аппаратуры радиоприёма осознали преимущества, которые несут в себе новые элементная база и архитектура приёмного тракта. Это подтверждается и устойчивым спросом на разработанные нами модули (двух- и четырехканальные цифровые приёмники ADMDDC2NB и ADMDDC4NB на основе HSP50016, широкополосный двухканальный модуль ADMDDC2WB на основе AD6620), и повышенным интересом к новым разработкам в этой области.

## НОВОСТИ КОМПАНИИ ANALOG DEVICES

КОМПАНИЯ ANALOG DEVICES, INC. объявила о новом программно-совместимом семействе сигнальных процессоров с фиксированной точкой ADSP-219X, имеющих производительность более 300 MIPS. Семейство создано на основе нового процессорного ядра, оптимизированного для использования языков программирования высокого уровня. Адресное пространство процессоров нового семейства расширено до 24 бит, введены новые способы адресации памяти и доступа к регистрам. Новое ядро использует кэширование команд, сохраняя присущие предыдущему семейству достоинства: оптимальная реализация программных циклов и переключения контекста за один такт. Процессоры нового семейства появятся в конце 1999 года.

КОМПАНИЯ ANALOG DEVICES, INC. дополнила свое популярное семейство процессоров ADSP-218X серией M малопотребляющих сигнальных процессоров. Новая серия обеспечивает увеличения производительности до 75 MIPS и снижение потребляемого тока до 0.4 мА/MIPS при напряжении питания ядра 2.5 В. Процессоры этой серии совместимы по выводам со всеми процессорами этого семейства, напряжение питания интерфейской части кристалла составляет 3.3 В, что облегчает стыковку процессоров с внешними устройствами. В новую серию войдут следующие процессоры, отличающиеся только объемом внутренней памяти: ADSP-2188M – 2 Мбита, ADSP-2189M – 1.5 Мбита и ADSP-2185M – 0.66 Мбита. Процессор ADSP-2188M обладает максимальным объемом внутренней памяти среди всех 16-битных сигнальных процессоров, а ADSP-2185M обеспечивает оптимальное соотношение цена/производительность и потребляемая мощность/производительность. Процессоры будут выпускаться в 100-выводных корпусах TQFP и 144-выводных mBGA.

КОМПАНИЯ ANALOG DEVICES, INC. объявила о скором создании новой версии средств разработки для процессоров с фиксированной точкой VisualDSP 7.0. С-компилятор нового поколения сейчас разрабатывается специально созданной для этой цели компанией EPC (Edinburgh Portable Compilers).

Более подробную информацию о процессорах компании Analog Devices Вы можете получить в компании AUTEK Ltd. по телефонам: (095) 334-7741 и 334-9151, по факсам: (095) 334-8729 и 234-9991 или по электронной почте [info@autex.ru](mailto:info@autex.ru).

# Компания "Инструментальные системы"



## 10 лет на рынке ЦОС

Компания «Инструментальные системы» была основана в марте 1989 года в Москве как независимая, передовая High-Tech компания, специализирующаяся на проектировании, производстве и поставках инструментальных средств для разработчиков микропроцессорной техники, в том числе на базе цифровых процессоров обработки сигналов.

Начиная с 1989 года компания «Инструментальные системы» внесла заметный вклад в развитие аппаратных и программных средств ЦОС, обеспечив своим пользователям доступ к современным технологиям. Тысячи инженеров в России используют средства ЦОС компании «Инструментальные системы» для решения своих конкретных задач. Компания оказывает услуги по выполнению НИОКР средств ЦОС для государственных организаций, российских и иностранных компаний, а также производит и поставляет широкий спектр средств проектирования, основанных на самых передовых технологиях.

Компания «Инструментальные системы» является российским лидером направления High-Tech средств ЦОС, ежегодно выпуская более 30 новых изделий и программных продуктов. Сегодня «Инструментальные системы» являются динамично развивающейся компанией и ее деятельность чрезвычайно успешна. У компании «Инструментальные системы» репутация серьезного партнера, на которого можно положиться в любых формах сотрудничества. «Инструментальные системы» имеют значимые контракты с ведущими Российскими научно-исследовательскими организациями, работающими в таких областях, как радиолокация, гидроакустика, многоканальный цифровой прием, ультразвуковая медицинская диагностика, измерительные приборы для связи и телерадиовещания.

В компании «Инструментальные системы» работают специалисты, готовые помочь Вам в выборе аппаратно-программных средств, максимально удовлетворяющих требованиям Вашей задачи ЦОС. Если Вы еще не знакомы с нашими возможностями, мы с удовольствием покажем Вам, как построить эффективную систему ЦОС с помощью наших аппаратно-программных средств.

Мы уверены, что компания «Инструментальные системы» может обеспечить Вас необходимыми инструментами для воплощения Ваших замыслов и идей с использованием производительности и гибкости, которые предоставляют современные средства ЦОС.

Директор компании  
Р.В. ЗУБАРЕВ

# СРЕДСТВА ЦОС АО «ИНСТРУМЕНТАЛЬНЫЕ СИСТЕМЫ»



Гутовец  
Николай  
Иванович,  
ведущий специалист  
АО «Инструментальные  
системы»

Тел. (095) 232-1994  
E-mail: insys@orc.ru

**Ф**ирма, начав с процессорных модулей на основе известных процессоров TMS320C10 и TMS320C25, а также с модуля АЦП/ЦАП ADC12/200, в настоящее время выпускает широкую номенклатуру процессорных модулей ЦОС и разнообразные аналого-цифровые и цифроаналоговые преобразователи.

Охватываемый спектр применений включает системы компьютерной телефонии, специализированные модемы, анализаторы сигналов в телефонных каналах связи и многофункциональные анализаторы телевизионных сигналов, системы цифрового радиоприема.

Выпускаемые модули базируются на системных шинах ISA, PCI, Compact PCI, VME, микроС. Выпускаются также автономные процессорные модули на различных процессорах ЦОС.

Фирмой выпускаются различные одно- и многопроцессорные платы ЦОС на основе процессоров TMS320C3x, TMS320C4x, TMS320C5x, TMS320C6x фирмы Texas Instruments, а также модули на основе процессора ADSP2106x SHARC фирмы Analog Devices. Для построения компактных однопроцессорных систем предназначены такие изделия, как DSP30B, DSP50A, DSP50MPC.

В состав изделий DSP25AD2, DSP32AD, DSP50AD2 входит развитый аналоговый интерфейс, который позволяет в одном слоте компьютера реализовать недорогие системы ввода, цифровой обработки и вывода аналоговых сигналов. Для построения многопроцессорных систем на про-

цессорах TMS320C4x и ADSP2106x выпускаются ТИМ-несущие и SHARCPAC-несущие модули, соответственно. Например, на модуле DSM40ISA, можно разместить до четырех ТИМ-модулей. Таким образом, в одном слоте ПЭВМ можно собрать систему, включающую до 16 процессоров TMS320C44. Наличие в модуле 12 внешних байтовых коммуникационных портов позволяет строить на его основе еще более мощные системы. Аналогичный модуль для шины PCI может нести до трех ТИМ-модулей и также позволяет строить более высокопроизводительные системы за счет использования коммуникационных портов.

Несущие платы (прежде всего на основе процессора TMS320C4x) поддержаны широкой номенклатурой ТИМ- и SHARCPAC-модулей, включая модули цифрового радиоприема на основе микросхем Digital Down Converter (DDC).

Примером такого модуля может служить двойной ТИМ-модуль DST40DDC2, содержащий до двух DDC и процессор TMS320C40. Модуль обеспечивает ввод и предварительную обработку аналоговых сигналов с широким и сосредоточенным спектром, а также ввод и демодуляцию сигналов на промежуточной частоте.

В целях еще большего повышения производительности выпускаемых модулей в новейших разработках используются микросхемы программируемой логики, обеспечивающие аппаратную реализацию различных узлов цифровой обработки сигналов. Примерами таких разработок могут служить изделия ADP60PCI и ADP67PCI. Используемая программируемая логика, в частности, ПЛИС фирмы Altera серии FLEX10K, позволяет «на проходе» выполнить различные виды фильтрации вводимых из АЦП данных, осуществлять другие виды ее обработки, включая прямое и инверсное преобразование Фурье, дискретное косинусное прямое и обратное преобразования и др.

Сводные характеристики части выпускаемых процессорных модулей приведены в табл. 1 и 2. Процессорные модули содержат в своем составе встроенные средства внутрисхемной эмуляции процессоров или разъемы для подключения внешних эмуляторов EMU-510, что позволяет отлаживать прикладное программное обеспечение непосредственно на используемом в системе модуле.

Кроме встроенных или внешних внутрисхемных эмуляторов, разработка прикладных систем ЦОС на модулях фирмы «Инструментальные системы» поддерживается развитыми инструментальными

Таблица 1

## Процессорные модули ЦОС на основе семейства TMS320 фирмы Texas Instruments

Плата ЦОС	Интерфейс ПЭВМ	Процессор, цикл шины	SRAM	DRAM	DPRAM FIFO FLASH	Интерфейс расширения	Аналоговый интерфейс	Эмуляция
DSP30B	ISA 16 разр.	TMS320 C30 50 нс	1024Kx32 8Kx32	16Mx32	DPRAM 4Kx32	Insys-Link Dt-conn Serial	—	EMU510
DSP32AD	ISA 16-разр.	TMS320 C32 33 нс	512Kx16		DPRAM 4Kx32		АЦП8/ ЦАП4 12-разр.	EMU510
DSP44A	ISA 16-разр.	TMS320 C44 33 нс	256Kx32 256Kx32	16Mx32	FIFO 2x1Kx8	Insys-Link Comm-Port	400 кГц On-board JTAG	
DSP40W	ISA 16 разр.	2x TMS320 C40 33 нс	128Kx32 128Kx32	2x 8Mx32	Flash 128Kx8	Comm-Port		EMU510
DSP40Q	ISA 16-разр.	4x TMS320 C40 33 нс	256Kx32	4x 8Mx32	FIFO 2x1Kx8	Comm-Port		On-board JTAG
DSP40V	БАГЕТ Euro-Card 6U ISA	4x TMS320 C40 33 нс	512Kx32 512Kx32	4xISA 8Mx32	FIFO 2x1Kx8	Comm-Port		On-board JTAG
DSM40ISA	ISA 16-разр.	4x TIM40			FIFO 2x1Kx8	TIM40, Comm-Port		On-board JTAG DSM40
DSM40PCI	PCI	3x TIM40			FIFO 2x1Kx8	TIM40, Comm-Port		On-board JTAG
DSM40EP	БАГЕТ/ VME Euro-Card 6U	4x TIM40				TIM40, Comm-Port		EMU510
ADP44PCI	PCI C44 33нс TIM40	TMS320 1024Kx32	1024K	16Mx32	FIFO 2x1Kx8	TIM40 Comm-Port		On-board JTAG
DSP50AD2	ISA 16-разр.	TMS320 C5x 25нс	64Kx16 64Kx16			Insys-Link Serial	АЦП4./ ЦАП2 12р 500кГц	EMU510
DSP50MPC	ISA 8-разр. 25нс	TMS320 C5x	64Kx16 64Kx16		Flash 128Kx8 Watch-Dog		АЦП2./ ЦАП2 14р 18кГц TLC320	EMU510
DSP50RS	RS232	TMS320 C5x 25нс	64Kx16 64Kx16		Flash 128Kx8		АЦП2./ ЦАП2 14р 18кГц TLC320	EMU510
ADP62PCI	PCI	TMS320 C6201 5нс	SRAM 512Kx32	SDRAM 2M(8M)x32		Serial IEEE 1394	ADM	EMU510
		C6701 6 нс	SBRAM 32/64/ 126Kx32					
ADP67PCI	PCI	TMS320 C6201 5нс C6701 6 нс		SDRAM 4Mx32	DPRAM 32K/64Kx32		ADM	On-board JTAG

средствами. Набор этих средств включает в себя:

- тестовое программное обеспечение;
- кросс-средства для компиляции и компоновки программ ЦОС;
- отладочное программное обеспечение;
- инструментальный пакет поддержки разработки и выполнения программ;
- операционные системы реального времени;
- драйверы аналоговых устройств ввода-вывода;
- библиотеки математических функций ЦОС.

Важнейшей частью систем цифровой обработки сигналов реального мира являются устройства ввода-вывода сигналов реального мира — аналого-цифровые и цифроаналоговые преобразователи. В настоящее время цифровой обработке активно подвергаются сигналы с разрядностью от 6 бит на частотах, достигающих более 200 МГц, с одной стороны, и низкочастотные сигналы (десятки и сотни герц) с разрядностью до 24 бит, с другой стороны.

Разработанный фирмой мезонинный интерфейс предназначен прежде всего для высокоскоростного сбора информации (расчетная частота ввода информации выше 200 Мбайт/с), хотя на его основе созданы и многоканальные высокоточные АЦП, например, ADM816x48 — восьмиканальный субмодуль на основе сигма-дельта АЦП с разрядностью 16 бит и частотой дискретизации 48 кГц по каждому каналу. Интерфейс обеспечивает создание из различных модулей законченной прикладной системы ЦОС, занимающей только один слот компьютера.

батываемых каналов и улучшить другие характеристики систем ЦОС.

Учитывая большое разнообразие требований, предъявляемых к АЦП и ЦАП различными прикладными задачами цифровой обработки сигналов, фирма «Инструментальные системы» с 1997 г. производит набор базовых несущих плат и сменных модулей АЦП, предназначенных для быстрого создания прототипов прикладных систем различного назначения с использованием мезонинного интерфейса фирмы. В настоящее время производятся несущие платы для системных шин ISA и PCI на основе процессоров TMS320C4x, TMS320C6x, ADSP2106x, а также платы без процессоров для построения АЦП. Кроме того, выпускается около двух десятков сменных субмодулей АЦП различной разрядности и быстродействия, а также субмодулей на основе DDC (Digital Down Converter), являющихся в последние годы основой для построения систем цифрового радиоприема. Характеристики части этих модулей приведены в табл. 3.

Основу гибкости интерфейса составляет программируемая логическая схема (ПЛИС), обеспечивающая путем смены прошивки адаптацию конкретного субмодуля к выбранной несущей плате. Вторым элементом, обеспечивающим адаптацию субмодуля и несущей платы к конкретной прикладной задаче, является память FIFO объемом от 64 до 16384 слов разрядностью 32 бита. Эта память обеспечивает накопление и сглаживание потоков передаваемой информации. Кроме того, стандарт-

Таблица 2  
Процессорные модули на основе процессоров ADSP2106x фирмы Analog Devices

Плата ЦОС	Интерфейс ПЭВМ	Процессор, цикл шины	SRAM	DRAM	DPRAM FIFO FLASH	Интерфейс расширения	Аналоговый интерфейс	Эмуляция
ADP60ISA	ISA	ADSP21060 25нS SHARCPAC	512Kx48		DPRAM 4Kx32	SHARCPAC Linkport Serial SHARCPAC Linkport	ADM	EZ-ICE
ADP60PCI	PCI	ADSP21060 25нS SHARCPAC ADSP21065L 60 МГц	512Kx48	16Mx32	FIFO		ADM	EZ-ICE
ADP65 CPCli	Compact PCI 3U		2Mx8		FLASH 2Mx8		ADM	EZ-ICE
DSP62RS	RS232 RS485	ADSP21062 50 МГц	3Mx8 1Mx8		FLASH		АЦП 16дифф. 16-разр. 50 кГц ЦАП	EZ-ICE

Учитывая важность этих устройств, фирма «Инструментальные системы» производит разнообразные АЦП и ЦАП, сопрягаемые с процессорными модулями обработки сигналов. Кроме модулей DSP32AD, DSP50AD2, DSP50MPC и др., выпускаются также модули АЦП/ЦАП в виде одноплатных конструкций. Примерами таких модулей могут служить модули семейств ADB, ADC и ADS, большинство которых имеют в своем составе средства непосредственного сопряжения с модулями сигнальных процессоров и позволяют во многих случаях существенно увеличить количество обра-

ной принадлежностью несущей платы является высокоскоростной ЦАП, поддержанный собственным FIFO, и элементы подстройки АЦП к входному сигналу, такие как узлы смещения нуля, задания условий внешнего старта и др.

Опыт эксплуатации данного интерфейса в различных системах показал высокую степень гибкости и адаптируемости его к различным прикладным системам, но также выявил и некоторые недостатки этого интерфейса. Основным недостатком можно считать сложность подключения к процессорным платам «чужих» модулей, разра-

ботанных потребителями этой продукции, а также относительно большую площадь, занимаемую узлами аналогового интерфейса на несущей плате.

Вся логика сопряжения несущего модуля со сменным субмодулем АЦП занимает не более 15—20% ПЛИС FLEX10K100, поэтому в распоряжении разработчика прикладной системы

Таблица 3

**Субмодули АЦП на основе мезонинного интерфейса**

Субмодуль	Разр. АЦП	Максимальная частота дискр. на канал	Количество			$R_{bx}/C_{bx}$	Входной диапазон
			каналов АЦП	входов и тип	УВХ		
ADM816x48	16	48 кГц	8 ΔΣ АЦП	8s		1 МОм 50 пФ	10; 3; 1; 0,3
ADM416x200	16	195 кГц	4 ΔΣ АЦП	4s		1 МОм 10 пФ	5; 2,5; 1,25 0,625
ADM16x200	16	200 кГц	1	8d/16s		1 МОм 50 пФ	5; 2,5; 1,25 0,625
ADM214x1M	14	1 МГц	2	2x8s		1 МОм 50 пФ	5; 2,5; 1,25 0,625
ADM214x3M	14	3 МГц	2	2x8s		1 МОм 50 пФ	5; 2,5; 1,25 0,625
ADM214x10M	14	10 МГц	2	2x8s		1 МОм 50 пФ	5; 2,5; 1,25 0,625
ADM12x1M	12	1 МГц	1	8d/16ss	8	1 МОм 50 пФ	5; 2,5; 1,25 0,625
ADM12x3M	12	3 МГц	1	8d/16ss	8	1 МОм 50 пФ	5; 2,5; 1,25 0,625
ADM12x10M	12	10 МГц	1	8d/16ss	8	1 МОм 50 пФ	5; 2,5; 1,25 0,625
ADM212x50	12	50 МГц	2	2s		1 МОм 10 пФ или 50 Ом	10; 5; 2,5; 1; 0,5; 0,2; 0,1; 0,05
ADM8x200M	8	200 МГц	1	2s		1 МОм 10 пФ или 50 Ом	5; 2,5; 1,25 0,625

*Примечание.* Для всех субмодулей имеется программное смещение.

Стремление устранить эти недостатки, а также нарастающая потребность в дальнейшем наращивании вычислительной мощности процессорных плат цифровой обработки сигналов, привели к модернизации этого интерфейса. Модернизированный мезонинный интерфейс сохранил все основные особенности прежнего интерфейса, включая нумерацию разъема и габаритно-присоединительные размеры. В то же время переход на ПЛИС фирмы Altera серии FLEX10K с более высокой степенью интеграции позволил реализовать все основные функции интерфейса, включая FIFO, на одном кристалле ПЛИС. Такое решение обеспечивает следующие преимущества:

- существенно сократилась площадь печатной платы, занятой интерфейсом, а также количество используемых в нем микросхем;
- существенно снижается стоимость изделий;
- появилась возможность реализации на этом разъеме шинной архитектуры, что, обеспечило простое подключение произвольных модулей АЦП сторонних изготовителей, в том числе специализированных модулей АЦП и ЦАП заказчиков;
- в состав интерфейса введены последовательные каналы, позволяющие устанавливать на штатном или дополнительном месте интерфейса более простые и дешевые субмодули ввода информации;
- появилась возможность реализации аппаратной цифровой обработки сигналов «на проходе».

обработки сигналов остается порядка 80000 логических элементов, что вполне достаточно для реализации весьма значительных узлов аппаратной цифровой обработки. Открытый доступ к программированию ПЛИС, наличие библиотек функций цифровой обработки различных поставщиков и наличие прикомпилируемых к прикладной схеме узлов стыковки с АЦП и шиной процессора позволяют разработчику прикладной задачи самостоятельно и в сжатые сроки выполнить разработку необходимых узлов аппаратной обработки сигналов, не отвлекаясь на специфику стыковки выбранного процессора с применяемым субмодулем АЦП.

Учитывая эти вновь появившиеся возможности, к интерфейсной ПЛИС подключен внешний узел быстрой статической памяти, предназначенный, прежде всего, для использования совместно с ПЛИС при аппаратной цифровой обработке сигналов. Вторым вариантом использования этой памяти является генерация с ее помощью и помощью ЦАП длинных периодических сигналов без участия ресурсов процессора.

В настоящее время фирмой «Инструментальные системы» выпускаются две процессорные платы ЦОС с модернизированным интерфейсом — это ADP60PCI на основе процессора ADSP2106xSHARC и ADP67PCI на основе процессоров TMS320C6201/TMS320C6701. На базе этой же архитектуры

готовятся к выпуску модули на новых процессорах семейств TMS320C6x и ADSP21160.

Структурная схема модуля ADP60PCI приведена на рис. 1. Производительность модуля 120 MFLOPS фирмы Analog Devices, объем статической памяти 3 Мбайт, динамической 32 Мбайт. Доступ ПЭВМ к ресурсам модуля в slave-режиме выполнен аналогично популярной плате ADSP2106x SHARC EZ-LAB фирмы Bittware Research Systems, что позволяет переносить существующие проекты на современную платформу и использовать преимущества шины PCI. Кроме того, два линка корневого процессора обеспечивают высокоскоростной обмен по шине PCI в режиме «Мастер». Еще два линка процессора выведены на разъемы «SHARCNET», обеспечивая подсоединение дополнительных процессорных плат для наращивания вычислительной мощности системы. Вычислительная мощность корневого процессора может быть существенно повышена установкой на плату SHARCPAC-модуля с одним или несколькими процессорами и необходимыми ресурсами памяти. При этом корневой процессор и процессоры SHARCPAC'а объединяются в единый кластер с общей шиной и ресурсами разделляемой памяти. Кроме обменов по общейшине, корневой процессор может обмениваться информацией с процессорами SHARCPAC'а через два линка.

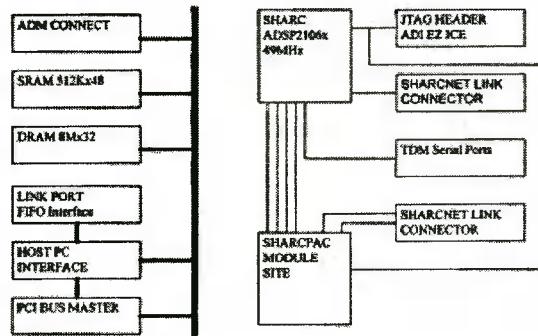


Рис. 1

Ввод-вывод в процессор аналоговой информации осуществляется через мезонинный интерфейс ADM-connect, что позволяет использовать с модулем весь ряд наработанных субмодулей АЦП. Модифицированный мезонинный интерфейс субмодулей выполнен на основе одной из взаимозаменяемых ПЛИС в диапазоне от FLEX10K30 до FLEX10K100, что позволяет оптимизировать стоимость поставляемого изделия в зависимости от решаемой задачи. Естественно, что применяемая ПЛИС позволяет, при необходимости, реализовать аппаратную цифровую обработку сигналов.

Ядром модуля ADP67PCI (рис. 2) является процессор цифровой обработки сигналов с фиксированной точкой TMS320C6201, работающий на тактовой частоте 200 МГц, или взаимозаменяемый с ним процессор с плавающей точкой TMS320C6701, работающий на тактовой частоте 160 МГц. К процессору подключен массив синхронной динамической памяти SDRAM объемом 16 Мбайт, работающий на половинной тактовой частоте процес-

сора. Кроме того, к системной шине подключена асинхронная статическая двухпортовая память DPRAM объемом не менее 32 Кслов. DPRAM предназначена, прежде всего, для обмена информацией с ведущей ПЭВМ, хотя может использоваться и для других целей, например, хранения программ или переменных. К системной шине процессора подключена ПЛИС мезонинного интерфейса, обеспечивающая обмен информацией со всеми его ресурсами, а также, при необходимости, аппаратную обработку «на проходе». Опыт работы с потребителями предыдущей версии процессорного модуля (ADP62PCI) показал, что достаточно часто встречается задача накопления в реальном времени максимального объема информации с последующей ее обработкой в максимально быстром темпе. Поддержка таких задач в модуле осуществляется с помощью захвата шин сигнального процессора со стороны ПЛИС. При этом ПЛИС может вводить информацию от субмодуля непосредственно в SDRAM, без участия каких-либо ресурсов процессора. Объем вводимой информации ограничен только объемом SDRAM, т.е. составляет 16 Мбайт.



Рис. 2

Данный обзор не охватывает все существующие и новые разработки фирмы «Инструментальные системы». В настоящее время на разных стадиях разработки находятся модули цифровой обработки сигналов на основе процессоров ЦОС TMS320C6201//6701 и TMS320C6211/6711 с использованием этого же модернизированного интерфейса ADM Connect. Можно, в частности, упомянуть двухпроцессорный модуль на процессорах TMS320C6201//6701. Кроме двух процессоров, модуль содержит две мощные ПЛИС диапазона FLEX10K30 — FLEX10K100, ориентированных на аппаратную обработку сигналов, развитые средства межпроцессорного обмена и обмена информацией с ведущей ПЭВМ, расширенный до 64 Мбайт объем синхронной динамической памяти. Интерфейс ведущей ПЭВМ — шина PCI.

В формате 6U на шине Compact PCI на процессорах ADSP2106x и TMS320C601 разрабатываются модули для построения систем компьютерной телефонии со встроенным интерфейсом H110. Ведутся разработки и на других семействах сигнальных процессоров.

# MATLAB В ЗАДАЧАХ ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ



Виноградова  
Ирина Игоревна,  
к.т.н., менеджер  
по математичес-  
кому программному  
обеспечению  
компании  
«СофтЛайн»

E-mail:  
[info@softline.ru](mailto:info@softline.ru)

**Б**лагодаря таким качествам Matlab и Simulink, как интегрированная разработка алгоритмов, возможность генерации кода и большое количество функций анализа данных, разработка приложений для ЦОС значительно упрощается и ускоряется. Обеспечивая инженеров языком рабочего общения, Matlab сокращает разрыв между идеей, научными исследованиями и конечным продуктом. Его открытая архитектура позволяет взаимодействовать с другими программными средствами и системами в реальном времени. С помощью Matlab разработчик может проверять свои идеи, просчитывать допуски и генерировать решения, удовлетворяющие самым требовательным запросам.

Быстрая разработка приложений для ЦОС. Matlab ускоряет проектирование приложений благодаря интеграции в единой среде таких разно-плановых свойств, как язык работы с матрицами, визуальное моделирование, автоматическая генерация программного кода, а также дополнительным пакетам программ для самых разных областей знаний. Инженеры находят Matlab идеальным средством для обработки сигналов. Его мощный язык матричных вычислений естественен для представления сигналов и разработки алгоритмов для ЦОС. Написание программы в Matlab занимает малую долю времени по сравнению с программированием на C/C++, без какой-либо потери гибкости или качества.

Дополнительные пакеты прикладных программ Matlab (Toolboxes) и блоков Simulink являются богатейшим источником готовых функций, базовых блоков для построения моделей и визуальных средств работы с сигналами. Это обеспечивает прекрасную основу для собственных алгоритмов и программ пользователя. Simulink, как составная часть комплекта продукции Matlab для обработки

сигналов, позволяет быстро проектировать, моделировать и тестировать системы ЦОС, используя интерактивное визуальное моделирование с помощью блок-диаграмм. Simulink помогает анализировать работу алгоритмов уже на самых ранних стадиях разработки проекта. По мере приближения разработчика к окончательной реализации своих планов ему не становится сложнее модифицировать свой алгоритм — детализация приложения, или дальнейшее приближение к реальным условиям, никакого не усложняет задачу программиста. Matlab Toolboxes содержат самые современные алгоритмы, снабженные документацией и подробным руководством по использованию. Они помогают разработчику быть в курсе последних новинок в области цифровой обработки сигналов, таких как вейвлеты, или современный спектральный анализ, и применять их в собственных исследованиях (рис. 1).



Рис. 1

Matlab и Simulink позволяют осуществлять автоматическую генерацию программного кода Ваших приложений ЦОС. Real-Time WorkShop

способен генерировать код стандарта ANSI C для работы со встроенными платами. Matlab Compiler конвертирует алгоритмы, реализованные на языке Matlab в C/C++ код, что во взаимодействии с Matlab Math Libraries позволяет создавать автономные приложения.

Команды разработчиков могут взаимодействовать, используя Matlab в качестве языка общения и базового средства проектирования. Эта открытая система позволяет легко модифицировать исходный код, связывать внешние программы и данные, разделять идеи и программы для работы на платформах PC, UNIX и Macintosh.

**Разработка алгоритмов и моделей.** Matlab и Simulink предлагают альтернативный традиционному способу проектирования приложений для ЦОС. Адаптируете ли Вы стандартные алгоритмы или создаете собственные, интегрированная среда Matlab/Simulink ускоряет процесс создания приложения хотя бы потому, что позволяет экспериментировать с различными подходами к решению задачи.

Язык Matlab идеален для программирования алгоритмов для ЦОС. Поскольку основным элементом языка является массив, разработка алгоритмов в точности такова, как будто Вы привычно записываете математические формулы. Кроме того, Вы можете выбирать алгоритмы из обширной коллекции проверенных математических функций и функций обработки сигналов Matlab. В отличие от программирования на С или C++ Вам не нужно начинать программу с нуля или думать о том, как подсоединить сложные библиотеки. Ваши поиски в интерактивном режиме приведут к полнофункциональному, прекрасно отлаженному алгоритму или приложению, а безупречные вычислительные свойства Matlab позволяют утверждать, что полученным результатам можно доверять. Блок-диаграммы Simulink отражают иерархическую структуру моделей, упрощающую проектирование систем ЦОС и моделирование их поведения (рис. 2). Блок Simulink может представлять собой отдельный элемент системы, большую подсистему или нечто среднее между ними. Каждый блок можно модифицировать или настраивать в соответствии с необходимостью и получать в точности такое поведение системы, которое необходимо в каждом конкретном случае, не прибегая к традиционному программированию. С помощью Simulink можно интерактивно или программно изменять параметры модели в ходе самого моделирования. Сменные блоки вывода на дисплей, анализа частот позволяют Вам анализировать работу системы «на лету». Это также упрощает оценку адекватности модели в различных условиях работы. Simulink может работать как с непрерывными, так и с дискретными системами. Таким образом, Вы можете без труда моделировать сложные системы, включающие изменяющиеся во времени компоненты (подсистемы) наряду с аналоговыми компонентами. Вы можете включать в свой проект внешние программы, написанные на С, С++ или Фортране как динамически связываемые объекты. Эти модули можно вызывать из любой функции Matlab или блока Simulink. Используя такой открытый подход, Вы можете сохранить свои уже проверенные временем

разработки и создавать библиотеки для целевых приложений.

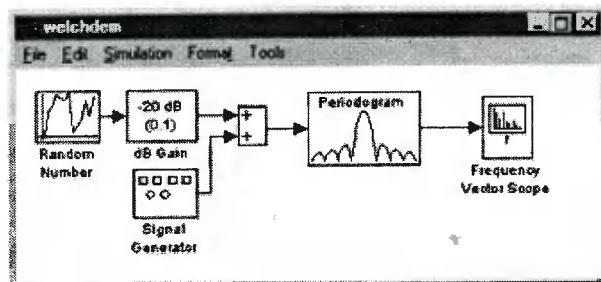


Рис. 2

Matlab и Simulink дают возможность каждому члену группы разработчиков проекта просматривать, осмысливать и модифицировать алгоритм на всем протяжении цикла его разработки, от первоначальной идеи до работы приложения в реальном времени.

**Инструментарий для обработки сигналов.** Средства обработки сигналов в Matlab базируются на мощных библиотеках линейной алгебры и обработки сигналов. Среди них более 1000 функций: суммирование и умножение матриц и векторов, вычисление сингулярных чисел, анализ собственных значений, статистика, фильтрация, свертки, корреляция и быстрое преобразование Фурье.

В Signal Processing Toolbox включены современные средства проектирования фильтров, спектрального анализа и обработки сигналов (рис. 3).

DSP Blockset дополняет библиотеки блоков Simulink блоками адаптивной фильтрации:

Image Processing Toolbox представляет собой робастное средство для совершенствования, реставрации, фильтрации изображений и операций над отдельными областями.

Optimisation Toolbox позволяет настраивать параметры проекта, чтобы удовлетворить наложенным ограничениям, например, на потребление энергии.

Statistics Toolbox включает моделирование стохастических процессов, аппроксимацию, различные статистические средства для многих приложений — от распознавания образов до тестирования и обработки результатов измерений.

Symbolic Math Toolbox предоставляет доступ к ядру символьных вычислений для решения уравнений и расчетов с произвольной точностью.

Communications Toolbox предлагает гибкий открытый подход к моделированию коммуникационных систем. Вы можете комбинировать и настраивать более 100 функций Matlab и блоков Simulink для виртуального моделирования всех деталей коммуникационных систем.

Wavelet Toolbox — современное графическое средство для анализа нестационарных сигналов в задачах сжатия, подавления шумов и др. (рис. 4).

Neural Network Toolbox и Fuzzy Logic Toolbox созданы для того, чтобы помочь использовать в своих исследованиях нейронные сети и нечеткую логику. Среди их приложений адаптивная фильт-

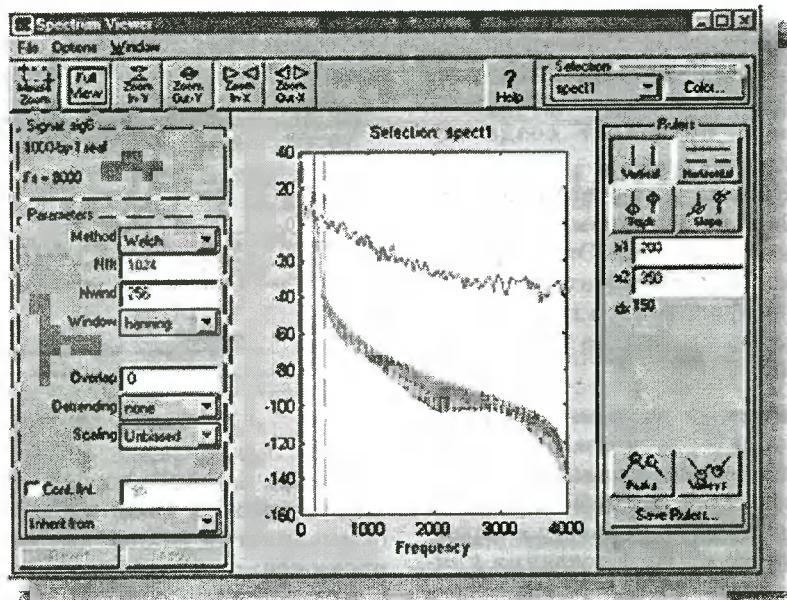


Рис. 3

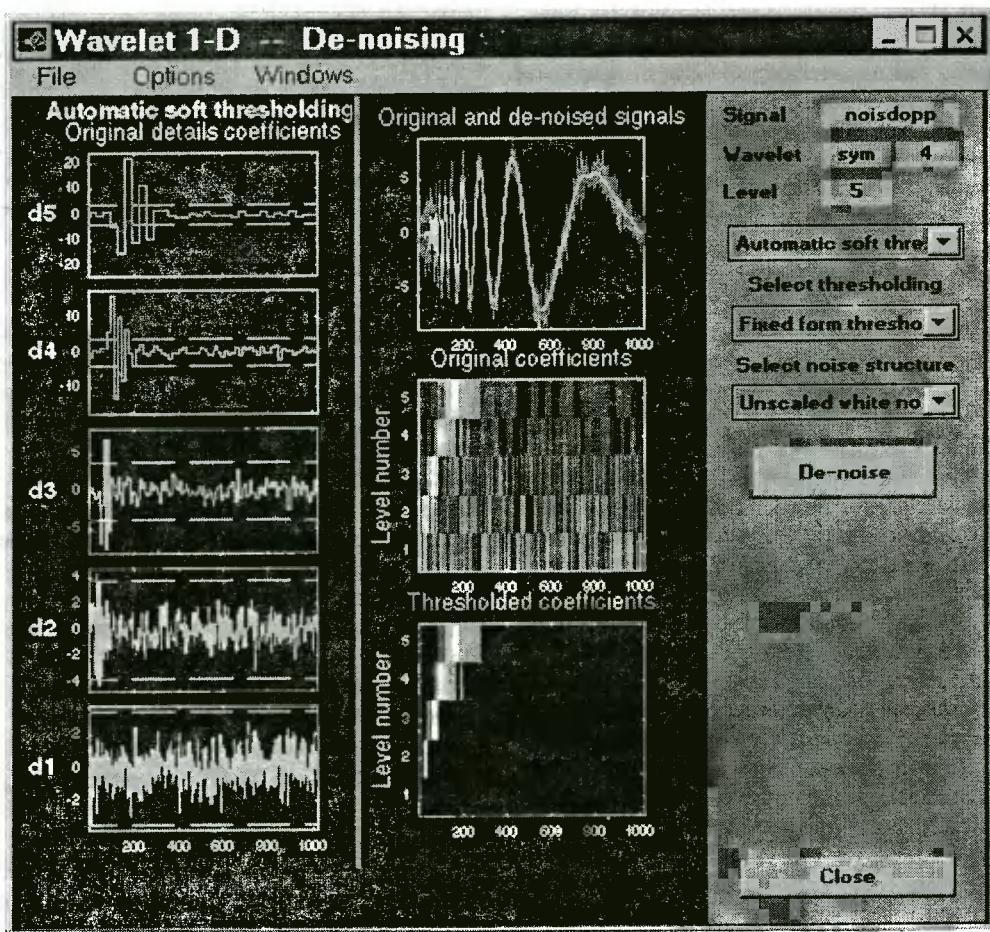


Рис. 4

рация, распознавание образов и моделирование нелинейных систем.

Higher-Order Spectral Analysis Toolbox включает методы высокого порядка, справляющиеся с нелинейностью, негауссовыми сигналами, дающими о себе знать в задачах акустики, обработки векторных сигналов и др.

Среди других дополнительных пакетов Matlab - System Identification Toolbox и Frequency Domain System Identification Toolbox для параметрического моделирования и оценивания, Control System Toolbox для проектирования систем управления, анализа устойчивости систем с обратной связью.

Современный набор программ Matlab для обработки сигналов помогает инженерам, работающим в области ЦОС, быть в курсе последних достижений науки и технологии. Прекрасная документация, множество примеров позволяют без труда разобраться в новых методах и включить их в свой арсенал. Тысячи пользователей Matlab разрабатывают программы, пишут книги и создают WEB-сайты, помогающие их коллегам использовать и самим реализовывать алгоритмы ЦОС в Matlab.

**Генерация кода, тестовые модели и проверка адекватности.** Matlab и Simulink автоматически генерируют код ANSI C, позволяя довольно быстро создавать моделирующие программы и тестируть их в реальном времени на соответствующем аппаратном обеспечении (рис. 5). Это позволяет легко создавать тестовые модели, корректировать возможные ошибки и находить узкие места уже на ранних стадиях проектирования. Таким образом можно избежать дорогостоящих переделок, которые типичны при традиционном подходе к разработке систем ЦОС.

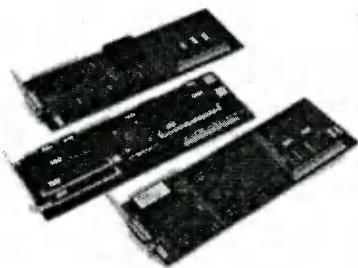


Рис. 5

Средства генерации кода Matlab способствуют концентрации внимания разработчика на исследовании поведения системы и качестве модели, а не на деталях низкоуровневого кодирования. Следствием этого является минимизация временных затрат на разработку систем ЦОС.

Real-Time WorkShop расширяет возможности Simulink по реализации ЦОС-приложений. Он позволяет генерировать быстрый переносимый код ANSI C для блок-диаграмм Simulink, который предназначен для работы с платами оцифровки сигнала. Построение исполняемых модулей с помощью Real-Time WorkShop полностью автоматизировано. Он создает код, готовый к исполнению в реальном времени, а также оптимизированный в соответствии с особенностями конкретного процессора. Вы можете единожды настроить средство разработки под имеющиеся в наличии платы и аппаратное обеспечение. В дальнейшем можно будет быстро вносить изменения, редактируя блок-диаграммы и генерируя новые исполняемые модули.

В режиме Simulink External Mode можно менять такие параметры модели, как коэффициенты усиления, параметры фильтров, «на лету», при этом наблюдая изменения отклика системы, работающей в реальном времени.

Любая программа Matlab может быть конвертирована в С или C++ с помощью Matlab Compiler. Это ускоряет моделирование в среде Matlab и

позволяет создавать автономные приложения с использованием C/C++ Math Libraries.

Средства анализа Matlab упрощают тестирование программного и аппаратного обеспечения. Вы можете создавать тестирующие программы, интерактивно исследовать задачу и быстро изменять проект, находясь в единой среде Matlab.

Партнерские отношения с ведущими поставщиками инструментария для ЦОС дают MathWorks возможность предлагать подходящие решения для генерации кода Real-Time WorkShop для различных плат ЦОС и операционных систем. Благодаря этим программным продуктам, Вы больше не должны вручную изменять код только для того, чтобы выполнить его на другой платформе. Среди партнеров Matlab: 3L Limited, dSPACE GmbH, DSP Technology, Inc., Integrated Motions, Inc., Loughborough Sound Images Ltd, Mercury Computer Systems, Inc., Spectron Microsystems, Spectrum Signal Processing, Inc., Wind River Systems и др. На рис. 6 приведена автоматическая генерация кода с помощью Real-Time WorkShop.

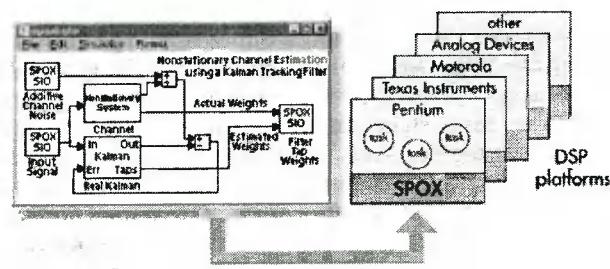


Рис. 6

**Анализ и исследования.** Matlab не имеет себе равных на всех стадиях разработки проекта. С его графическими и вычислительными средствами, упрощающими исследование данных и работу с ними, Вам не нужно экспортить результаты работы в другие пакеты, чтобы визуализировать их или отыскать источник возникших проблем. Вы станете работать быстрее и будете абсолютно уверены, что Ваши знания и интуиция приведут к наилучшему решению.

Уникальная смесь интуитивности и программируемости в Matlab помогает выполнять как исследовательские задачи, так и неизбежные рутинные процедуры в процессе решения задачи (рис. 7). Вы без труда сможете ответить на вопросы типа: «Какова будет частота появления ошибок при увеличении отношения сигнал/шум в канале?» или «Как минимизировать время выполнения той или иной операции?»

Matlab даст возможность сфокусировать внимание собственно на данных, а не на распределении памяти, в отличие от традиционных языков программирования. В Matlab и его Toolboxes Вы найдете сотни методов обработки сигналов и анализа данных. Все функции написаны на языке системы Matlab и оптимально просто и быстро работают с массивами. Для мгновенной интерпретации Ваших данных в Matlab имеется мощная интерактивная графика. Графические средства общего назначе-



Рис. 7

ния и специфичные для тех или иных областей применения позволяют визуализировать сигналы, спектры, результаты фильтрации, расположение нулей-полюсов и многое другое. Все атрибуты графиков Matlab, от надписей на осях до расположения источника подсветки трехмерной поверхности, можно настраивать. Встроенные возможности работы со звуком помогают при анализе звуковых сигналов и систем речевой коммуникации. Matlab предоставляет широкий диапазон средств для предварительной обработки, объединения и приведения в окончательный порядок выборок данных. Вы можете выделять составляющие сигнала, восстанавливать дискретизованный сигнал, фильтровать, масштабировать, вводить пороговые значения, преобразовывать свои данные.

Matlab позволяет читать и записывать данные в таких популярных форматах, как ASCII, TIFF, WAV. Кроме того, низкоуровневые функции ввода/вывода позволяют читать файлы данных в произвольном двоичном формате и связывать Matlab с устройствами сбора информации в реальном времени. С помощью M-файлов — программ, написанных на языке Matlab, Вы можете быстро преобразовать свои интерактивные наработки либо в программы, автоматизирующие повторяющиеся задачи анализа, либо в автономные приложения с полноценным пользовательским интерфейсом, настраиваемые на конкретную задачу.

Что бы ни было для вас наиболее важным — алгоритм или его применение — Matlab обеспечит Вас достаточной мощью для понимания всех факторов, влияющих на качество проекта ЦОС.

\* \* \*

Авторизованным партнером MathWorks в России является компания «СофТЛайн» — крупный поставщик программного обеспечения и авторизованный дистрибутор на территории России ведущих мировых производителей (Microsoft, Autodesk, Novell, Inprise, Symantec, Adobe и др.). Дополнительную информацию о заинтересовавших читателя программных продуктах можно найти в Интернет по адресу <http://www.softline.ru>. Там же опубликована информация о научно-техническом ПО таких производителей, как MathSoft (MathCad, Axum), MathWorks (для ЦОС и многих других приложений), Waterloo Maple (Maple V), Wolfram Research (Mathematica).

По вопросам приобретения программного обеспечения обращайтесь в электронный магазин <http://www.softline.ru> или по тел. 232-00-23.

# ВЫСОКОПРОИЗВОДИТЕЛЬНЫЕ ПРОЦЕССОРЫ ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ 2000 года



Дорохин Сергей  
Анатольевич,  
ведущий специалист  
фирмы  
АО «Инструментальные  
системы»  
  
Тел. (095) 232-1994  
E-mail: insys@orc.ru

**С**овременные приложения компьютерных технологий стремительно развиваются, требуя все большей производительности от аппаратуры. В наибольшей степени это проявляется в приложениях цифровой обработки сигналов (ЦОС), основной задачей которых является обработка в реальном времени. Разработчики процессоров ЦОС и производители аппаратуры на их основе стремятся удовлетворить эти возрастающие потребности.

Новое поколение процессоров ЦОС [1—7] предлагают мировые лидеры — Texas Instruments и Analog Devices (США). Это соответственно процессоры семейств TMS320C6x и ADSP21100. К 2000 г. самая высокопроизводительная аппаратура ЦОС будет построена на их основе. Указанные семейства процессоров имеют различную архитектуру, что может определить выбор того или иного процессора для решения определенного класса прикладных задач.

Рассмотрим особенности каждого из представленных семейств процессоров ЦОС.

Семейство процессоров TMS320C6x представлено двумя моделями — TMS320C6201 (процессор с фиксированной точкой) и TMS320C6701 (процессор с плавающей точкой). Эти процессоры полностью совместимы как по системе команд, так и по конструктивным параметрам. В систему команд процессора TMS320C6701 добавлена 31 команда для поддержки вычислений с плавающей точкой. Совместимость процессоров позволяет в аппаратуру, разработанную для процессора TMS320C6201,

устанавливать процессор TMS320C6701, и наоборот. Архитектура процессора с плавающей точкой представлена на рис. 1.

Семейство процессоров TMS320C6x базируется на архитектуре VLIW (Very Long Instruction Word). Размер слова команды составляет 256 бит. В этом слове содержится код команды для каждого из 8 вычислительных узлов, которые функционируют параллельно. Связь с управляющим компьютером выполняется через HOST-порт, который может производить обмен данными на скорости до 37 Мбайт/с. Для подключения внешней памяти и параллельных периферийных устройств предназначен интерфейс EMIF (External Memory Interface), поддерживающий работу с синхронной динамической памятью (SDRAM). Внутренняя память делится на 2 блока — память программ и память данных. Причем память программ может быть сконфигурирована как кэш-память программ для ускорения выполнения программы из внешней памяти.

Семейство процессоров ADSP-21100 представлено в настоящее время процессором ADS21160M. Этот процессор продолжает линию процессоров SHARC (ADSP-2106x) и полностью совместим по системе команд. Архитектура процессора представлена на рис. 2.

Основной особенностью процессоров семейства ADSP-21100 является поддержка архитектуры SIMD (Single Instruction Multiple Data), позволяющая одной инструкцией выполнять элементарную обработку массивов данных. Процессор имеет два вычислительных устройства, которые могут производить параллельные вычисления. Внутренняя память делится на два блока, причем каждый из них может быть сконфигурирован как память программ, так и память данных.

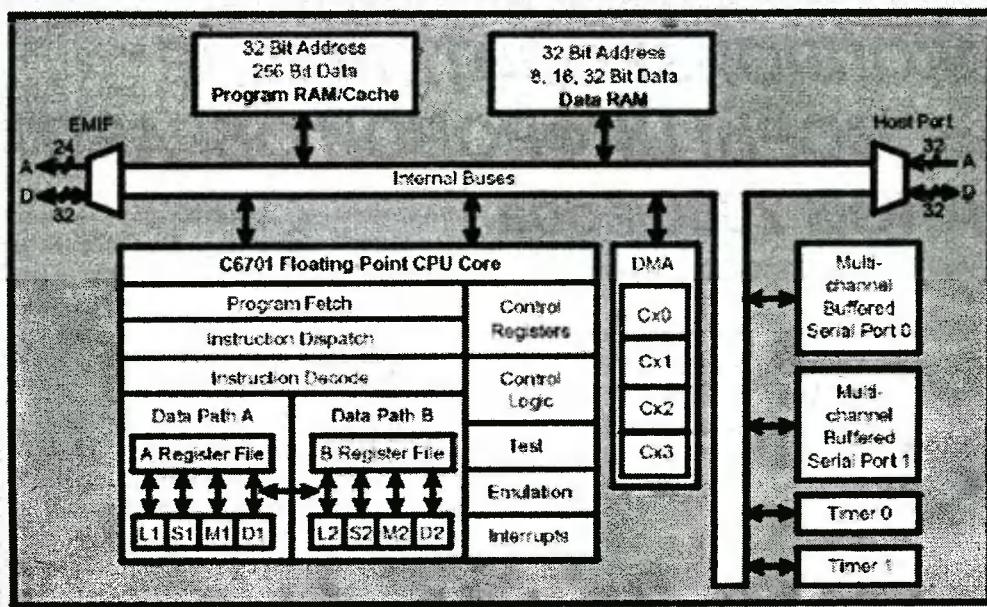
Сравнительная оценка процессоров семейства TMS320C670 и ADSP-21160 производится по следующим критериям:

- производительность;
- архитектура;
- системная интеграция.

Основные характеристики процессоров приведены в табл. 1.

**Производительность.** При оценке производительности следует различать пиковую и реальную производительность процессоров. Пиковая производительность вычисляется исходя из общего коли-

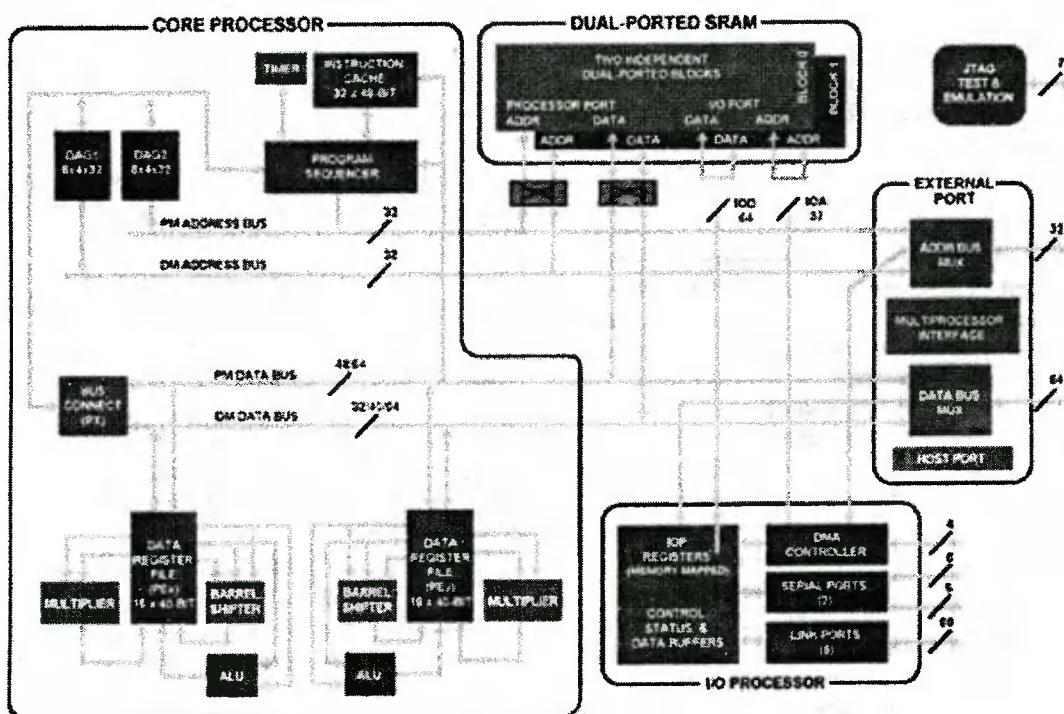
# Texas Instruments TMS320C6701



## Floating-Point Capabilities

L1 and L2 = Arithmetic Logic Unit  
 S1 and S2 = Auxiliary Logic Unit  
 M1 and M2 = Multiplier Unit

*Puc. 1*



*Puc. 2*

## Технические характеристики

Параметр	TMS320C6701	ADSP-21160 SHARC
Тактовая частота, МГц	167	100
Частота внешней шины, МГц (Мбайт/с)	167/(668)	50 (400)
IEEE 32-бит плавающая точка	Да	Да
32-бит фиксированная точка	Да	Да
Размер внутренней памяти, Мбит	1	4
Двухпортовая внутренняя память	Нет (чересстрочная организация памяти данных)	Да
Последовательные порты, Мбит/с	2 по 83	2 по 50
Встроенная многопроцессорная поддержка	Нет	Кластер до 6 процессоров, 6 коммуникационных портов 100 Мбайт/с
Каналы прямого доступа к памяти (ПДП)	4 и один для HOST-порта	14
Возможность работы ПДП без перекрытия с работой процессорного ядра	Нет (частичное перекрытие за счет чересстрочной организации памяти данных)	Да
Количество регистров	32	128
Размер аккумулятора, бит	40	80
Ширина шины внутренней памяти данных, бит	64	128
Ширина шины внешней памяти, бит	32	64
HOST-порт, бит	16 (независимый)	16, 32, 64 (нашине данных)
Поддержка циклических буферов	До 8	До 32
Аппаратная поддержка для 64 бит плавающей точки	Да	Нет
Адресация данных, бит	8, 16 и 32	16, 32 и 64
Поддержка SDRAM	Да	Нет
Время вычисления комплексного БПФ 1024 точки, мкс	120	90
Пиковая производительность	1000 MFLOPS	600 MFLOPS
Время реакции на прерывание, цикл	7	1

чества вычислительных узлов, которые могут работать параллельно, и тактовой частоты процессора. Реальная производительность определяется множеством факторов, зависящих от реализации тех или иных алгоритмов ЦОС, таких как полоса пропускания системы ввода-вывода, размер внутренней памяти, число регистров и др.

Пиковая производительность процессора TMS320C6701 составляет 1 GFLOPS. Данный параметр вычисляется исходя из того, что за один цикл процессора может быть выполнено шесть операций с плавающей точкой (два умножения, два сложения и две операции вычисления обратной величины – reciprocal). В реальной задаче операция reciprocal встречается редко, поэтому можно принять, что действительная пиковая производительность процессора составляет 668 MFLOPS.

Пиковая производительность процессора ADSP-21160 при выполнении БПФ эквивалентна 600 MFLOPS, при прочих вычислениях 400 MFLOPS (два умножения и два сложения с плавающей точкой в одном цикле).

В реальных задачах производительность системы в большой степени зависит от механизмов доставки данных к вычислительным узлам. Так, при реализации различных алгоритмов в разной степени негативное влияние (в несколько раз снизить производительность системы) на производительность могут оказывать следующие факторы:

- размер внутренней памяти;
- количество регистров;

- количество каналов ПДП;
- перекрытие операций ввода-вывода по каналам ПДП и операций процессора;
- полоса пропускания внешней шины данных.

**Архитектура.** Процессор TMS320C6701 базируется на архитектуре VLIW при размере командного слова 256 бит. Имеет два одинаковых, но независимых друг от друга внутренних вычислительных блока по четыре вычислительных узла в каждом:

- устройство M — умножитель 24/32 с фиксированной точкой, 32/64 с плавающей точкой;
- устройство L — АЛУ 32/40 с фиксированной точкой, 32/64 с плавающей точкой;
- устройство S — сдвигатель 32/40, вычисление переходов, дополнительные операции с плавающей точкой;
- устройство D — адресный генератор.

Каждый блок содержит по 16 регистров, разделенных между всеми четырьмя вычислительными узлами. 256-разрядное командное слово процессора называется полным пакетом (fetch packet) и содержит восемь 32-разрядных инструкций. Полный пакет может содержать от одного до восьми исполняемых пакетов (execute packet), исполняемый пакет — от одной до восьми 32-разрядных

инструкций, каждая из которых выполняется одним из восьми вычислительных узлов. Единственным ограничением является то, что исполняемый пакет не может пересекать границы полного пакета. В случае если для исполняемого пакета требуется больше места, чем осталось в текущем полном пакете, то он размещается в следующем полном пакете, а неиспользуемые инструкции текущего полного пакета заполняются кодом NOP. При этом происходит частичная потеря пространства в памяти программ на непроизводительные инструкции NOP.

За каждый такт процессора выполняется один исполняемый пакет. Для получения пиковой производительности ЦПУ процессора TMS320C6701 требуется загрузка каждого из восьми вычислительных узлов в каждом такте, для чего требуется построение программного кода, состоящего из восьмисловных исполняемых пакетов. Это достижимо далеко не для всех алгоритмов, поэтому пиковую производительность можно считать некоторым порогом.

Операция чтения данных из памяти выполняется за пять тактов процессора, а операция записи в память — за два такта. Однако в это время (называемое delay slot) процессор может продолжать другие операции и даже использовать в них регистры, служащие в качестве operandов в командах обращения к памяти. Благодаря этому можно использовать метод программирования, называемый программным конвейером (software pipeline), который позволяет производить упреждающую выборку, и вычислительные устройства не ждут поступления данных. При использовании программного конвейера доступ к данным производится на частоте работы процессора, а без использования конвейера время доступа к данным составляет пять циклов для чтения и два цикла для записи. Однако использование программного конвейера накладывает ограничение на использование прерываний. Все прерывания в системе должны быть заблокированы на время использования конвейера, также недопустимо немаскируемое прерывание NMI. При больших размерах массивов, обрабатываемых с использованием конвейера, время запрещения прерываний может быть велико, что предъявляет дополнительные требования к внешним устройствам, подключенным к процессору. Так, если к процессору подключено устройство аналого-цифрового преобразования, то между ним и процессором должно быть FIFO достаточной глубины, чтобы исключить потери отсчетов, например, при необходимости перепрограммирования каналов ПДП по прерыванию.

Процессор ADSP-21160 продолжает архитектурную линию SHARC и, кроме того, поддерживает архитектуру SIMD. Он имеет два идентичных процессорных элемента (PE) по три вычислительных узла в каждом:

- 32/40 АЛУ с фиксированной и плавающей точкой;
- 32/40 умножитель с фиксированной и плавающей точкой, и 80-бит аккумулятор;
- сдвигатель.

Кроме того, каждый PE содержит адресный генератор и регистровый файл (32 40-бит регистра).

Каждое командное слово имеет размер 48 бит. При использовании режима SIMD командное слово поступает на оба PE, которые начинают параллельные вычисления. Адресный генератор производит последовательную выборку данных через 64-бит шину (по 32 бита на каждый PE) до завершения всего цикла обработки массивов данных.

Процессор ADSP-21160 содержит конвейер на три команды. При программировании отложенных переходов необходимо указать две команды. Процессор также использует специальную логику для исключения задержки выполнения циклов. В одном такте процессор может выполнить инструкцию, проверить условие завершения цикла, произвести декремент счетчика цикла и выполнить переход. Во время выполнения любого цикла может быть обслужено прерывание. Допускается вложенность до шести циклов. Любая команда процессора ADSP-21160 выполняется за 1 цикл.

Время задержки выполнения отдельных операций при разрыве конвейера для процессоров TMS320C6701 и ADSP-21160 представлено в табл. 2. Заметим, что все многоцикловые операции процессора TMS320C6701 являются отложенными, т.е. их выполнение не останавливает процессор, который продолжает выполнение последующих операций.

Таблица 2  
Время выполнения операций,  
задержки циклов процессора

Операция	TMS320C6701	ADSP-21160
Переход	6	1
Чтение/запись памяти	5	1
Умножение с фиксированной точкой	2	1
Умножение с плавающей точкой	4	1
Сложение с фиксированной точкой	1	1
Сложение с плавающей точкой	4	1

**Системная интеграция.** При построении вычислительной системы ЦОС к процессору могут подключаться различные внешние устройства — память, устройства ввода-вывода, другие процессоры и т.д.

Процессоры TMS320C6701 и ADSP-21160 имеют внутреннюю память, но большинство задач крайне затруднительно разместить во внутренней памяти, поэтому приходится использовать внешнюю память, что отражается на производительности. Это предъявляет дополнительные требования к эффективности интерфейса с внешней памятью, и к подсистеме ввода-вывода в целом.

Процессор TMS320C6701 имеет две внешние шины — EMIF и HOST-порт. Это обеспечивает параллельную работу процессора с внешними устройствами на внешнейшине и доступ к памяти процессора со стороны управляющего процессора (HOST). Ширина шины данных EMIF составляет 32 бита. Выше было указано, что размерность

командного слова 256 бит, поэтому выполнение программы из внешней памяти значительно снижает быстродействие процессора. Этот недостаток компенсируется использованием внутренней памяти программ в качестве кэша. Для максимальной эффективности использования внешней памяти процессором TMS320C6701 (как памяти программ, так и памяти данных) требуется быстродействующая память, способная работать с циклом процессора 6 нс. Такую частоту способна поддерживать синхронная статическая память. Процессор поддерживает прямое подключение SDRAM, что позволяет использовать память большого объема. Современные микросхемы SDRAM способны работать на частоте выше 100 МГц.

При работе с внешними устройствами для приема следующей порции данных совместно с обраткой используются каналы ПДП. Это особенно актуально для систем реального времени. Процессор TMS320C6701 поддерживает до четырех каналов ПДП и отдельный канал для HOST-порта. Эти каналы обеспечивают обмен данными как между внутренней памятью и внешними устройствами, так и между внешними устройствами. Кроме того, для подключения внешних устройств могут использоваться два скоростных буферизованных последовательных порта, поддерживающих интерфейсы E1/T1. Каналы ПДП могут быть сконфигурированы для работы с EMIF или с последовательными портами. Причем при одновременном обращении к памяти со стороны вычислительных узлов и канала ПДП возникает частичное перекрытие, вследствие того, что внутренняя память не является двухпортовой. Четырехсторочная организация внутренней памяти данных позволяет снизить потери циклов процессора вследствие перекрытия.

Процессор TMS320C6701 не имеет встроенной поддержки для построения многопроцессорной системы. Производители аппаратуры предлагают собственные решения. Все эти решения требуют дополнительной аппаратуры, и, чем большие требования предъявляются к каналам межпроцессорного взаимодействия, тем сложнее эта аппаратура. Наиболее простым способом соединения является использование последовательных портов, но их скорость недостаточна для интенсивного межпроцессорного взаимодействия.

Пример построения простейшей многопроцессорной системы на процессоре TMS320C6701 представлен на рис. 3. Здесь для межпроцессорного взаимодействия используется разделяемая память на общейшине. Эффективность такого взаимодействия низкая, и данная архитектура может использоваться только в системах, где не требуется интенсивный межпроцессорный обмен данными.

На рис. 4 представлено одно из эффективных решений для межпроцессорного взаимодействия процессоров TMS320C6701, предложенное фирмой Spectrum Signal Processing (Канада) [8]. Здесь используются специализированные кристаллы Hurricane, реализующие интерфейс DSP-PCI, и четырехпортовая память. Hurricane обеспечивает интерфейс общей шины, а четырехпортовая память — интерфейс между отдельными парами про-

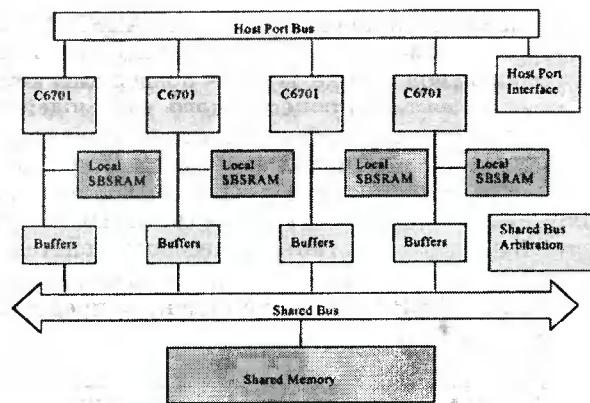


Рис. 3

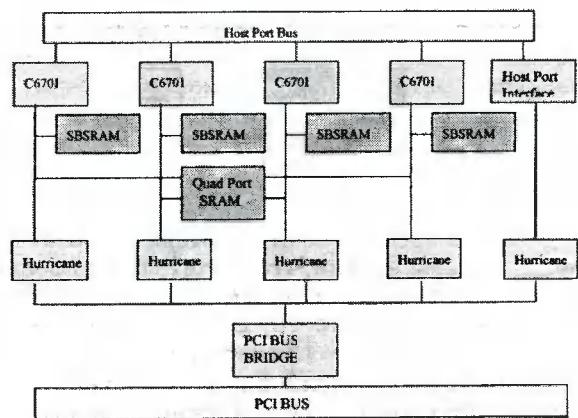


Рис. 4

цессоров. Такая схема эффективней, чем представленная на рис. 3, но более дорогостоящая.

Процессор ADSP-21160 для подключения внешних устройств может использовать шину памяти, последовательные порты и коммуникационные порты (лиинки). Ширина внешней шины данных составляет 64 бита и работает на частоте 50 МГц, что обеспечивает работу программ из внешней памяти без дополнительных циклов ожидания, но, при этом теряются преимущества двухпортовой организации внутренней памяти. Для работы с внешними устройствами на шине данных можно использовать 4 канала ПДП, которые обеспечивают обмен данными как между внутренней памятью и внешними устройствами, так и между внешними устройствами на шине. Относительно медленные периферийные устройства можно подключать через два двунаправленных последовательных порта, которые также могут использовать четыре канала ПДП. Это обеспечивает непрерывный обмен через последовательные порты в обе стороны. Также для подключения внешних устройств могут быть использованы линки, но их основное назначение — межпроцессорные связи. Линки могут использовать 6 каналов ПДП и производить обмен данными параллельно с работой ядра процессора. Для подключения управляющего процессора используется HOST-порт, который позволяет производить обмен шириной 16, 32 и 64 бита. HOST-порт располагается на шине данных и может использовать один из каналов ПДП.

Основная особенность процессора ADSP-21160 в части системной интеграции — встроенная много-процессорная поддержка. Причем поддерживаются два механизма межпроцессорного взаимодействия — объединение до 6 процессоров в кластер с общей памятью и использование линков для соединений «точка-точка». Это позволяет для различных классов задач выбрать оптимальную стратегию взаимодействия процессоров в системе.

На рис.5 представлена многопроцессорная система на ADSP-21160, аналогичная представленной на рис. 3.

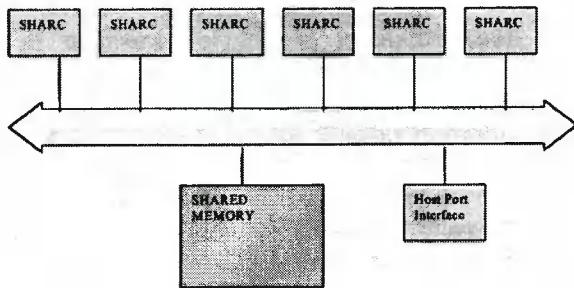


Рис. 5

Здесь для организации кластера не требуется дополнительной логики, что значительно упрощает построение системы. Причем в кластере ADSP-21160 каждому процессору доступна также внутренняя память любого процессора.

При построении сложных распределенных вычислительных систем ЦОС можно использовать высокоскоростные линки. Такое соединение позволяет строить практически неограниченные по возможностям наращивания мощности системы. Процессор ADSP-21160 позволяет без дополнительной аппаратуры использовать сочетание кластерной архитектуры в локальных узлах системы и соединения «точка-точка» для взаимодействия между этими узлами. Варианты построения многопроцессорных систем на ADSP-21160 представлены на рис. 6 и 7.

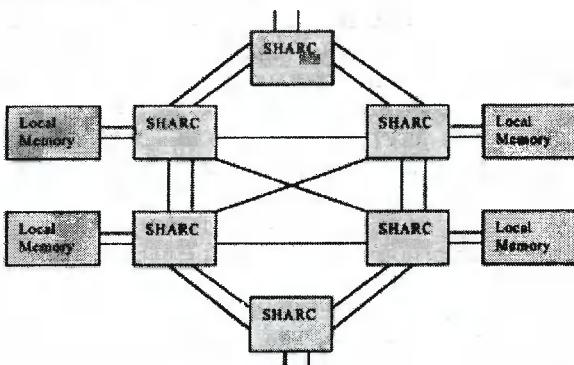


Рис. 6

На рис. 6 представлена система с распределенной локальной памятью, в которой межпроцессорное взаимодействие и обмен с внешними, по отношению к системе, устройствами осуществляется через линки, на рис. 7 — система, сочетающая кластерную и распределенную архитектуры.

Процессоры TMS320C6x имеют самое быстрое вычислительное ядро. Наиболее полно их преимущества в быстродействии проявляются в однопроцессорных системах при использовании толь-

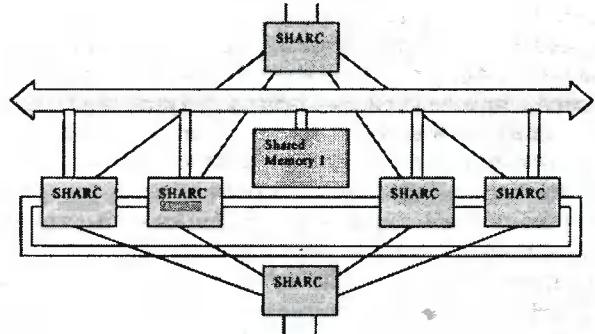


Рис. 7

ко внутренней памяти. Идеальной схемой обработки данных для этих процессоров является прием данных с последовательного порта, обработка внутри кристалла, выдача в параллельный или последовательный порт, и обмен с управляющим процессором через HOST-порт. Если программы и данные не размещаются во внутренней памяти процессора, следует учитывать снижение производительности системы. Для построения многопроцессорных вычислительных систем ЦОС процессоры TMS320C6x не имеют встроенной поддержки, поэтому необходимо учитывать дополнительные затраты на реализацию межпроцессорного взаимодействия.

Процессоры семейства ADSP-21100 уступают процессорам TMS320C6x в производительности, но имеют развитую и сбалансированную подсистему ввода-вывода. Они являются оптимальным выбором при построении многопроцессорных систем, требующих масштабирования вычислительной мощности с минимальными дополнительными затратами.

**Перспективы.** Фирма Texas Instruments анонсировала новые процессоры семейства TMS320C6x, которые усовершенствованы в части повышения тактовой частоты, увеличения размера внутренней памяти и снижения потребляемой мощности. Производительность процессора TMS320C6701 планируется увеличить в 3 раза и довести до 3 GFLOPS.

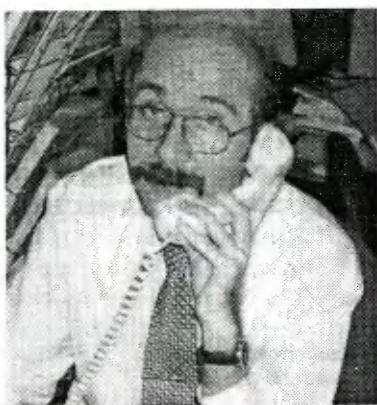
Фирма Analog Devices также планирует дальнейшее развитие архитектуры SHARC и анонсировала разработку процессора с архитектурой Static Superscalar SHARC с производительностью до 5 GFLOPS на процессор.

Таким образом, современные и планируемые к выпуску процессоры ЦОС имеют сложную архитектуру, обладают множеством уникальных характеристик и особенностей. Это обязывает разработчиков аппаратуры на их основе очень тщательно анализировать прикладную задачу с целью оптимального выбора процессора и архитектуры системы в целом.

#### ЛИТЕРАТУРА

1. Texas Instruments web site: <http://www.ti.com>.
2. Analog Devices web site: <http://www.analog.com>.
3. TMS320C62X/67X Technical Brief.
4. TMS320C6000 CPU and Instruction Set Reference Guid.
5. TMS320C6201/6701 Peripherals Reference Guid.
6. TMS320C6201/6701 Programmer's Guid.
7. ADSP-21160 Preliminary User's Manual.
8. Spectrum Signal Processing web site: <http://www.spectrumsignal.com>.

# ЦИФРОВЫЕ СИГНАЛЬНЫЕ ПРОЦЕССОРЫ. КОНЦЕПЦИЯ ТРЕХ ПЛАТФОРМ КОМПАНИИ TEXAS INSTRUMENTS. ПЛАТФОРМА TMS320C6000



Грибачев  
Сергей  
Аркадьевич,  
к.т.н., с 1980 по  
1993 г. работал  
в ИПК РАН,  
участвовал в соз-  
дании суперЭВМ  
«Электроника  
ССБИС». С 1993 г.  
руководитель под-  
разделения  
ЗАО «SCAN»,  
представитель  
компании Texas  
Instruments  
в России.

Тел. (095) 796-9125 E-mail: [texas@scan.ru](mailto:texas@scan.ru)

При построении системы цифровой обработки сигналов перед разработчиком встает задача нахождения приемлемого компромисса между противоречивыми требованиями, предъявляемыми к ядру создаваемой системы — цифровому сигнальному процессору (ЦСП).

Безусловно, используемый ЦСП должен иметь максимально высокое быстродействие. При этом желательно интегрировать на кристалле память максимальной емкости и как можно больше периферийных устройств. Площадь кристалла должна быть, конечно же, минимальной, потребляемая мощность — ничтожной, ну а стоимость — не больше нескольких долларов (лучше рублей). При очевидной невозможности одновременного выполнения всех перечисленных условий задача выбора ЦСП, оптимально подходящего для конкретного приложения, и составляет предмет исследований разработчика цифровых систем.

Рассматриваемые исследования имеет смысл проводить в базисе следующих переменных:

- производительность определяется в MIPS, (миллион команд в секунду), необходимых для реализации конкретной функции;

- потребляемая мощность определяется в микроамперах, потребляемых при реализации конкретной функции;

- удельная площадь как количество функций, реализуемых квадратным дюймом площади кристалла;

- удельная стоимость как количество функций, реализуемых на 1 \$ стоимости кристалла.

Помимо данных удельных показателей, следует учитывать простоту программирования ЦСП, удобство отладки программ и организации интерфейса с внешним миром, а также интегральную стоимость, включающую стоимость собственно ЦСП, системы, разработки и быстроту выхода на рынок.

Сегодня область применения систем цифровой обработки охватывает гамму сложнейших много-канальных многофункциональных устройств, требующих предельного быстродействия (радары, системы обработки трехмерных изображений, мощные цифровые коммутаторы), через область портативных телекоммуникационных устройств, где, наряду с быстродействием, важно минимальное энергопотребление (сотовые телефоны, цифровые секретари), в область встроенных применений и систем управления, где важнейшим критерием является стоимость ЦСП и развитость его периферии.

Одна архитектура ЦСП не в состоянии удовлетворить всех противоречивых требований, возникающих при попытке реализации рассмотренных групп приложений. Однако учитывая тот факт, что эти группы перекрывают большую часть потенциального рынка использования ЦСП, компания Texas Instruments объявила о создании трех независимых платформ ЦСП: C2000, C5000 и C6000, каждая из которых имеет в своем составе процессоры, оптимально подходящие для решения задач рассмотренных групп приложений. В пределах каждой из платформ процессоры совместимы по коду, при этом в распоряжение пользователя предоставлена единая унифицированная среда разработки и отладки программ. В данной статье будут рассмотрены принципы построения архитектуры каждой из трех платформ с точки зрения их оптимальности для решения конкретных задач цифровой обработки.

**Платформа TMS320C6000.** Данная платформа является оптимальным решением для задач много-канальной и многофункциональной высокоскоростной обработки.

Впечатляющие показатели производительности ЦСП платформы C6000 сами по себе не так важны. Действительно, быстродействие в 1600 MIPS или возможность выполнять 400 млн умножений с накоплением в секунду лишь косвенно характеризуют вычислительные возможности процессора. Для разработчика гораздо важнее знать, за какое время может быть выполнен именно его алгоритм. Для ответа на этот вопрос требуется более подробно рассмотреть структуру центрального процессорного устройства (ЦПУ) и систему команд. Поскольку данная платформа была оптимизирована под задачи, требующие предельного быстродействия ЦСП, имеет смысл рассмотреть возможность реализации следующей последовательности вычислений:

$$Y = \sum_{n=1}^{40} a_n \cdot x_n.$$

Вычисления данного типа часто встречаются при реализации алгоритмов цифровой обработки (скалярное произведение векторов, КИХ фильтры, БПФ и др.). Здесь задействованы две основные операции — умножение и сложение. Записанные на линейном ассемблере ЦСП C6000, данные операции имеют следующий вид:

MPY a, x, prod;

ADD Y, prod, Y.

Для эффективной реализации данных операций потребуются два функциональных устройства: устройство .M для выполнения умножения и устройство .L — для сложения. Операнды для данных устройств будем хранить в регистровом файле A. Блок-схема реализации данной части алгоритма приведена на рис. 1.

Для выполнения рассмотренных преобразований над массивом входных переменных ( $n=40$ ) необходимо организовать цикл. Исходя из выбранной в C6000 концепции RISC-архитектуры, для этого потребуются три команды:

команда перехода (B) и метка

B loop;

установка счетчика циклов (=40)

MVK 40, ctr;

уменьшение на 1 значения счетчика

SUB ctr, 1, ctr.

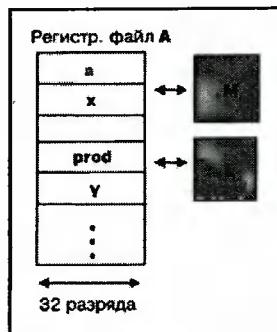


Рис. 1

На рис. 2 показан следующий этап реализации алгоритма. Здесь добавляется еще одно функциональное устройство .S, реализующее команду вычитания SUB. Для организации выхода из цикла необходимо, чтобы команда перехода по метке была условной. В ассемблерной записи это выражается помещением в квадратные

скобки имени переменной, являющейся условием перехода. В системе команд ЦСП C6000 каждая команда может быть условной. Это оказывается полезным не только для команд перехода. Возможны условные загрузки регистров, условные записи в память. Целью является максимальное сокращение задержек работы конвейера на этапе выполнения программы.

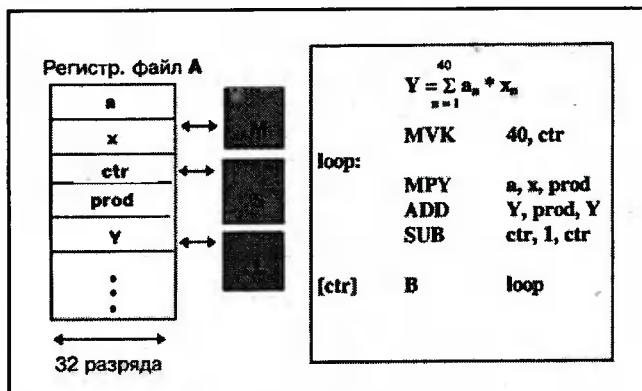


Рис. 2

Остается решить вопрос с загрузкой массивов операндов из памяти в регистровый файл. По аналогии с конструкциями языка Си, используем указатели (косвенная адресация). Тогда Ra = &a указывает на начало массива a[40] в памяти, Rx = &x — на массив x[40], а PY = &Y — на ячейку хранения результата Y. Для загрузки регистрового файла и записи результата в память используем команды загрузки LD и записи ST. Данные команды могут работать в формате байтов, коротких слов — 16 разрядов и слов — 32 разряда. (В ЦПС TMS320C6701 возможен также формат двойного слова — 64 разряда). Для пересылок данных потребуется также функциональное устройство .D.

Для перемещения по массиву операндов будем увеличивать на 1 в цикле значения указателей Ra и Rx, используя запись, аналогичную используемой в Си, например Ra++. Если хранить значения указателей в ячейках A5, A6 и A7 регистра файла A, запись необходимой нам программы будет иметь вид, показанный на рис. 3.

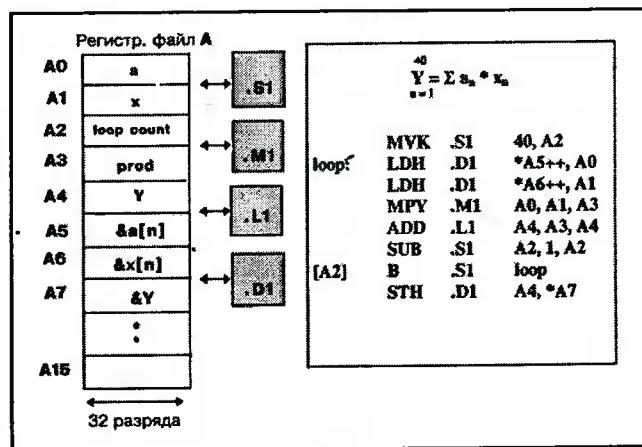


Рис. 3

В данном случае программа записана на стандартном ассемблере C6000, который оперирует значениями ячеек регистрового файла, а не символьными именами переменных. Стандартная ассемблерная запись получается в результате работы оптимизатора ассемблера, который преобразует код линейного ассемблера в стандартный ассемблер.

В реальном ЦПУ платформы C6000 содержатся два одинаковых набора рассмотренных функциональных устройств (один умножитель и три АЛУ в каждом). Таким образом, процессорная часть, ответственная за выполнение рассмотренной последовательности операций, выглядит в соответствии с рис. 4. В результате появляется возможность одновременно выполнять до 8 команд в течение одного такта синхронизации ЦПУ, который составляет всего 5 нс.

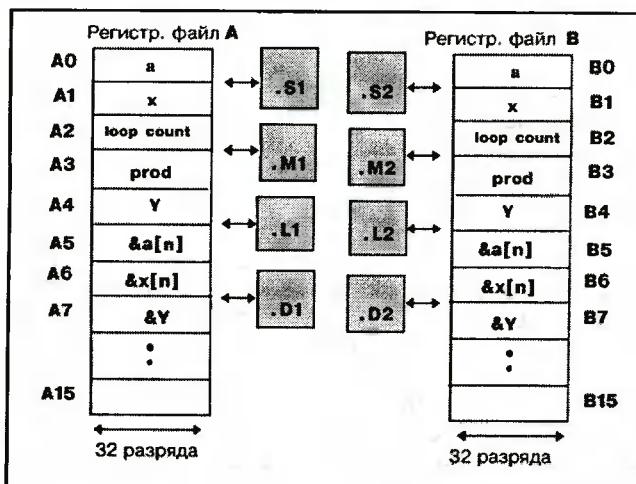


Рис. 4

На рис. 5 приведены системы команд семейств TMS320C62xx и TMS320C67xx. Не вдаваясь в подробности выполнения каждой команды, следует отметить, что некоторые из них могут выполняться различными функциональными устройствами. Как видно из рис. 5, семейство C62xx имеет 56 базовых команд. Семейство C67xx имеет те же команды, плюс дополнительные команды обработки с плавающей запятой, причем последние выполняются аппаратно (возможно с двойной точностью). Кроме того, возможны выполнения целочисленного умножения с двойной точностью.

Особенностью архитектуры платформы C6000 является ее идеальное соответствие требованиям, предъявляемым компиляторами языка Си к архитектуре ЦПУ. Это расширенный набор RISC-команд, единообразно работающих с содержимым регистровых файлов и одинаково подверженных конвейеризации. Каждая команда представляет собой простейшую «атомарную» операцию, выполняемую за один такт. Назначение используемых командами функциональных устройств упрощается благодаря независимости последних. Наличие большого числа регистров общего назначения также значительно упрощает задачу Си-компилятора. В результате трансляции программы, написанной на Си, получается очень компактный код, максимально использующий все 8 функциональных устройств и минимизирующий суммарное время выполнения программы.

Устройство .S — C62xx —   — C67xx —							
ADD	NEG	ABSSP	—	NOT	ABSDP	ADDSP	—
ADDK	OR	CMPGTSP		SADD	SUBSP	SUBDP	
ADD2	SET	CMPGEQP		SAT	SUB	INTSP	
AND	SHL	CMLTSP		SUBC	XOR	INTDP	
B	SHR	CMPGTD		ZERO		SPINT	
CLR	SSHSL	CMPEDP				DPINT	
EXT	SUB	CMLTOP				SPRTUNC	
MV	SUB2	RCPSP				DPTRUNC	
MVC	XOR	RCPPD				DPSP	
MVK	ZERO	RSQRSP					
MVKH		RSQRDP					
		SPDP					

Устройство .L — C62xx —   — C67xx —							
ABS	NOT	ADDSP	—	OR	SADD	SUBSP	—
ADD	SADD	SUBDP		SUB	SUB	INTSP	
AND	SAT	INTDP		SUBC	XOR	INTDP	
CMPEQ	SSUB	SPINT		ZERO		SPINT	
CMPGT		DPINT				SPRTUNC	
CMLT		DPTRUNC				DPTRUNC	
LMBD		DPSP				DPSP	
MV							
NEG							
NORM							

Устройство .M — C62xx —   — C67xx —							
MPY	SMPY	MPYSP	—	SMPYH	MPYDP	MPYI	MPYUD
MPYH							

Устройства не используются							
NOP		IDLE					

Рис. 5

При программировании на Си мы получим следующую компактную запись рассмотренной программы:

```
# define N 40
short a[N] = {0x0001, 0x0002, 0x0003,
0x0004, ...};
short x[N] = {0x0005, 0x0006, 0x0007,
0x0008, ...};
int sumprod(void)
{
    char i;
    int sum = 0;
    for(i=0; i<N; i++)
        { sum += a[i] * x[i];
    }
    return (sum);
}
```

В результате работы Си-компилятора удается получить ассемблерный код, позволяющий выполнить заданные 40 умножений с накоплением всего за 28 тактов (вместо 80 с использованием традиционной архитектуры). Это возможно благодаря трем ключевым свойствам данной архитектуры:

- два набора устройств умножения (.M) и сложения (.L);
- развитая шинная архитектура;
- программная конвейеризация.

Первое свойство позволяет выполнять два умножения с накоплением за один такт, и это сокращает суммарное время до 40 тактов.

Второе свойство позволяет поддерживать максимальный темп обработки, обеспечивая одновременно два доступа к данным (2 x 32 разряда по шинам A и B) и одну выборку командного слова (256 разрядов). Блок-схема шинной архитектуры С6хх приведена на рис. 6.

Третье свойство, позволяет дополнительно распараллелить выполнение программы. Рассмотрим простейший цикл:

Команды загрузки регистров (LDH) выполняются одновременно благодаря наличию двух устройств (.D). Таким образом, полный цикл требует 3 тактов работы ЦПУ. Для выполнения 5 циклов потребуется соответственно 15 тактов. Структура ЦСП платформы C6000 позволяет реализовать такую последовательность за 7 тактов, как показано на рис. 7.

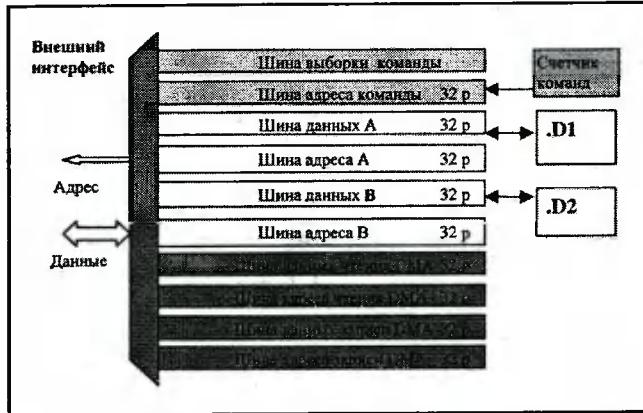


Рис. 6

Устр.	Такт 1	Такт 2	Такт 3	Такт 4	Такт 5	Такт 6	Такт 7
D1	A1	A2	A3	A4	A5		
D2	X1	X2	X3	X4	X5		
M1							
L1							

Рис. 7

Загрузка второй пары операндов (A2, X2) выполняется уже в такте 2, а не в 4 (по окончании первого прохода цикла). Соответственно перемножение второй пары операндов происходит в такте 3, перемножение третьей пары — в 4 и т.д. Важно, что организация рассмотренного конвейера происходит автоматически, в результате работы Си-компилятора (либо ассемблера). В итоге цикл обработки 40 пар операндов из рассмотренного ранее примера будет выполнен всего за 28 тактов.

Таким образом, процессорное ядро платформы C6000, содержащее 8 независимых функциональных устройств, позволяет максимально распараллелить выполнение программы. RISC-подобная система команд дает возможность компилятору организовать конвейер, что существенно повышает эффективность использования функциональных устройств и еще более сокращает время вычислений. Удобство программирования на Си сокращает время разработки конечных приложений.

Для достижения максимальной производительности должны быть выполнены еще два условия:

□ Наличие развитой периферии, обеспечивающей доставку массивов данных, необходимых для полной загрузки ЦПУ.

□ Достаточный объем внутренней памяти ЦСП, дающий возможность хранить программу и массивы данных внутри кристалла.

К периферийным устройствам платформы C6000 относятся :

- интерфейс внешней памяти EMIF (External Memory Interface);
- интерфейс хост-процессора HPI (Host Port Interface) / Шина расширения XB (eXpansion Bus);
- многоканальный буферизованный последовательный порт McBSP (Multi-channel Buffered Serial Port);
- устройство прямого доступа к памяти DMA (Direct Memory Access);
- 32-разрядные таймеры.

Интерфейс EMIF обеспечивает высокоеффективную связь с внешней памятью различного типа: SDRAM, SBSRAM, ASYNC (EPROM, FLASH, SRAM).

Синхронная динамическая память SDRAM недорога и может иметь значительный объем и достаточно высокое быстродействие. EMIF поддерживает обмены словами по 8/16/32 разряда на частоте до 125 МГц (половина тактовой частоты ЦПУ).

Синхронная статическая память SBSRAM является самой быстродействующей памятью, с которой может стыковаться ЦСП C6000. Ее использование позволяет организовать конвейерный доступ ЦПУ во внешнюю память, однако SBSRAM достаточно дорога, кристаллы обладают относительно невысокой емкостью, и до сих пор на рынке не просто найти SBSRAM на 200 МГц. Как и в случае с SDRAM, EMIF поддерживает обмены с синхронной статической памятью словами по 8/16/32 разряда без использования дополнительных внешних микросхем. Аналогичным образом EMIF поддерживает обмены с асинхронной памятью разных типов. Технически возможен стык с асинхронной SRAM на частотах до 125 МГц, хотя такая память очень дорога. Интереснее возможность программирования задержек для организации прямого интерфейса с асинхронными ПЗУ, при котором частота может быть понижена до нуля. В итоге EMIF предоставляет разработчику возможность выбора внешней памяти в широком диапазоне цен, объема и быстродействия.

Интерфейс хост-процессора HPI непосредственно либо в виде шины расширения XB присутствует во всех ЦСП платформы C6000. Он представляет собой 16-разрядный асинхронный порт, предоставляющий хост-процессору полный доступ ко всему адресному пространству ЦСП. HPI может использоваться для начальной инициализации ЦСП со стороны хост-процессора либо для связи пошине PCI.

Шина расширения XB поддерживает 32-разрядный интерфейс с целым рядом внешних устройств, таких как синхронная и асинхронная память FIFO, кристаллы PCI-мостов, асинхронные периферийные устройства. Шина XB обладает всеми свойствами HPI плюс заменяет 16-разрядную шину на 32-разрядную и состоит из двух основных блоков: порта ввода/вывода и HPI, которые сосуществуют в одном ЦСП. Порт ввода/вывода имеет два режима работы: асинхронной памяти и FIFO. Временные диаграммы асинхронного режима управляются программно, FIFO интерфейс построен

без использования дополнительных внешних схем. XB не только обеспечивает подключение ЦСП к 32-разрядному PCI хост-процессору, но и позволяет C6000 работать в режиме PCI мастер-процессора (без использования дополнительных схем ASIC или FPGA).

Многоканальный буферизованный последовательный порт McBSP дополняет платформу C6000 возможностью последовательного ввода/вывода. Поддерживает скорость обмена до 125 Мбит/с, двойную буферизацию при передаче и тройную при приеме. Поддерживает сжатие по  $\mu$ -закону и А-закону. Поддерживает до 128 временных интервалов, что позволяет работать с интерфейсами типа E1/T1. Позволяет напрямую подключать большое число кодеков или схем аналогового интерфейса.

32-разрядные счетчики позволяют считать длительность временных интервалов, генерировать импульсы, считать события, прерывать ЦПУ и посылать импульсы синхронизации контроллеру DMA.

Контроллер прямого доступа к памяти DMA является объединяющим узлом аппаратной части ЦСП платформы C6000 (рис. 8).

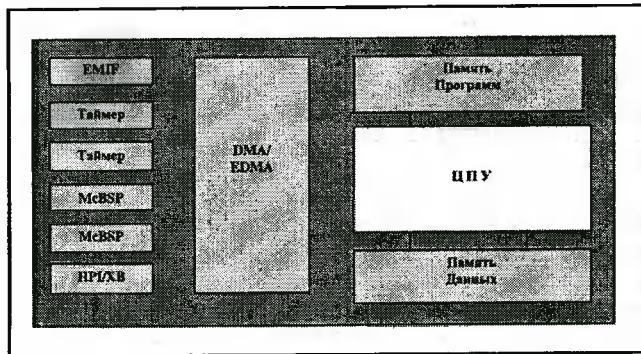


Рис. 8

Он позволяет организовать пересылки данных между периферийными устройствами, внутренней и внешней памятью без использования ресурсов ЦПУ. Среди многочисленных свойств DMA-контроллера — автономизация, многоканальность, синхронизация прерываний, гибкая адресация и др. На рис. 9 приведен характерный пример сортировки каналов данных, поступающих от McBSP в память. На диаграмме показаны три кадра с четырех каналов в каждом.

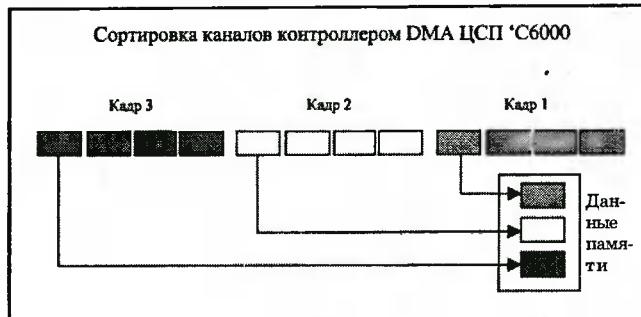


Рис. 9

В большинстве случаев поступающие данные помещаются в один буфер памяти и затем сортируются с участием ЦПУ. Использование DMA в ЦСП платформы C6000 позволяет сортировать данные отдельных каналов в отдельные буфера памяти «на проходе», без затрат ресурсов ЦПУ. В некоторых ЦСП платформы C6000 присутствует расширенный контроллер EDMA (Enhanced DMA), отличающийся большим числом каналов (16 вместо 4) и схемой приоритетов переменного уровня.

Варианты организации внутренней памяти ЦСП платформы 'C6000 приведены на рис. 10.

Платформа	Память L1		Память L2
	Память программ	Память	
'C6201	64 КБ 1 блок Прог/Кэш	64 КБ 2 блока 4 банка/кажд	Внешняя
'C6201	64 КБ 1 блок Прог/Кэш	64 КБ 2 блока 8 банков/кажд	Внешняя
'C6201	256 КБ 1 блок Прог/Кэш	128 КБ 2 блока 4 банка/кажд	Внешняя
'C6201	64 КБ 1 блок Кэш	4 КБ 1 блок Кэш	64 КБ 4 блока DMA-доступ

Рис. 10

Процессор TMS320C6201 содержит 64 КБ памяти программы и 64 КБ памяти данных. При частоте синхронизации 200 МГц производительность составляет 1600 MIPS. Версия 3.1 данного ЦСП (TMS320C6201B) реализована по технологии 0,18 мкм и имеет рассеиваемую мощность менее 2 Вт.

Процессор ЦСП TMS320C6701 имеет такой же объем внутренней памяти плюс набор функциональных устройств, аппаратно реализующих вычисления с плавающей запятой. При частоте синхронизации 167 МГц пиковая производительность составляет 1 GFLOPS (миллиард операций с плавающей запятой в секунду). Процессор совместим на уровне ассемблерного кода с 'C6201, а при использовании корпуса BGA со стороной 35 мм имеет цоколевку, совпадающую с цоколевкой 'C6201B.

Процессор ЦСП TMS320C6202 имеет производительность в 2000 MIPS при частоте 250 МГц, что позволяет выполнять до 500 млн умножений с накоплением в секунду. Внутренняя память увеличена в 3 раза по сравнению с предыдущими ЦСП. 256 КБ памяти программы позволяют реализовать 3 различных алгоритма вокодера плюс алгоритм подавления эха, плюс алгоритм DTMF без обращений во внешнюю память. Кроме того, память программ разбита на два банка, что позволяет контроллеру DMA обращаться в ОЗУ одновременно с обращением ЦПУ к другому банку памяти. 128 КБ памяти данных также разбиты на два банка, обеспечивая одновременный доступ с обеих сторон ЦПУ и DMA. Объем памяти данных оказывается достаточным для поддержания возможности обработки в реальном масштабе времени 24 каналов данных любого из стандартов вокодеров G.723, G.729A или G.726.

Особый интерес представляет устройство двухуровневой КЭШ-памяти ЦСП C6211, показанное на рис. 11.



Рис. 11

Результаты прогонов множества тестовых задач показали, что с использованием кэш-памяти второго уровня (L2) производительность C6211, выраженная в количестве тактов, необходимом для реализации алгоритма, достигает 80% производительности ЦСП семейства C62x с неограниченным объемом внутренней памяти. При этом стоимость C6211 составляет всего 1/3 стоимости ЦСП с большой памятью. Таких показателей удается достичь благодаря устройству кэш-памяти. Она состоит из 4 блоков по 16 КБ. Каждый блок может использоваться либо как кэш, либо как программно доступная память. В программно доступных областях могут храниться данные от периферийных устройств, что существенно сокращает доступ к ним со стороны ЦПУ. Эти же области могут хранить программы обработки прерываний. В ЦПУ с типичной кэш-архитектурой недостаток программно доступных областей быстрой внутренней памяти существенно снижает производительность.

В заключение рассмотрения архитектуры платформы C6000 хотелось бы вернуться к базисным характеристикам, которые определяют критерий выбора ЦСП. Это удельные производительность, потребляемая мощность, площадь кристалла и стоимость. Компания Berkeley Design Technology, Inc. проводит регулярное тестирование производительности различных ЦСП на смеси задач, называемых BDTImark™ (см. [www.BDTI.com](http://www.BDTI.com)). На рис. 12 приведены результаты последних испытаний, проводившихся в 1999 г. для процессоров, уже находящихся в массовом производстве.

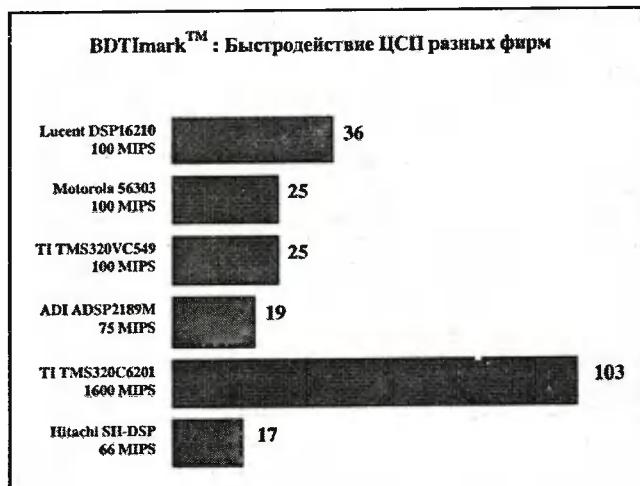


Рис. 12

Данные выражены в относительных условных единицах и характеризуют «сырую» производительность ЦСП. Из рис. 12 видно, что ЦСП платформы C6000 соответствуют своему предназначению и действительно оптимально подходят для решения задач, требующих предельной производительности.

Не менее интересны абсолютные показатели быстродействия на конкретных задачах. На рис. 13 приведены времена реализации нескольких типовых алгоритмов ЦОС на процессоре C6701 и для сравнения на обобщенном ЦСП производительностью 60 MFLOPS.

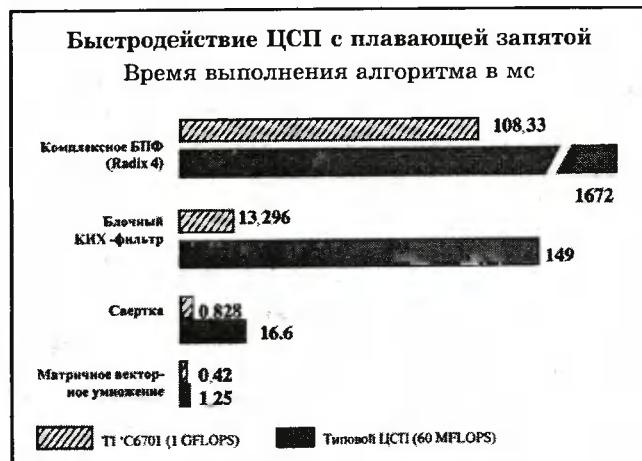


Рис. 13

Приведенные характеристики могут быть полезны при оценке времени решения более общих задач, включающих в себя какие-либо из рассмотренных алгоритмов. Например, при реализации многоканальных телекоммуникационных устройств на одном ЦСП C6201 удается добиться следующих показателей (табл. 1).

Таблица 1  
Показатели реализации устройств  
на одном ЦСП C6201

Алгоритм	Комментарий	Область применения	Кол-во каналов/1 ЦСП (200 МГц)
G.729A	Вокодер CS-ACELP 8 кбит/с	Видеоконференции. Цифровая телефония	> 30
G.723.1	Вокодер CELP 6,4/5,3 кбит/с	Видеотелефон. IP-телефония	50...80
G.726	Вокодер ADPCM 16, 24, 32,40 кбит/с	Подавление эха в телефонии. Беспроводная телефония	51
Эхо-подавление GSM	Хвост 32 мс. Полноскоростной кодер	Беспроводная телефония	> 16
EVRC	Расширенный кодер с переменной скоростью	Беспроводная телефония	12
V.34/V.90	Модемы со скоростью до 33,6 кбит/с	Передача данных	12...15

Показатели энергопотребления, как правило, не являются определяющими для применений, требующих предельного быстродействия, поскольку в этом случае обычно используется сетевое, а не батарейное питание. Однако для самых высокопроизводительных систем возникает задача объединения большого числа ЦСП в минимальном объеме физического устройства, и вопросы минимизации рассеиваемой мощности выходят на первый план. Для их успешного решения в ЦСП платформы C6000 предприняты следующие меры:

- питание ядра ЦСП напряжением 1,8 В;
- использование эффективных малопотребляющих ячеек внутренней памяти;
- использование трех режимов пониженного потребления:

Режим 1 — отключена подача синхроимпульсов на ЦПУ. Возврат — по сигналу от внешнего устройства либо по внешнему прерыванию.

Режим 2 — отключена синхронизация всех устройств (внутренняя ФАПЧ включена). Возврат — через сброс ЦПУ.

Режим 3 — отключена внутренняя ФАПЧ. Возврат — через сброс ЦПУ.

В результате при достигнутой на сегодня технологии 0,18 мкм удалось свести рассеиваемую мощность ЦСП платформы C6000 до 1,5...2 Вт. В будущем году после перехода к технологии 0,15 мкм планируется довести этот показатель до 0,5...1 Вт.

Вопрос оценки стоимости ЦСП имеет смысл рассматривать в увязке со стоимостью реализации конкретных алгоритмов. В табл. 2 приведены оценки стоимости построения одного канала для каждого из 6 рассмотренных телекоммуникационных алгоритмов при реализации устройств на ЦСП TMS320C6202, а также на обобщенном ЦСП производительностью 100 MIPS.

Таблица 2

**Оценки стоимости построения одного канала**

Алгоритм	Количество каналов типового ЦСП	Стоимость канала C6202, \$	Количество каналов C6202 (2000 MIPS)	Стоимость канала типового ЦСП, \$
G.729A	> 36	< 3.61	6	5.00
G723.1	> 28	< 4.64	5	6.00
G.726	60...100	2.16... ...1.30	> 10	< 3.00
Эхо-подавление	> 60	< 2.17	10	3.00
GSM EFR	> 20	< 6.50	4...6	7.50
V.34/V.90	15...18	8.66	3	10.00

Стоимость C6202 составляет 130 \$ при количестве 25 тыс. шт. (материалы Texas Instruments). Стоимость типового ЦСП производительностью 100 MIPS принята равной 30 \$. Приведенные данные показывают, что в стоимостном выражении реализация многоканальных устройств на ЦСП платформы C6000 экономически эффективна. Даже без учета дополнительных затрат, связанных с использованием многокорпусных решений (несколько ЦСП плюс внешняя память), стоимость одного канала на C6202 оказывается наименьшей несмотря на относительно высокую стоимость самого кристалла.

Хотелось бы завершить рассмотрение платформы C6000 возвратом к дополнительному критерию оценки эффективности архитектуры ЦСП. Речь идет о быстроте выхода на рынок, которая во многом определяется удобством средств отладки и программирования. Как было показано ранее, архитектура C6000 хорошо приспособлена для реализации эффективного Си-компилятора. Благодаря этому свойству у разработчика появляется возможность написания 3/4 программного обеспечения непосредственно на языке Си, что существенно сокращает время создания конечного продукта. Эффективность Си-компилятора платформы C6000 иллюстрирует рис. 14, на котором приведены результаты работы компиляторов разных производителей ЦСП на программном коде журнала EDN, предназначенному для оценки эффективности Си-компиляторов. Данные выражены в количестве циклов ЦПУ, необходимом для реализации указанного алгоритма на ЦСП указанных производителей. Компилятор платформы C6000 создает самый эффективный программный код, выполняющийся за минимальное количество циклов ЦПУ. Следует учесть, что длительность цикла ЦСП платформы C6000 составляет всего 5 нс против 10...15 нс у остальных рассмотренных ЦСП.

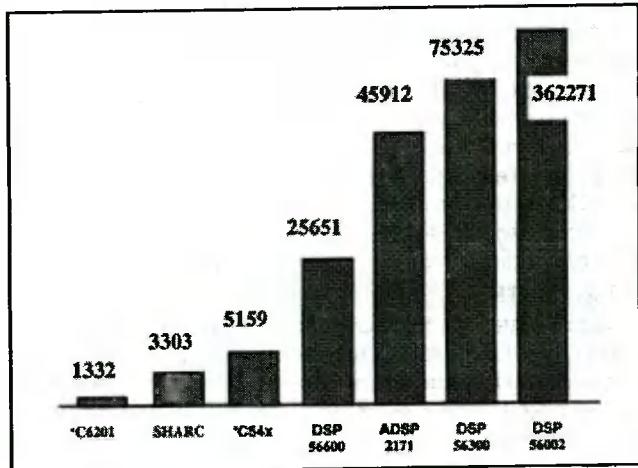


Рис. 14

Из рассмотренных свойств платформы TMS320C6000 можно сделать вывод о том, что ЦСП данной платформы оптимально подходят для построения высокопроизводительных систем многоканальной обработки, ориентированных на достижение максимального быстродействия на единицу объема устройства. Вопрос же о том, насколько данная платформа хороша для реализации именно Вашего алгоритма, решать Вам. Помочь в этом может предоставляемый бесплатно 30-дневный комплект отладочных средств (Си-компилятор, ассемблер, линкер и симулятор), который можно найти на WEB-странице Texas Instruments ([www.ti.com](http://www.ti.com)), либо получить у официального дистрибутора.

В дальнейшем планируется рассмотреть принципы построения платформ C5000 и C2000, оптимизированных под другие сегменты рынка систем цифровой обработки, а также уделить внимание единой системе создания и отладки программного обеспечения трех платформ ЦСП, делающей программирование в рамках любой из платформ не только эффективным, но и приятным занятием.